

DÉVELOPPEMENT DE PHOTODÉTECTEURS MONOLITHIQUES PAR INTÉGRATION VERTICALE DE COUCHES DE SILICIUM AMORPHE HYDROGÉNÉ

Thèse présentée à la Faculté des Sciences
Institut de Microtechnique
Université de Neuchâtel

Pour l'obtention du grade de docteur ès sciences

Par

Clément Miazza

Acceptée sur proposition du jury :

Prof. A. Shah, directeur de thèse

Prof. C. Ballif, rapporteur

Prof. R. Popovic, rapporteur

Dr. N. Blanc, rapporteur

Dr. N. Wyrsh, rapporteur

Soutenue le 28 novembre 2005

Université de Neuchâtel

2006

IMPRIMATUR POUR LA THESE

Développement de photodétecteurs monolithiques par intégration verticale de couches de silicium amorphe

Clément MIAZZA

UNIVERSITE DE NEUCHÂTEL

FACULTE DES SCIENCES

La Faculté des sciences de l'Université de Neuchâtel,
sur le rapport des membres du jury

MM. A. Shah (directeur de thèse),
C. Ballif, N. Wyrsh,
N. Blanc (CSEM, Zürich)
et R.S. Popovic (EPF Lausanne)

autorise l'impression de la présente thèse.

Neuchâtel, le 9 février 2006

Le doyen :


J.-P. Derendinger

Mots clés : silicium amorphe, photodétecteur, intégration verticale, courant d'obscurité, facteur de remplissage, sensibilité, effets de bords.

Résumé : Le sujet principal de ce travail est la technologie "Thin Film on CMOS" (TFC) en anglais. Cette approche technologique, où des détecteurs en silicium amorphe hydrogéné (a-Si:H) sont intégrés verticalement directement au dessus d'une puce CMOS dédiée, est utilisée ici pour la fabrication de capteurs d'image. Grâce à cette approche les performances des capteurs TFC ainsi obtenus sont améliorées. En effet des facteurs de remplissage géométrique très élevés ($FF = 92\%$) et une haute sensibilité ($S > 60 \text{ V}/(\mu\text{J}/\text{cm}^2)$ entre 575 et 650 nm), ceci combiné à des valeurs de courant d'obscurité très basses sont atteints ($J_{\text{obs}} = 10\text{-}100 \text{ pA}/\text{cm}^2$) à température ambiante.

L'effort principal a été focalisé sur l'analyse et la compréhension du comportement du courant d'obscurité et des phénomènes qui y sont liés. L'objectif est ici de réduire au minimum la valeur de J_{obs} des capteurs TFC.

Dans le cas d'une photodiode n-i-p en a-Si:H la limite inférieure de J_{obs} est donnée par la génération thermique de charges dans la couche intrinsèque. La densité du courant de génération thermique dépend entre autres de la densité de défauts et du "gap" de mobilité du matériau semiconducteur et de l'épaisseur de la couche intrinsèque.

Cependant, dans le cas d'une intégration verticale des courants de fuite additionnels provoquant une hausse de J_{obs} sont observés. Ces derniers sont dus à des effets de bords périphériques et de coins liés à la configuration particulière du pixel, à la présence de la couche de passivation et à la croissance du a-Si:H.

Dans l'optique de minimiser J_{obs} , différentes approches sont proposées puis évaluées. Ceci conduit vers le choix d'une nouvelle solution adaptée qui combine l'intégration verticale d'une diode de type métal-i-p sur une puce CMOS non passivée.

Avec un tel capteur TFC les meilleures performances ont été atteintes, et notamment une valeur très basse du courant d'obscurité de $12 \text{ pA}/\text{cm}^2$ a été mesurée à -1V après recuit thermique à température ambiante. Les résultats de caractérisation en termes de bruit, réponse dynamique, linéarité, dégradation induite par la lumière et sensibilité sont également donnés indiquant le potentiel de cette technologie pour des applications dans les capteurs optiques.

En conclusion ce travail a permis de livrer des informations importantes sur les paramètres clés influençant les propriétés optoélectroniques de couche de a-Si:H pour réaliser des capteurs TFC et trouve dans ce sens directement une application dans la réalisation et l'optimisation de capteurs d'image à très haute sensibilité et faible bruit.

Key words : amorphous silicon, photodetector, vertical integration, thin film on CMOS technology, dark current, fill factor, sensitivity, border effects.

Abstract: The main topic of this work is the so called “Thin Film on CMOS Technology” (TFC) where amorphous silicon (a-Si:H) detectors are vertically integrated directly on top of a CMOS readout chip so as to form image sensors. This approach leads to enhanced performance for the TFC sensor. In fact, very high geometrical fill factors ($FF = 92\%$), increased sensitivity ($S > 60 \text{ V}/(\mu\text{J}/\text{cm}^2)$ between 575 et 650 nm) and low dark current density values are attained ($J_{\text{dark}} = 10\text{-}100 \text{ pA}/\text{cm}^2$) at room temperature.

The main effort of this work has been focused on analyzing and understanding the dark current behavior of detectors and related phenomena with the goal of reducing as far as possible the J_{dark} of the TFC sensors.

In the case of a-Si:H n-i-p photodiodes the lower limit for J_{dark} is given by the thermally generated charge in the intrinsic layer. The density of thermally generated current depends on various factors: the deep defect density, the mobility gap of the semiconductor material and the intrinsic layer width all play a role.

However, in the case of vertical integration, additional leakage currents which lead to increased J_{dark} are observed. Certain peripheral border and edge/vertices effects due to the particular configuration of the pixel, the presence of a passivation layer and the growth of a-Si:H are found to be responsible of this increase.

In order to minimise these effects, responsible for the observed increase of J_{dark} , different approaches are proposed and evaluated. This leads to the choice of a new adapted solution which combines the use of a metal-i-p a-Si:H diode configuration vertically integrated on top of an unpassivated CMOS chip.

With such a TFC sensor the best performances are attained and in particular a value of the dark current at -1V as low as $12 \text{ pA}/\text{cm}^2$ has been achieved after thermal annealing at room temperature. Results of the overall characterization of these TFC sensors in terms of noise, dynamic range, linearity, light-induced degradation and sensitivity are also given, indicating the potential of this technology for optical sensors applications.

In conclusion this work gives important information about key parameters influencing the optoelectronic properties of a-Si:H layers for TFC sensors and find in this sense directly an application in the realisation and optimisation of very high sensitivity and low noise image sensors.

Table des abréviations et définitions

μc-Si:H	Hydrogenated microcrystalline silicon Silicium microcristallin hydrogéné
a-Si:H	Hydrogenated amorphous silicon Silicium amorphe hydrogéné
c-Si	Monocrystalline silicon, silicium monocristallin
PECVD	Plasma-Enhanced Chemical Vapor Deposition Dépôt chimique en phase vapeur assisté par plasma
VHF	Very-High Frequency, très haute fréquence
ITO	Indium Tin Oxide, oxide d'indium et d'étain
TCO	Transparent Conductive Oxide Oxyde Transparent Conducteur (OTC)
PDS	Photothermal Deflection Spectroscopy Spectroscopie par déflexion photothermique
AFM	Atomic Force Microscopy, microscope à force atomique
SEM	Scanning Electron Microscopy Microscope Electronique à Balayage (MEB)
EBIC	Electron Beam Induced Current Courant induit par faisceau d'électrons
FF	Fill-Factor, facteur de remplissage géométrique
DR	Dynamique Range, plage dynamique
SNR	Signal to Noise Ratio, rapport signal sur bruit
TN	Temporal Noise, bruit temporel
PRNU	Photon Response Noise Uniformity Bruit spatial sous illumination
FPN	Fixed Pattern Noise, bruit spatial
n-i-p	n-i-p type a-Si:H photodiode Photodiode a-Si:H de type n-i-p
métal-i-p	Photodiode without <n> layer Photodiode a-Si:H sans couche <n>
Pixel	Picture element Elément de base qui se répète dans la matrice du capteur, il peut comprendre outre le composant photosensible, des composants électroniques
CCD	Charge Coupled Device, Dispositifs à transfert de charges
APS	Active Pixel Sensor, capteur à pixel actif
CMOS	Complementary Metal Oxide Semiconductor
ASIC	Application Specific Integrated Circuit Circuit integer pour application spécifique
TFA	Thin Film on Asic, couche mince sur Asic
TFC	Thin Film on CMOS, couche mince sur CMOS
MPW	Multi Project Wafer, plaquette de projet multiple
CMP	Chemical Mechanical Polishing Polissage chimique et mécanique
CSEM	Suisse Center for Electronique and Microtechnology Centre Suisse d'Electronique et Microtechnique
CERN	European Nuclear Research Center Centre Européen de Recherché Nucléaire

Chapitre 1 : Introduction.....	6
1.1 Historique.....	6
1.2 Motivation du travail	7
1.3 Le contenu du travail.....	8
1.4 Le silicium amorphe hydrogéné	10
1.6 Les particularités du a-Si:H.....	13
1.7 Le rayonnement électromagnétique et le a-Si:H.....	14
1.8 La méthode de dépôt du a-Si:H.....	16
Chapitre 2 : Les capteurs d'images en technologie TFC	18
2.1 Les capteurs d'images CCD et CMOS standard.....	18
2.2 Les avantages des capteurs TFC d'images.....	20
2.3 Le facteur de remplissage géométrique	21
2.4 Le courant dans l'obscurité.....	22
2.5 La sensibilité.....	24
2.6 Le bruit	26
Chapitre 3 : Les dispositifs expérimentaux.....	28
3.1 La configuration du détecteur.....	28
3.2 La technologie de fabrication des structures de test	30
3.2.1 Les substrats.....	30
3.2.2 La métallisation du contact arrière	30
3.2.3 Le dépôt des diodes en a-Si:H	30
3.2.4 Le dépôt du contact avant	31
3.3 Les structures de test tampographiées.....	32
3.4 Les structures de test "Pseudo puces".....	33
3.5 La fabrication des capteurs TFC monolithiques	35
3.6 Les puces CMOS du CSEM	37
3.6.1 Le principe de fonctionnement.....	37
3.6.2 La mesure du courant d'obscurité	39
3.6.3 La mesure expérimentale de la capacité effective	42
3.6.4 La contribution des diodes de protection au courant d'obscurité.....	45
3.6.5 Le bruit spatial	45
3.6.6 Le bruit temporel.....	46
3.6.7 La plage dynamique	47
3.6.8 Le rapport signal sur bruit.....	47
3.6.9 La correction du temps d'exposition.....	48
3.6.10 La linéarité.....	50
3.6.11 La sensibilité et calcul de l'efficacité quantique externe.....	50
Chapitre 4 : Analyse du courant d'obscurité	53
4.1 Introduction.....	53
4.2 Courant d'obscurité d'une diode p-n en c-Si.....	54
4.3 La génération thermique dans une diode n-i-p en a-Si:H.....	57
4.7 Résumé et conclusions.....	65
Chapitre 5 : Les résultats expérimentaux	66
5.1 Introduction.....	66
5.2 Le courant d'obscurité des structures de tests sur verre	67
5.2.1 La mesure de J_{obs} en fonction du temps	67
5.2.2 L'influence de la densité de défauts sur J_{th}	70
5.2.3 L'effet de l'épaisseur de la couche intrinsèque	72
5.2.4 L'effets du champ électrique sur J_{th}	72

5.2.5 Les différentes configurations de diodes.....	76
5.3 Courants de fuites additionnels liés à l'intégration verticale.....	80
5.3.1 Introduction.....	80
5.3.2 Les effets de taille sur I_{obs}	81
5.3.3 La configuration d'un pixel après intégration verticale.....	82
5.3.4 Les différentes composantes d' I_{obs}	84
5.3.5 L'influence de l'épaisseur de la passivation sur J_{obs}	87
5.3.6 L'effet de l'ouverture dans la passivation sur I_{obs}	91
5.3.7 L'effet de la suppression de la couche $\langle n \rangle$	92
5.4 Analyse MEB - EBIC d'un capteur TFC monolithique.....	94
5.4.1 Analyse MEB.....	95
5.4.2 Analyse EBIC.....	97
5.5 Solutions pour limiter les courants de fuites additionnels.....	100
5.5.1 La planarisation des puces CMOS.....	100
5.5.2 L'utilisation de puces CMOS non passivées.....	107
5.5.3 Le choix d'une configuration métal-i-p de la diode a-Si:H.....	109
5.5.4 L'augmentation de l'ouverture dans la passivation.....	109
5.5.5 L'utilisation d'une technologie CMOS planaire.....	110
5.6 Résumé et considérations.....	113
5.6.1 Effets du champ électrique.....	113
5.6.2 Effets de bords et de coins.....	113
5.6.3 Origines des composantes j_1, j_2, j_3	114
5.6.4 Les principaux types de capteurs TFC.....	115
5.6.5 Conclusions.....	117
Chapitre 6 : Caractérisation des capteurs TFC.....	118
6.1 Introduction.....	118
6.2 Bruit spatial dans l'obscurité (FPN).....	118
6.3 Bruit spatial sous illumination (PRNU).....	121
6.4 Bruit temporel (TN).....	122
6.5 Plage dynamique.....	124
6.6 Dégradation induite par la lumière.....	124
6.7 Linéarité.....	126
6.8 Sensibilité et rendement quantique.....	127
6.9 Conclusions.....	130
Chapitre 7: Conclusions et perspectives.....	131
7.1 Conclusions.....	131
7.2 Perspectives.....	133
7.2.1 Perspectives scientifiques.....	133
7.2.2 Perspectives techniques :.....	134
7.2.3 Perspectives commerciales :.....	135
Annexe A :.....	136
A.1 Notions théoriques de base de physique des semiconducteurs.....	136
A.1.1 Bandes d'énergie et concentration de charges.....	136
A.1.2 Les phénomènes de transport dans les semiconducteurs.....	138
A.1.3 La recombinaison et la génération.....	140
A.2 La caractéristique IV d'une diode c-Si p-n idéale.....	143
Bibliographie:.....	148

Chapitre 1

Introduction

1.1 Historique

Les semiconducteurs, principalement le silicium cristallin ont révolutionné notre société. Depuis le développement des premiers circuits intégrés une multitude de nouveaux composants est apparue. Les circuits intégrés ont permis le développement de nouvelles applications irréalisables sans eux. Les infrastructures et les lignes de production qui ont été créées pour fabriquer ces dispositifs ont donné naissance à une industrie fleurissante qui atteint aujourd'hui des volumes de production phénoménaux. Les plaquettes ("wafers") en silicium monocristallin (c-Si) et les composants miniaturisés réalisés sur eux sont parmi les objets les plus précis fabriqués à l'heure actuelle. Ces techniques, principalement la technologie CMOS, ne cessent de se miniaturiser. Les tailles des structures des composants de dernières générations sont de l'ordre de quelques dizaines de nanomètres déjà.

Sur la base de cette plateforme technologique des dispositifs nouveaux encore inimaginables il y a une dizaine d'années sont devenu réalisables. Une classe parmi ces composants, est celle des capteurs basés sur des réseaux d'éléments senseurs, dont la plupart s'appuient sur la détection de photons. En ayant la possibilité d'ajouter une structure photosensible, la technologie des circuits intégrés permet de réaliser de tels composants. La photodétection est la technique de détection dominante utilisée dans des applications telles que l'imagerie spatiale (2D, 3D), la détection du mouvement, l'analyse chimique et biométrique, etc.

Depuis les années 90, ces nouveaux capteurs optiques CMOS ont rencontré un intérêt croissant comme alternative à la technologie CCD. Ceci à cause de la possibilité d'intégrer de nombreuses fonctionnalités, dont par exemple la lecture individuel de chaque élément sensible du réseau ainsi que du potentiel de basse consommation. Durant ce processus de développement il est nécessaire de déterminer le meilleur compromis entre:

- surface photosensible
- surface dédiée à l'électronique au niveau du pixel
- surface dédiée au traitement du signal au niveau du circuit intégré
- taille du réseau
- taille de la photodiode
- coûts

Dans cette optique, un concept intéressant est celui selon lequel l'élément sensible du réseau de pixels n'est pas intégré directement dans la plaquette c-Si de base du c-Si mais est placé directement sur le circuit intégré. Il s'agit donc de déposer une couche de matériau photosensible au-dessus des lignes d'interconnexions métalliques de la puce électronique (dernier niveau de métallisation d'un procédé CMOS par exemple). De la sorte un réseau de photodétecteurs, soit un capteur d'image complètement monolithique et tridimensionnel peut être réalisé.

Ici, ainsi que dans d'autres travaux similaires [1,2], le silicium amorphe hydrogéné (a-Si:H) a été utilisé pour réaliser une matrice de photodiodes directement au-dessus d'un circuit intégré CMOS (Fig.2.1).

Cette approche technologique est couramment appelée "Thin Film on CMOS (TFC)" [3,4] ou "Thin Film on Asic (TFA)" [1,2]. Dans la littérature d'autres appellations sont rencontrées telles que "Elevated Diode Technology" [5] ou encore "Vertically Integrated Sensors" [6]. La dénomination de "capteur monolithique" est également utilisée [5].

1.2 Motivation du travail

L'intégration verticale ainsi décrite permet d'obtenir des caractéristiques uniques difficilement atteignables par les dispositifs standards avec des photodiodes en c-Si.

Premièrement, la capacité de séparer le placement de la photodiode de celui des autres éléments du circuit permet l'optimisation quasi indépendante de l'électronique de lecture et du photodétecteur.

Deuxièmement, la capacité de maximiser la surface de collection de la lumière à l'intérieur du réseau permet d'augmenter le facteur de remplissage (rapport entre la surface active et la surface totale du pixel §2.3).

Contrairement au cas d'une technologie basée uniquement sur le c-Si, le choix d'une intégration verticale permet de placer les photodiodes en a-Si:H directement au dessus de la puce. D'une part ceci élimine le compromis nécessaire entre la surface dédiée à l'électronique et celle à la photodétection. D'autre part, ceci permet de pallier aux problèmes liés à la constante miniaturisation des circuits et à leur complexification (nombreuses lignes d'interconnexions). En effet les photodiodes en c-Si se trouvent de plus en plus enfouies dans le circuit, au détriment d'une bonne collection de la lumière [5].

En troisième lieu, l'optimisation précise de la couche photosensible afin de cibler la réponse spectrale désirée est une possibilité intéressante à souligner.

Finalement des multi jonctions ou dispositifs multicouches permettant de collecter différentes partie du spectre électromagnétique

peuvent être réalisés. Cette dernière opportunité rend possible la détection de couleur (rouge, bleu et vert) avec l'utilisation d'un seul pixel. La mesure des trois couleurs s'effectue dans ce cas en variant la tension de polarisation de la photodiode [1]. L'approche conventionnelle utilise quand à elle trois pixels muni des filtres appropriés, soit un pour chaque couleur. L'approche alternative est avantageuse au niveau de la surface active et du coût engendrés par les filtres.

En ce qui concerne ce dernier point, il faut encore mentionner le fait que l'utilisation du a-Si:H, qui n'est pas sensible dans l'infrarouge contrairement au c-Si, peut permettre d'éviter l'ajout de filtres infra rouges (IR). Ces derniers sont nécessaires afin de limiter la réponse du capteur en c-Si au spectre visible. De plus la réponse spectrale du a-Si:H est très proche de celle de l'œil humain, ce qui est un avantage pour des applications d'imagerie du spectre visible.

Il faut encore remarquer que le coefficient d'absorption du a-Si:H dans le visible par rapport au c-Si est plus élevé (Fig.1.4). Le haut rendement quantique du a-Si:H pour cette partie du spectre, combiné avec un grand facteur de remplissage, permet d'atteindre une sensibilité élevée avec un capteur TFC (§2.5). Un dernier point important est la valeur de courant d'obscurité, potentiellement plus basse, atteignable dans le cas du a-Si:H (§2.4).

Cette approche technologique est également intéressante dans le domaine de la physique des particules. Le a-Si:H étant résistant aux radiations, il est un candidat idéal à la détection directe ou indirecte de particules, rayons X et γ . Dans ce cas, des couches de a-Si:H beaucoup plus épaisses que pour la détection de photons visibles sont utilisées [6-13]. Une approche indirecte est également envisageable. Elle consiste à convertir au moyen d'un scintillateur le rayonnement incident en photons visibles (300 à 600 nm selon le cas). Les photons résultants étant ensuite détecté par un réseau de photodiodes en a-Si:H. Là aussi l'intégration verticale et monolithique est avantageuse, d'une part au niveau des coûts, mais aussi pour les différentes raisons énumérées auparavant et, traitées de manière plus approfondie dans les paragraphes suivants.

1.3 Le contenu du travail

Cette thèse traite de la technologie dite « Thin Film on CMOS (TFC) ». Une analyse approfondie des phénomènes influençant le courant d'obscurité d'une diode n-i-p en a-Si:H est effectuée. Des effets périphériques et de coins sont décrits, permettant ainsi d'expliquer les fuites de courants additionnelles observées dans le cas particulier d'une intégration verticale de la diode a-Si:H. Les résultats obtenus et les connaissances acquises ont conduit vers le choix d'une solution nouvelle

et adaptée permettant de réduire la densité de courant d'obscurité des capteurs TFC réalisés en dessous de 10^{-10} A/cm².

Le présent travail s'articule comme suit: Après une introduction générale sur le a-Si:H (chapitre 1), la technologie TFC et ses avantages sont décrits en détail (chapitre 2). Ceci pour le cas des capteurs monolithiques optiques dans le spectre visible.

Un chapitre présentant les différents dispositifs expérimentaux réalisés (chapitre 3) est suivi d'une partie théorique qui approfondit le sujet du courant d'obscurité des photodiodes en c-Si et en a-Si:H (chapitre 4). Ensuite les résultats obtenus avec ces dispositifs sont décrits (chapitre 5):

En premier lieu des structures de test développées sur verre sont analysées (§5.2). Cette partie permet notamment de confirmer expérimentalement les valeurs très basses de courant d'obscurité prédites (1-10 pA/cm²) dans le chapitre théorique y relatif, ainsi que d'optimiser les détecteurs en a-Si:H qui seront déposés par la suite sur les puces CMOS dédiées afin de réaliser des capteurs TFC.

La deuxième partie (§5.3-5.5) est consacrée à l'analyse des résultats obtenus avec des capteurs d'images intégrés verticalement sur des puces CMOS.

Des difficultés à obtenir les valeurs de courant d'obscurité, mesurées sur les structures de tests, ont d'abord été rencontrées. Des courants de fuites additionnels ont été identifiés comme responsables de ce problème. La relation entre ces courants et les contraintes de l'intégration verticale est décrite. Notamment l'influence de la configuration du "pixel" et de la topologie de la puce CMOS sur les courants de fuites est mise en évidence (§5.3-5.4). Différentes solutions sont ensuite proposées puis testées pour limiter l'augmentation du courant d'obscurité observée (§5.5).

Une analyse plus complète des caractéristiques obtenues sur des capteurs d'images TFC au courant d'obscurité optimisé est finalement présentée entre autre en termes de sensibilité, bruit, homogénéité (chapitre 6).

Le développement de capteurs TFC a commencé en 2000, grâce au lancement d'un projet de collaboration entre la division Photonics du Centre Suisse d'Electronique et de Microtechnique (CSEM) de Zürich et le groupe « Thin-Film Silicon and Photovoltaics Laboratory » de l'Institut de Microtechnique (IMT) de l'Université de Neuchâtel. Dans cette collaboration notre laboratoire c'est concentré sur le développement des couches minces de a-Si:H au moyen de la technique de dépôt chimique en phase vapeur assistée par plasma à haute fréquence (VHF-PECVD). Le groupe du CSEM de son coté s'est occupé de la conception et de la réalisation du circuit intégré dédié à l'application.

Un deuxième projet qui concerne le développement de détecteur de particules et rayons X en technologie TFC a également été lancé, impliquant une collaboration avec la division de Physique Expérimentale du Centre Européen de Recherche Nucléaire (CERN) à Genève. Dans ce cas l'IMT a été chargé de la réalisation et de l'optimisation de diodes a-Si:H épaisses, qui ont été déposées par la suite sur des puces spécifiques réalisées par le CERN.

Le présent travail se concentre sur les résultats relatifs au projet en collaboration avec le CSEM. En raison des synergies et similitudes entre les projets, quelques résultats provenant du projet de collaboration avec le CERN sont également utilisés comme compléments.

1.4 Le silicium amorphe hydrogéné

Le silicium amorphe hydrogéné (a-Si:H) fait partie de la famille des semiconducteurs. Lors de sa première introduction au début des années soixantes, il n'était pas utilisable, car il contenait beaucoup trop de défauts qui en limitaient les performances. Après une dizaine d'années, il a été constaté que l'utilisation d'un plasma de silane (SiH_4) pour le dépôt du a-Si:H permettait d'obtenir un matériau où le 99,9% des défauts étaient saturés (passivés) par l'hydrogène. Ceci lui donnait de meilleures caractéristiques et le rendait enfin utilisable comme semi-conducteur.

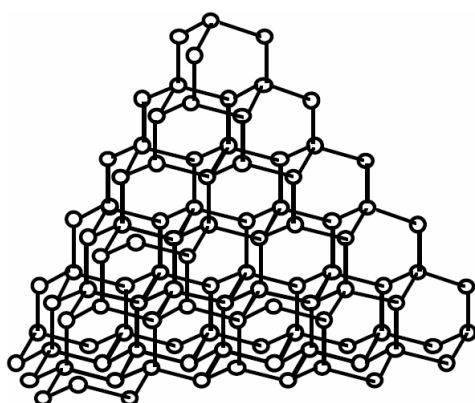


Figure 1.1 : Structure du réseau du silicium cristallin

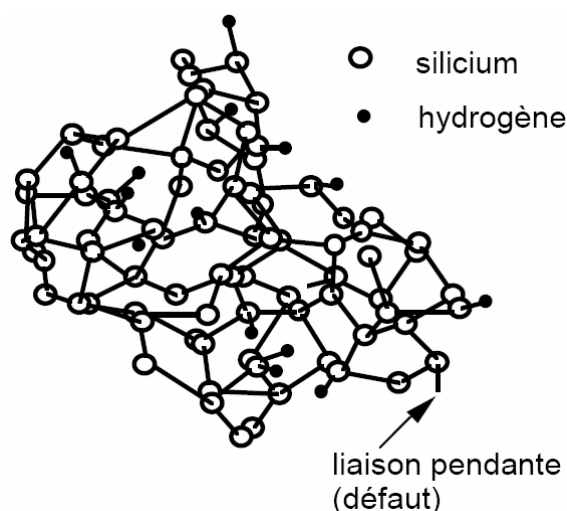


Figure 1.2 : Structure du silicium amorphe, avec des liaisons Si-Si, Si-H, Si-

A partir de ce moment la recherche sur le a-Si:H s'est intensifiée, notamment dans le domaine des cellules solaires photovoltaïques en couches minces.

Une structure amorphe est désordonnée, elle n'a pas d'ordre à grande distance. Par contre, sur une courte distance (atomes voisins proches), il existe un certain ordre. A titre de comparaison la Fig. 1.1 montre la structure du c-Si et du a-Si:H. L'ordre parfait du réseau

cristallin et les défauts de la structure amorphe (liaisons pendantes) est schématisé. Ces derniers constituent des centres de recombinaison pour les porteurs libres, la grande majorité des liaisons pendantes étant néanmoins saturées par un atome d'hydrogène.

1.5 Les propriétés électriques et optiques du a-Si:H

La structure amorphe désordonnée décrite auparavant donne des propriétés optoélectroniques particulière au a-Si:H. La configuration du diagramme de bande est différente du cas cristallin (Fig. 1.3). On observe une asymétrie des bandes de valence et de conduction. La densité d'états électronique en fonction de l'énergie $N(E)$ étant partout non nulle, il n'y a pas de vraie bande interdite au sens du c-Si.

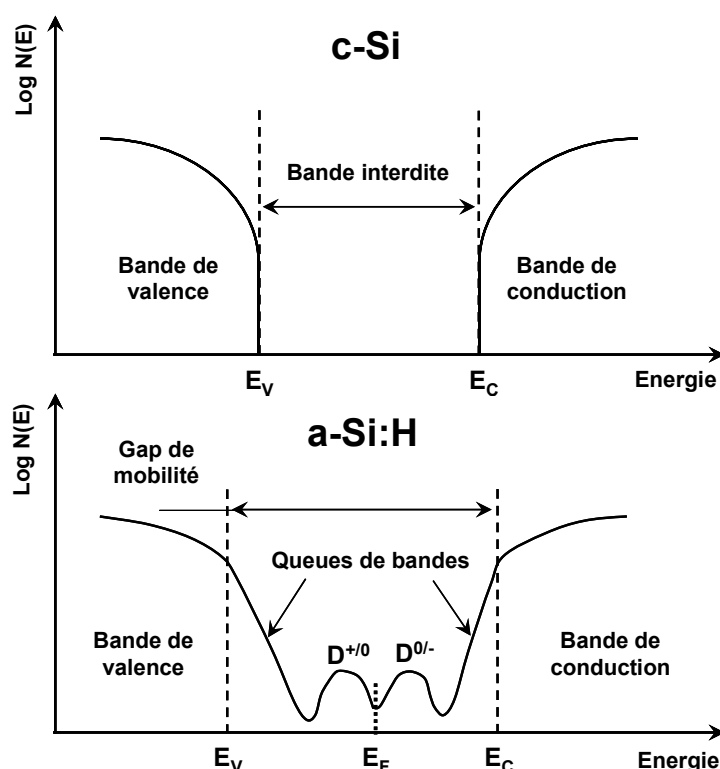


Figure 1.3 : Densité d'états schématisée en fonction de l'énergie pour le c-Si et le a-Si:H où il existe des états localisés proches du milieu du gap (transitions $D^{0/+}$ et $D^{0/-}$), ainsi que des queues de bandes.

On distingue deux zones d'états étendus (non localisés) similaire au cas cristallin ($E < E_v$ et $E > E_c$) (Fig. 1.3), mais avec une mobilité réduite et fonction de l'énergie E ($\mu(E)$). Entre ces deux zones se trouve une pseudo-bande interdite qui permet de définir un "gap" de mobilité. C'est-à-dire une zone avec une mobilité nulle où les états sont localisés. Ces derniers constituent, de chaque côté de la bande de valence et de conduction, ce qui s'appelle les **queues de bande**. Elles forment une zone de piégeage des porteurs libres, où ils sont immobilisés ($\mu=0$) puis

relâchés sous l'effet de la température (agitation thermique), de la lumière ou de l'application d'un champ électrique. A cause du piégeage dans les queues de bandes la mobilité des électrons, trous libres se trouve réduite d'un facteur 10^4 environ par rapport à celle dans le c-Si.

Il existe aussi des états supplémentaires situés au milieu de la pseudo-bande interdite. Ceux-ci sont dus à la présence de défauts, les liaisons pendantes non saturées à l'hydrogène, dans le matériau. Ces états constituent des centres de recombinaison ou de génération de porteurs libres et peuvent avoir trois états de charge différents :

- Aucun électron (D^+), c'est à dire une charge positive
- Un électron (D^0), neutre
- Deux électrons (D^-), charge négative

Dans ce cas, les défauts sont dit "trivalents".

Le a-Si:H et le c-Si ont un "gap" optique différent:

$E_{G \text{ a-Si:H}} = 1.7 \text{ à } 1.9 \text{ eV}$ contre $E_{G \text{ c-Si}} = 1.1 \text{ eV}$ pour c-Si à 300K

Le "gap" optique dans le cas du a-Si:H est une valeur extrapolée à partir de la partie parabolique des bandes de valence et de conduction selon la méthode de Tauc (Ref. [14] chapitre 4). Le "gap" de mobilité (Fig.1.3) est quand à lui difficilement mesurable et diffère du gap optique d'environ 100 mV. Dans le cas du c-Si le gap correspond à la largeur de la bande interdite (Fig.1.3).

A cause de son "gap" plus grand (1.8 eV), la réponse du a-Si:H se concentre dans la partie visible du spectre. De son côté le c-Si, à cause de son gap plus petit (1.1 eV), est encore sensible dans l'infrarouge proche, ce qui n'est pas le cas du a-Si:H. Ce dernier a une réponse spectrale semblable à celle d'un oeil humain avec un maximum de sensibilité dans le vert.

Le a-Si:H est un semiconducteur à gap "non directe" ce qui lui donne un coefficient d'absorption dans le visible plus élevé que le c-Si (Fig. 1.4) qui est un semiconducteur à gap indirect. En effet dans le cas du a-Si:H, à cause de sa structure atomique amorphe et malgré le fait que la loi de conservation de la quantité de mouvement s'applique, les valeurs que le vecteur d'onde k peut prendre ne sont plus fixées de façon claire et rigide comme dans le c-Si.

La profondeur d'absorption de la lumière visible est donc plus grande dans le c-Si, ce qui demande des détecteurs plus épais que dans le cas de a-Si:H. Un détecteur optique de type photodiode n-i-p en a-Si:H aura besoin d'une épaisseur d'environ 1 μm pour absorber les photons entre 300 et 700 nm, alors qu'avec un détecteur en c-Si il faudra environ 8 μm .

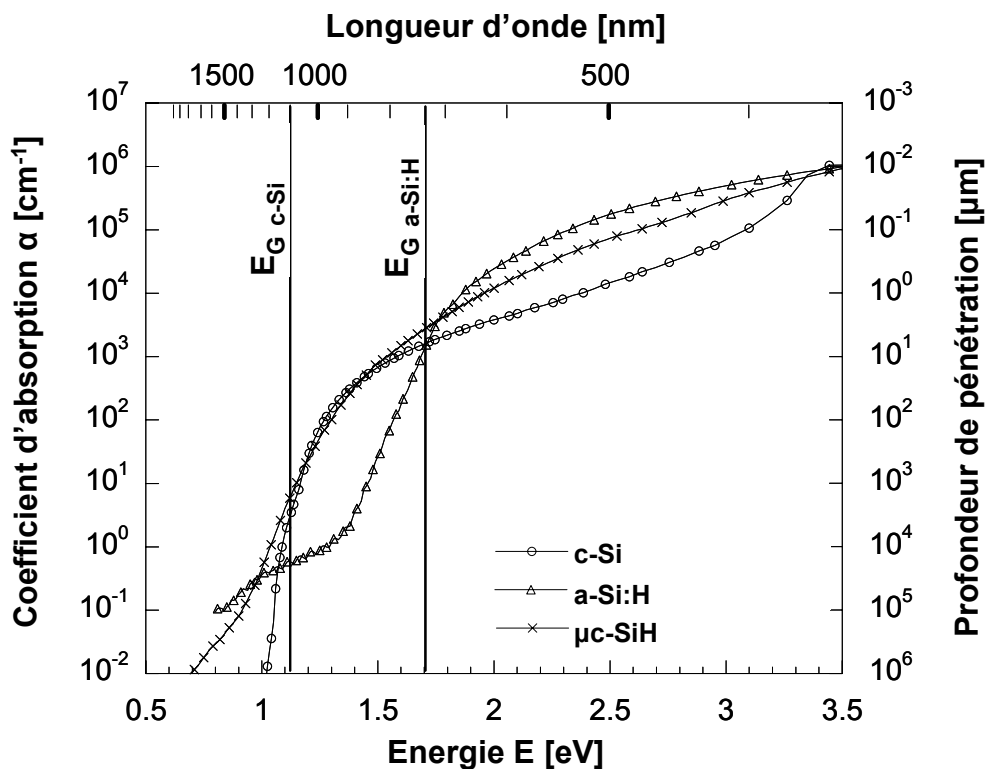


Figure 1.4 : Absorption en fonction de la longueur d'onde pour le a-Si:H, le c-Si et le μc-SiH. Le a-Si:H a une absorption plus élevée dans le domaine du visible puis presque nul dans l'IR. [14, 15].

1.6 Les particularités du a-Si:H

Le a-Si:H est un semiconducteur semblable au c-Si car il est formé du même matériau, le silicium. Cependant au niveau de leur structure (Fig. 1.1) il y a de grandes différences. D'un côté le c-Si présente une structure cristalline parfaitement ordonnée et le matériau est très pur. De l'autre côté le a-Si:H a une structure amorphe, désordonnée, où il existe des liaisons pendantes (défauts), des liaisons hydrogène silicium.

Ces différences structurales entre les deux matériaux leur donnent évidemment des caractéristiques distinctes. Certaines tournent à l'avantages du a-Si:H, comme par exemple:

- Possibilité de déposer sur des grandes surfaces, aucune limitation à cause de la taille du wafer (macro électronique)
- Une grande variété de substrats est utilisable (métaux, verres, quartz, plastiques)
- Possibilité de dépôt sur des surfaces non planes ou souples.
- Facilité de fabrication et technologie à basse température (< 300°C)
- Forte absorption de la lumière visible (coefficient d'absorption 10-20 fois plus grand que celui du c-Si autour de 500 nm)

- Résistance aux radiations, soit peu de dégradation par les rayons X.
- “Gap” optique plus élevé ce qui est avantageux en termes de courants d’obscurité.
- “Bandgap Engineering” ou adaptation du gap optique possible

Par contre le a-Si:H présente aussi quelques désavantages :

- Nombre de défauts élevé dans la structure
- Faible mobilité des porteurs libres

Les caractéristiques mécaniques du a-Si:H et du c-Si sont équivalentes.

1.7 Le rayonnement électromagnétique et le a-Si:H

Les caractéristiques du a-Si:H décrites ci-dessus en font un semiconducteur intéressant dans de nombreuses applications de détection du rayonnement électromagnétique.

Le cœur du spectre électromagnétique qui est intéressant pour des applications d’imagerie est sa partie visible (1.8 - 3.1 eV), le a-Si:H étant sensible à cette zone du spectre. Similairement à l’œil humain, le a-Si:H, a une réponse maximale dans le vert.

Les photons d’énergie inférieure à 1,8 eV se situent dans l’infrarouge. Comme un semiconducteur n’absorbe presque pas les photons d’énergie inférieure à son “gap” optique, le a-Si:H ($E_g = 1.8$ eV) n’est pas sensible à l’IR. Une certaine absorption de l’IR est possible à travers les états présents dans la bande interdite.

Cette particularité est utilisée afin de caractériser la qualité d’une couche de a-Si:H. En effet il existe différentes méthodes de mesure d’absorption indirecte qui permettent d’obtenir les valeurs du coefficient d’absorption du a-Si:H dans l’IR (notamment à 1.2 eV). A partir de ces données il est possible d’en déduire la densité d’états $N(E)$ à cette énergie (Ref. [14] chapitre 4).

En déposant une couche mince avec un “gap” optique plus petit (< 1.8 eV) la sensibilité dans l’infrarouge augmente. L’utilisation d’alliages amorphes contenant du germanium (a-SiGe:H, 1.1 à 1.7 eV selon contenu de Ge) ou de silicium microcristallin (μ c-Si:H, 1.1 eV) permet de satisfaire à cette condition.

Le a-Si:H absorbe également fortement les photons dans la partie ultraviolette du spectre (> 3.1 eV). Ceci constitue une difficulté, car l’UV s’absorbe en surface du détecteur dans la couche dopée. A cause de la mauvaise qualité de ces dernières, les photons UV recombinent en grande partie et sont perdus. De plus la couche utilisée comme contact avant doit être optimisée afin d’être transparente à l’UV, ce qui n’est pas toujours

évident. En optimisant certaines couches du détecteur (épaisseur, “gap” optique), une bonne sensibilité dans l’UV reste toutefois atteignable.

Les rayons X couvrent la gamme de 100 eV à 100 keV et les rayons γ couvrent le spectre avec une énergie de plus de 100 keV.

Les rayons γ sont de même nature que les rayons X mais sont d'origine différente, ils se différencient en effet par la façon dont ils sont produits. Les rayons γ sont issus d’une réaction nucléaire, alors que les rayons X sont produits par excitation d’un électron orbital. Comme il est possible pour certaines transitions électroniques d’être plus énergétiques que des transitions nucléaires, il existe un certain chevauchement entre les rayons X de haute énergie et les rayons γ de faible énergie.

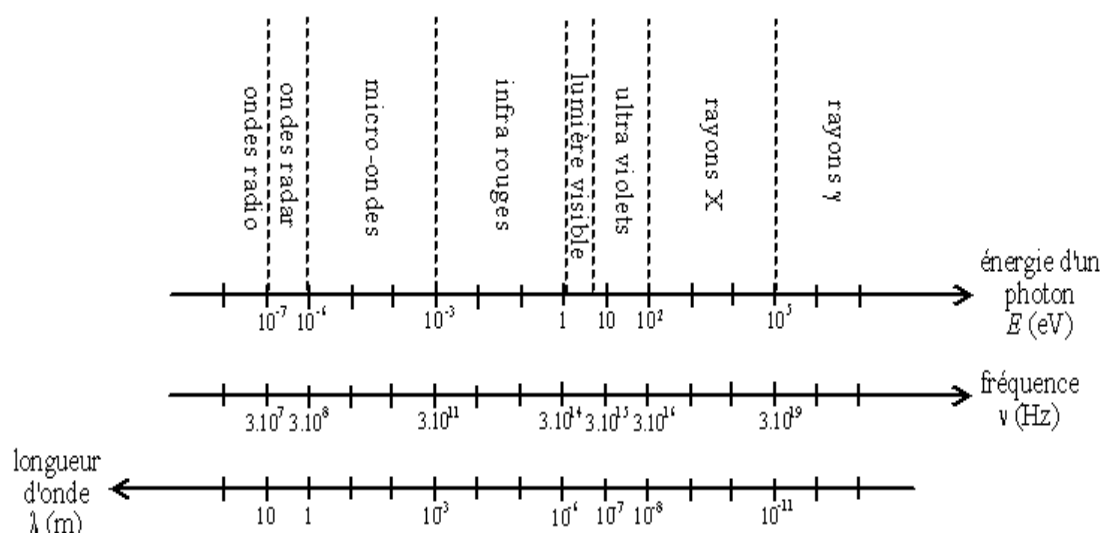


Figure 1.5 : Représentation schématique des différentes parties du spectre électromagnétique en fonction de l’énergie du photon, de sa fréquence et de sa longueur d’onde. Grâce à ses caractéristiques le a-Si:H permet de concevoir et de réaliser des détecteurs sensibles à pratiquement toute la partie du spectre allant de la lumière visible jusqu’au rayons γ .

Le a-Si:H étant résistant aux radiations il peut être utilisé pour la réalisation de détecteurs de rayons X et γ . Il existe différentes approches, les deux principales sont :

- Détection directe avec des diodes n-i-p en a-Si:H très épaisses (10-100 μm suivant l’énergie du rayonnement et des particules).
- Détection indirecte au moyen d’un scintillateur qui converti le rayonnement en photons UV ensuite détectés avec une diode n-i-p en a-Si:H optimisée et mince (1-5 μm). Cette approche est indispensable pour la détection de rayonnements à haute énergie.

Ces mêmes approches peuvent être utilisées pour la détection de particules chargées dans le domaine de la physique des hautes énergies.

1.8 La méthode de dépôt du a-Si:H

Il existe plusieurs méthodes permettant de déposer le a-Si:H. Une des plus anciennes est l'évaporation thermique qui donne un matériau de mauvaise qualité, à haute densité de défauts et non utilisable. En réalité cette technique ne permet pas de faire du a-Si:H, mais uniquement du a-Si.

Une autre technique, appelée "Hot Wire CVD" en anglais (dépôt chimique en phase vapeur par filament chaud) donne de meilleurs résultats mais son application à un niveau industriel n'as pas encore été démontrée.

Il existe également des équipements de dépôt par pulvérisation ("sputtering" en anglais), où une cible de c-Si est bombardée. Pour obtenir du a-Si:H une atmosphère d'H₂ est nécessaire. Mais c'est une technique avec laquelle il est difficile d'obtenir un matériau avec de bonnes caractéristiques optoélectroniques.

La technique actuellement la plus répandue est le dépôt chimique en phase vapeur assistée par plasma ("Plasma Enhanced Chemical Vapor Deposition", PECVD en anglais). L'échantillon sur lequel la couche va être déposée est introduit dans une chambre sous vide et chauffé entre 150°C et 350°C suivant les applications; après avoir effectué et atteint un vide poussé ($< 10^{-6}$ mbar), un gaz ou un mélange de gaz contenant du silane (SiH₄) est introduit dans la chambre. Le flux du gaz et la pression dans l'enceinte peuvent être ajustés et contrôlés. Suite à l'application d'un champ électrique suffisant qui permet l'ionisation du gaz, un plasma est amorcé. Ce plasma permet la dissociation des molécules de gaz précurseur en radicaux qui vont réagir à la surface du substrat et ainsi former une couche. Le champ électrique peut être de type continu ou alternatif. Dans le deuxième cas la fréquence peut varier, mais en ce qui concerne ce travail elle a été fixée à 70 MHz.

La fréquence standard utilisée dans l'industrie et dans d'autres instituts est en général de 13.56 MHz. C'est dans notre laboratoire que les procédés utilisant 70 MHz ont été développés, donnant des couches de meilleure qualité à des vitesses de déposition plus élevées. L'appellation VHF-PECVD (VHF pour "Very High Frequency" en anglais) est utilisée pour caractériser les techniques utilisant des fréquences plus élevées que celle standard. Avec cette méthode non seulement des couches de a-Si:H intrinsèques, mais également des couches dites dopées sont réalisables. Les couches intrinsèques utilisent principalement du silane dilué avec de l'hydrogène. Pour les couches dopées des gaz dits "dopants" sont ajoutés (du diborane comme accepteur par exemple, et de la phosphine comme donneur).

Un point intéressant du dépôt PECVD est sa relativement basse température. En effet cela permet l'utilisation d'une multitude de substrats différents, quartz, wafer (c-Si, InP, GaAs), verre nu ou avec des couches conductrices métalliques et/ou des oxydes transparents conducteurs, des substrats métalliques tel que l'aluminium ou l'acier, mais aussi des plastiques, comme le PET (flexible) [16] ou le polyimide. Les températures de dépôt sont également compatibles avec les circuits intégrés et le procédé n'endommage donc pas l'électronique. C'est ce qui permet la réalisation de capteurs en technologie TFC.

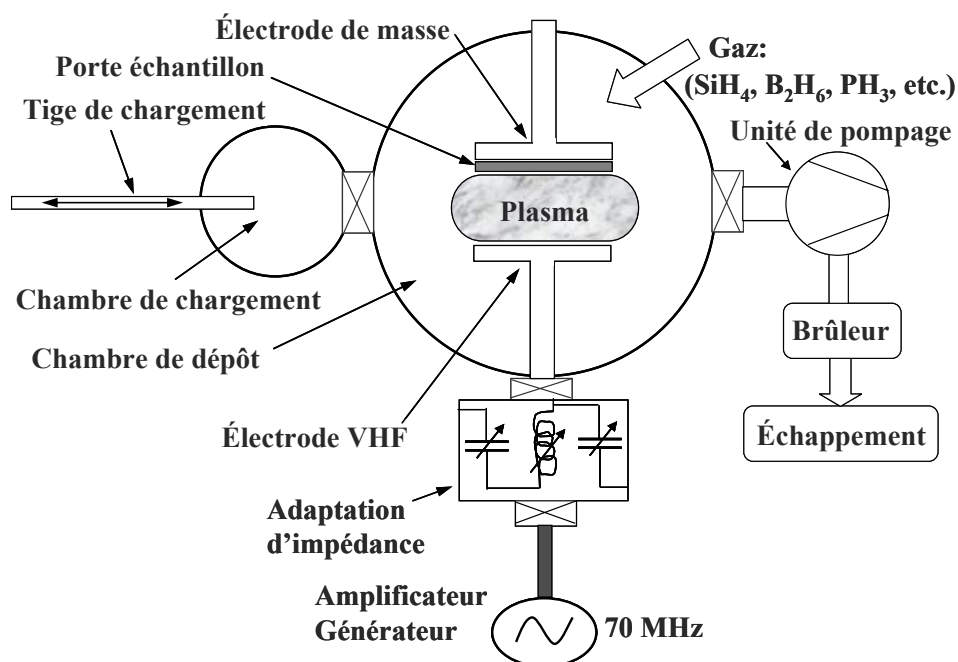


Figure 1.6 : Schéma d'un réacteur VHF-GD-PECVD.

La réalisation d'alliages amorphes en incorporant des gaz contenant soit du carbone (CH_4 , CO_2) soit du germanium (GeH_4) est aussi possible. Ceci est un moyen, en variant la concentration du gaz ajouté, de jouer sur la valeur du "gap" optique du matériau résultant.

Alliage Amorphe	Gap E_G [eV]
a-SiGe:H	1.0 - 1.75
a-SiC:H	1.9 - 3.5

Tableau 1.1 : Alliages amorphes Si-Ge et Si-C et le gap optique atteignable.

En jouant sur les conditions de dépôt (température, puissance, pression) et la dilution d'hydrogène utilisée, la cristallinité de la couche déposée peut être contrôlée [14]. Du silicium microcristallin ($\mu\text{c-Si:H}$), qui est un matériau constitué de micro ou nano grains cristallisés et immergés dans une matrice de phase amorphe est réalisable. Les caractéristiques optiques du $\mu\text{c-Si:H}$ sont proches du c-Si puisque son "gap" est de l'ordre de 1.1 eV (Fig. 1.4). Sa conductivité électrique est meilleure que celle du a-Si:H car il peut être plus facilement dopé.

Chapitre 2

Les capteurs d'images en technologie TFC

Le présent chapitre donne une vue d'ensemble sur les capteurs d'images conventionnels (CCD et CMOS), suivi d'une description des avantages de la technologie TFC, dont notamment :

- Facteur de remplissage géométrique
- Courant d'obscurité
- Sensibilité
- Bruit

2.1 Les capteurs d'images CCD et CMOS standard

Les capteurs d'images conventionnels du marché sont principalement issus de deux technologies distinctes. Les capteurs dits CCD (Charge Coupled Devices), ou en français les dispositifs à transfert de charges d'un côté et de l'autre les capteurs dits CMOS, fabriqués avec les procédés microélectroniques CMOS standards.

Dans le cas CCD, l'élément sensible à la lumière est une capacité MOS à grille transparente. Les charges collectées sont transférées grâce à une structure dédiée, constituée d'autres capacités MOS à grille non transparente et de transistors MOS.

Les capteurs CMOS quant à eux utilisent typiquement comme détecteurs de lumière une jonction p-n, c'est à dire une photodiode. Les pixels sont généralement composés de cette diode ainsi que d'une électronique de prétraitement du signal et d'adressage plus au moins complexe.

Aujourd'hui des technologies combinant les deux approches existent aussi, comme par exemple des capteurs utilisant une photodiode CMOS combinée avec des registres de transfert CCD.

Le procédé de fabrication CCD est un procédé tout spécifiquement optimisé pour des applications optiques et d'imagerie, alors que les capteurs CMOS se basent sur une technologie standard. C'est la raison principale du coût plus élevé des caméras CCD par rapport aux caméras CMOS, notamment au niveau de l'électronique périphérique.

Pendant longtemps les capteurs CCD ont été les leaders incontestés du marché des caméras digitales dans toutes les applications existantes. Ce fait est lié à ce même marché demandant un nombre de pixels toujours plus élevé et une qualité d'image toujours meilleure, qu'aucune autre technologie ne pouvait offrir. Malgré cela l'intérêt pour les capteurs standard CMOS n'a cessé d'augmenter depuis une dizaine d'années. En

effet les capteurs CMOS offrent un certain nombre d'avantages intéressants [17]:

- capacité d'embarquer sur la même puce l'électronique de traitement du signal.
- fenêtrage, c'est-à-dire la possibilité d'accéder sélectivement aux pixels de la matrice.
- intégration de la conversion analogique digitale sur le circuit.
- basse consommation.
- potentiel de réduction des coûts.

Il est effectivement raisonnable de penser que les caméras basées sur un capteur d'image CMOS sur une seule puce soient très avantageuses au niveau du prix, par rapport à des caméras CCD conventionnels comprenant plusieurs circuits intégrés et composants électroniques discrets en support. Cette pression du coût et le volume de marché en jeux a poussé plusieurs grandes industries du secteur à se lancer dans ce marché émergent.

La première génération de capteurs CMOS était à pixels passifs, donc sans électronique et souffrait d'une basse sensibilité ainsi que d'un bruit trop élevé. Avec la miniaturisation des procédés CMOS, la fabrication de capteurs d'images à pixel actif ("Active Pixel Sensor" APS) est devenue possible. De meilleures performances ont aussi été atteintes grâce à l'électronique réalisée au niveau de chaque pixel. Le principal problème qui limite encore les capteurs CMOS est l'obtention d'une sensibilité et d'un facteur de remplissage géométrique comparable au CCD ainsi qu'un faible bruit de lecture. Plusieurs autres approches ont été mises en oeuvre pour augmenter la sensibilité, tel que "PhotoGate" (PG) [18], ou "Pinned Photo Diode" (PPD) [19].

Il en ressort que l'approche consistant à combiner les avantages de la technologie des capteurs CMOS standard avec celle d'un détecteur exhibant une haute sensibilité serait la solution idéale. La réalisation d'un capteur TFC monolithique tel qu'introduit auparavant devient donc intéressant dans cette optique. En effet l'intégration verticale de détecteurs en a-Si:H très performants directement au-dessus d'un circuit intégré offrant les avantages du procédés CMOS semble être le mariage idéal pour obtenir une haute sensibilité ainsi qu'un facteur de remplissage géométrique élevé.

2.2 Les avantages des capteurs TFC d'images

Les capteurs monolithiques intégrés verticalement (Fig.2.1) offrent un certain nombre de caractéristiques uniques :

- Optimisation quasi indépendante de la puce électronique et du photodétecteur.
- Capacité de maximiser la surface de collection de la lumière à l'intérieur du réseau. C'est à dire une augmentation du facteur de remplissage géométrique.
- Optimisation de la réponse spectrale du détecteur
- Réalisation de multi couches possible (détection de la couleur)

Ces avantages par rapport aux technologies standards CMOS et CCD sont liés au concept d'intégration verticale.

D'autres avantages sont donnés par les caractéristiques du a-Si:H utilisé pour réaliser la couche détectrice.

- Efficacité quantique (Fig.5.11a):
 - Nulle dans l'infrarouge → pas de filtres IR.
 - Semblable à celle de l'œil humain.
 - Bonne dans le proche UV.
- Gap optique élevé ($E_{G \text{ a-Si:H}} = 1.8 \text{ eV} > E_{G \text{ c-Si}} = 1.12 \text{ eV}$) :
 - Courant d'obscurité très faible
- Coefficient d'absorption élevé dans le visible du a-Si:H (Fig.1.4):
 - Diodes minces (environ $1 \mu\text{m}$) suffisantes pour absorber la lumière.
- Résistance aux radiations
- Méthode de dépôt compatible avec les circuits CMOS

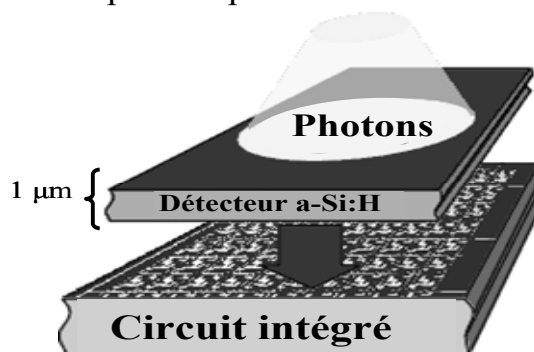


Figure 2.1 : Schéma du principe de fonctionnement d'un capteur monolithique en technologie TFC. Le détecteur a-Si:H est intégré verticalement au-dessus du circuit CMOS dédié.

Ces différents avantages conférés par la technologie TFC et par les propriétés du a-Si:H permettent d'améliorer les performances du capteur TFC monolithique et de lui donner des caractéristiques difficilement atteignables avec les technologies standards CMOS et CCD.

Dans le domaine de la physique des particules et de la détection de rayons X et γ cela ouvre de nouvelles possibilités également. Dans les deux secteurs, il est raisonnable de s'attendre à des gains au niveau des coûts grâce au haut degré d'intégration envisageable.

La combinaison d'un haut facteur de remplissage géométrique et de l'efficacité quantique du a-Si:H élevée permet d'augmenter la sensibilité du capteur en TFC. Un faible courant d'obscurité permet d'atteindre de bonnes performances au niveau du bruit, soit un rapport signal sur bruit et une plage dynamique potentiellement plus élevés.

Ceci ouvre différentes possibilités au niveau des applications potentielles :

- Faible illumination
- Grande dynamique de mesure

En résumé, grâce à l'utilisation du a-Si:H pour réaliser le détecteur, le capteur TFC peut être utilisé pour les applications suivantes :

- Détection de la lumière visible
- Détection du proche UV
- Détection de couleurs [1, 20, 21]
- Détection de faibles niveaux d'illumination [22]
- Grandes dynamiques de mesures [1,2]
- Haute sensibilité [23]
- Caméra faibles coûts
- Détection de particules, rayons X et γ

2.3 Le facteur de remplissage géométrique

Le facteur de remplissage géométrique ("Geometrical Fill Factor" (FF) en anglais) est un paramètre important pour caractériser les capteurs d'images. Il indique la surface effective dédiée à la détection de lumière et se définit comme le rapport entre la surface totale des photodétecteurs et la surface totale de la puce. Ou, ce qui revient au même, entre la surface effective photosensible d'un pixel (A_{eff}) et la surface totale du pixel (A_{pix}) :

$$FF = \frac{A_{eff}}{A_{pix}} \quad (2.1)$$

Dans le cas des capteurs conventionnels CMOS, chaque pixel comprend outre un élément photosensible (capacité MOS ou photodiode p-n) des composants électroniques. Suivant les cas, il est possible de trouver un amplificateur, des transistors d'adressage de ligne, ou de colonne, et d'autres composants encore [5]. Il devient clair que la surface du pixel est partagée entre l'électronique d'adressage et d'amplification du signal et celle des éléments photosensibles. En plus de cela il y a encore toute l'électronique de traitement du signal qui peut être très complexe suivant les applications envisagées.

Pour les capteurs CMOS standard, le FF typique est de l'ordre de 50 %. Dans le cas d'un capteur monolithique en technologie TFC où les couches photosensibles se trouvent au-dessus du circuit intégré, donc au-dessus de l'électronique, le FF peut idéalement atteindre 100 %.

En réalité le FF est de l'ordre de 90-95 % car pour isoler électriquement les uns des autres les différentes photodiodes de la matrice, il faut les espacer d'une certaine distance. La technologie TFC permet donc d'atteindre des valeurs de FF qui peuvent rivaliser avec celles atteignables en technologie CCD et bien supérieures aux capteurs CMOS.

2.4 Le courant dans l'obscurité

Le courant d'obscurité (I_{obsc}) est le courant inverse de saturation d'une diode (chapitre 4). Dans le cas du a-Si:H son calcul est complexe. De manière simplifiée, I_{obsc} , comme son nom l'indique, est le courant généré par une diode n-i-p dans l'obscurité complète, c'est-à-dire lorsque aucune photogénération n'a lieu.

Il apparaît clairement que cela détermine déjà une limite inférieure de la lumière mesurable. En effet, si le but est de mesurer un niveau d'illumination très faible, il faudra que celui-ci génère un courant plus grand que le courant d'obscurité. C'est une question de rapport signal sur bruit. En simplifiant, l'intensité d'illumination la plus basse mesurable est celle qui génère un courant au moins égal à I_{obsc} .

En combinant une haute sensibilité et un faible courant d'obscurité des applications à très faible intensité d'illumination peuvent être envisagées. Ainsi une valeur d' I_{obsc} élevée est une limitation pour ce type d'applications. Ce paramètre rentre également en compte dans le calcul du bruit; entre autre le bruit de discrétisation qui est proportionnel à I_{obsc} .

Minimiser I_{obsc} est crucial à l'obtention de performances de pointes avec les capteurs monolithiques en technologie TFC.

Le courant I_{obsc} est directement lié au "gap" optique du matériau (chapitre 4). Une des principales sources d' I_{obsc} est la génération

thermique de porteurs depuis des états localisés dans la bande interdite du semiconducteur vers les bandes de conduction et de valence. Un grand "gap" optique (E_g) permettra donc de réduire le nombre de charges générées thermiquement car les porteurs nécessiteront d'une plus grande énergie thermique afin d'être activés.

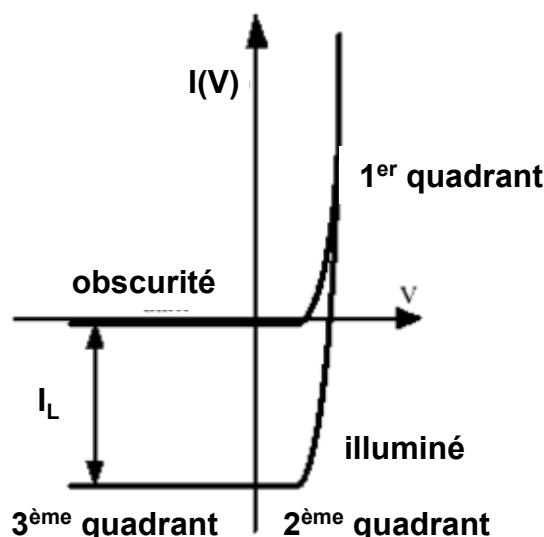


Figure 2.2 : Représentation schématique d'une courbe courant-tension typique. La diode utilisée dans le régime du 1^{er} quadrant est celle connue en électronique. Le mode du 2^{ème} quadrant est le régime photovoltaïque. Dans le cas de la détection, la diode est polarisée négativement (3^{ème} quadrant). Le courant photogénéré I_L est la différence entre la valeur de la courbe dans l'obscurité et celle illuminée.

Dans le cas du a-Si:H, E_G est typiquement de 1.8 eV, alors que celui du c-Si n'est que de 1.12 eV. Les valeurs d' I_{obs} potentiellement atteignables sont inférieures pour le a-Si:H. Il faut toutefois tenir compte d'autres aspects car d'autres sources peuvent contribuer à l'augmentation de I_{obs} (§4-5). La densité de défauts, les effets de champ électrique et de bords du pixel notamment sont des facteurs importants.

Les valeurs atteintes sur des structures de test en a-Si:H sont aussi basses que 1 pA/cm² [3,8] et peuvent facilement descendre en dessous de 100 pA/cm² avec les capteurs TFC monolithiques [4].

Ces mêmes valeurs sont difficilement atteignables avec des technologies conventionnelles (I_{obs} entre 10⁻¹⁰ et 10⁻⁹ A/cm²). Les technologies CCD de pointes notamment et les procédés CMOS spécialement optimisés peuvent pourtant aussi atteindre des courants d'obscurité de l'ordre du pA/cm². Afin d'atteindre ces performances, du c-Si de haute pureté, des traitements thermiques spécifiques et longs, ainsi que des photodiodes spécifiques sont indispensables (PPD par exemple [19]).

L'intégration verticale est néanmoins avantageuse en termes de sensibilité et reste compétitive en termes de courant d'obscurité.

2.5 La sensibilité

La sensibilité est un paramètre important des capteurs optiques. Dans la littérature différentes définitions et quantités sont utilisées pour quantifier la conversion de radiation électromagnétique en un signal électrique.

La caractéristique de transfert de base d'un photodétecteur est son efficacité quantique externe $\eta(\lambda)$ en fonction de la longueur d'onde λ . Elle définit le nombre d'électrons générés et collectés par photons incidents. L'efficacité quantique externe est reliée à la réponse spectrale $RS(\lambda)$ [A/W], selon l'équation suivante:

$$RS(\lambda) = \frac{\lambda \cdot q}{h \cdot c_0} \cdot \eta(\lambda) \quad (2.2)$$

où q est la charge élémentaire de l'électron, $h \cdot c_0$ le produit de la constante de Planck et de la vitesse de la lumière dans le vide.

Si une photodiode est exposée à une puissance lumineuse d'une certaine densité spectrale, $\Phi(\lambda)$ [(W/cm²)·nm], la charge photogénérée Q_{photo} peut être exprimée par :

$$Q_{photo} = A_{eff} \cdot t_{int} \cdot \int RS(\lambda) \cdot \Phi(\lambda) \cdot d\lambda \quad (2.3)$$

où A_{eff} est la surface effective photosensible du pixel et t_{int} le temps d'intégration ou d'exposition du pixel. Ici l'hypothèse est faite que l'illumination reste constante durant tout le temps d'exposition. La surface A_{eff} peut également s'exprimer comme le produit $FF \cdot A_{pix}$ selon l'Equ.2.1. La différence de potentiel obtenue de la charge Q_{photo} collectée est inversement proportionnelle à la capacité d'intégration C_{int} ce qui donne :

$$V_{photo} = \frac{Q_{photo}}{C_{int}} = \frac{FF \cdot A_{pix} \cdot t_{int}}{C_{int}} \cdot \int RS(\lambda) \cdot \Phi(\lambda) \cdot d\lambda \quad (2.4)$$

Les considérations sur la sensibilité suivantes se réfèrent toutes à la tension générée par un pixel, et toute amplification supplémentaire au niveau de ce pixel, ou du système électronique est ignorée. Elles peuvent donc être appliquées à toutes les technologies CMOS d'imagerie. Cependant tout circuit visant à créer une amplification au niveau du pixel nécessitera une surface additionnelle. Ceci aura pour effet de réduire le FF dans ces technologies, ce qui n'est pas le cas de la technologie TFC.

Afin de calculer la sensibilité du capteur, le tension V_{photo} doit être divisée par la puissance optique incidente pendant le temps d'exposition :

$$S_w = \frac{V_{photo}}{t_{int} \cdot \int \Phi(\lambda) d\lambda} = \frac{FF \cdot A_{pix}}{C_{int}} \cdot \frac{\int \frac{\lambda q}{hc_0} \cdot \eta(\lambda) \cdot \Phi(\lambda) \cdot d\lambda}{\int \Phi(\lambda) \cdot d\lambda} \quad [V/(\mu J/cm^2)] \quad (2.5)$$

L'intégration s'étend sur la partie relevante du spectre là où l'efficacité quantique est différente de zéro. Si la sensibilité est mesurée avec une lumière couvrant tout le spectre alors les valeurs obtenues pour les capteurs CMOS en c-Si seront surestimées s'ils ne sont pas munis des filtres appropriés. En effet la contribution de l'IR sera prise en compte puisque le c-Si absorbe dans cette partie du spectre. Il est évident que pour un capteur d'image se limitant au spectre visible la contribution de l'IR ne devrait pas être prise en compte.

Pour une meilleure comparaison, dans ce cas précis, il faudrait utiliser un filtre IR pour que le spectre qui contribue à la mesure soit le même dans le cas du capteur TFC et celui CMOS standard. Seule la sensibilité donnée pour une longueur d'onde précise est comparable. Il est donc utile de mesurer la sensibilité pour une lumière monochromatique, à des longueurs d'ondes précises, par exemple dans le bleu, le vert et le rouge. L'équation pour la sensibilité dans le cas d'une lumière monochromatique se définit comme suit:

$$S_w(\lambda) = \frac{FF \cdot A_{pix}}{C_{int}} \cdot \frac{\lambda q}{hc_0} \cdot \eta(\lambda) \quad (2.6)$$

Il est évident que pour une taille de pixel et une longueur d'onde donnée la plus haute sensibilité est obtenue si :

- le FF est grand
- l'efficacité quantique $\eta(\lambda)$ est élevée
- la capacité d'intégration est la plus petite possible.

La technologie TFC est clairement avantageuse au niveau du FF, mais aussi en ce qui concerne l'efficacité quantique $\eta(\lambda)$ dans le spectre visible. Dans le cas de technologies CMOS agressives par exemple, des pertes optiques non négligeables peuvent être rencontrée car la lumière doit traverser de nombreuses couches avant d'atteindre les photodiodes qui sont enfouies sous un nombre important de lignes métalliques d'interconnexion et de couches passivation. Ceci aura pour effet de réduire l'efficacité quantique externe du dispositif. En ce qui concerne les capteurs CCD, dans le cas où l'élément photosensible est une capacité MOS, la faible transmission notamment dans le bleu de la grille en polysilicium a pour effet de réduire l'efficacité quantique externe en dessous de 500 nm.

La capacité d'intégration est un paramètre choisi lors de la conception du circuit intégré. A priori sa valeur peut être considérée du même ordre de grandeur pour les différents circuits utilisés, autant pour les capteurs d'images CMOS que TFC.

La valeur de la capacité à utiliser dans le calcul correspond à la mise en parallèle des différentes capacités du circuit. Il s'agit de la capacité du détecteur lui-même, celles dues aux différents composants électroniques intervenants dans le circuit d'amplification, et suivant le circuit de mesure utilisé, une capacité d'intégration ("feedback") (§3.5.2.1).

Si tous les paramètres sont pris en considération ensemble, au final, la sensibilité sera plus élevée pour des capteurs monolithiques en technologie TFC utilisant le a-Si:H. Ceci constitue donc un grand avantage par rapport aux capteurs d'images CMOS conventionnels et peut permettre de rivaliser avec les technologies de pointes CCD.

2.6 Le bruit

Dans un capteur TFC on distingue deux sources de bruit. D'un côté il y a le bruit du circuit lui-même, qui dépend du choix des composants électroniques et du type d'amplification. De l'autre côté il faut considérer le bruit généré par la diode a-Si:H intégrée verticalement.

En ce qui concerne le bruit il existe deux origines : une spatiale et une temporelle. Le bruit spatial est défini comme la variation des caractéristiques d'un pixel à l'autre du capteur TFC. Celles-ci peuvent provenir de la photodiode (variation du courant d'obscurité, du courant photogénéré) ou de différence de gain d'amplification, de capacités, de tensions de décalage par exemple (§3.6.5). Le bruit temporel est dû aux variations des caractéristiques dans le temps (§3.6.6). Dans ce cas on peut distinguer plusieurs sources de bruit :

- Bruit de grenaille ou de discrétisation ("shot noise" en anglais) : dans une jonction du à la nature discrète des porteurs de charges, le nombre d'électrons et de trous générés fluctue de façon aléatoire. Il en résulte une variation aléatoire du courant. La densité spectrale de courant (dans le domaine fréquentiel) est donnée par:

$$i_n^2 = 2qI \quad (2.7)$$

où q est la charge élémentaire de l'électron, I le courant dans l'obscurité ou sous illumination selon le cas.

- Bruit 1/f (flicker noise): ce bruit a une dépendance spectrale à basse fréquence du type 1/f. Cette dépendance n'est que partiellement

expliquée. Il semblerait que ce bruit soit lié au phénomène de génération recombinaison, soit le piégeage et libération de charges.

- Bruit thermique ou Johnson noise : il est dû à l'agitation thermique des électrons qui provoque une fluctuation aléatoire de leur vitesse. La densité spectrale de tension est donnée par :

$$v_n^2 = 4kTR \quad (2.8)$$

où k est la constante de Boltzmann, T la température et R la résistance (Résistance parallèle ou sériel de la diode a-Si:H, ou du canal dans le cas d'un transistor). En termes de densité spectrale de courant cela donne tout simplement :

$$i_n^2 = \frac{4kT}{R} \quad (2.9)$$

Les différentes composantes du bruit dans un circuit s'additionnent en termes de densités spectrales.

Le mode opérationnel des capteurs TFC est généralement le mode intégrateur, le courant DC ainsi que le bruit sont intégrés sur la capacité d'intégration C_{int} et lu après un temps d'exposition/intégration t_{int} .

Ce mode opérationnel introduit une autre source de bruit. En effet après avoir intégré pendant un temps t_{int} le courant à mesurer, la capacité est mise à zéro au moyen d'un transistor. Ceci provoque un bruit de reset, une incertitude sur la charge mesurée, dont l'écart type s'exprime par:

$$Q_{kTC<rms>} = \sqrt{kTC_{int}} \quad (10)$$

où C_{int} est la capacité d'intégration. Comme ce bruit est proportionnel à kTC il est souvent appeler bruit "KTC" ou "KTC noise".

Chapitre 3

Les dispositifs expérimentaux

Dans ce chapitre le procédé de fabrication et les différentes étapes technologiques nécessaires à la réalisation des dispositifs expérimentaux utilisés dans le cadre de ce travail sont décrits.

Au niveau des dispositifs de tests utilisés pour optimiser les diodes a-Si:H et étudier l'influence de différents paramètres sur le courant d'obscurité J_{obs} , il y a dans le cadre de ce travail deux types de structures de tests :

- “Tampographiées” : réalisées par tampographie (16 à 1 mm²)
- “Pseudo puces” : réalisées par photolithographie (< 1 mm²)

Le reste du chapitre est dédié à la description détaillée de la puce CMOS du CSEM utilisée pour réaliser les capteurs TFC. Le principe de fonctionnement et la méthode de fabrication des capteurs monolithiques sont expliqués. Finalement les derniers paragraphes sont dédiés au principe de mesure et la définition des différentes caractéristiques permettant d'évaluer les performances des capteurs TFC (J_{obs} , FPN, PRNU, TN, DR, SNR, linéarité et sensibilité).

3.1 La configuration du détecteur

Les détecteurs réalisés sont des photodiodes de type n-i-p en a-Si:H avec une électrode arrière métallique et une électrode avant (face à la lumière) transparente. L'utilisation d'une couche intrinsèque <i> par exemple au lieu d'une diode p-n est rendue nécessaire car le temps de vie des porteurs dans les couches dopées est trop court. La couche intrinsèque <i> a de fait deux avantages :

- (1) elle a une moins grande densité de défauts que les couches dopées.
- (2) il est facile d'y créer un champ électrique pour assister la collection des porteurs photogénérés.

Les couches dopées permettent de créer des contacts bloquants. Grâce à elles un champ électrique interne s'établit. Il s'étend à travers la couche <i> et permet de séparer les charges photogénérées. C'est dans cette dernière qu'a essentiellement lieu la photogénération. La plus grande partie des photons y sont absorbés et séparés par le champ électrique interne. Ceux absorbés dans les couches dopées sont perdus car les paires électron-trou générées recombinent à cause de la grande densité de défauts.

La principale raison pour laquelle la couche $\langle p \rangle$ est la première traversée par la lumière incidente vient du fait que la mobilité des trous est passablement inférieure à celle des électrons. Il devient donc avantageux pour une collection de charge optimale d'avoir la photogénération aussi proche que possible de la couche p.

Outre une configuration de type n-i-p il est possible de réaliser des diodes i-p. Dans le premier cas, la couche $\langle n \rangle$ est supprimée. Dans le cadre de ce travail, l'appellation de métal-i-p plutôt que i-p est préférée.

En résumé la configuration se présente comme suit :

- (1) un substrat
- (2) un contact métallique
- (3) les couches a-Si:H $\langle n \rangle$, $\langle i \rangle$ et $\langle p \rangle$ (dans l'ordre indiqué)
- (4) un contact transparent laissant pénétrer la lumière dans la diode

Remarque : Dans le cas de la détection de particules ou rayons X et γ , du fait des hautes énergies, il n'est pas nécessaire que l'électrode avant soit transparente à la lumière.

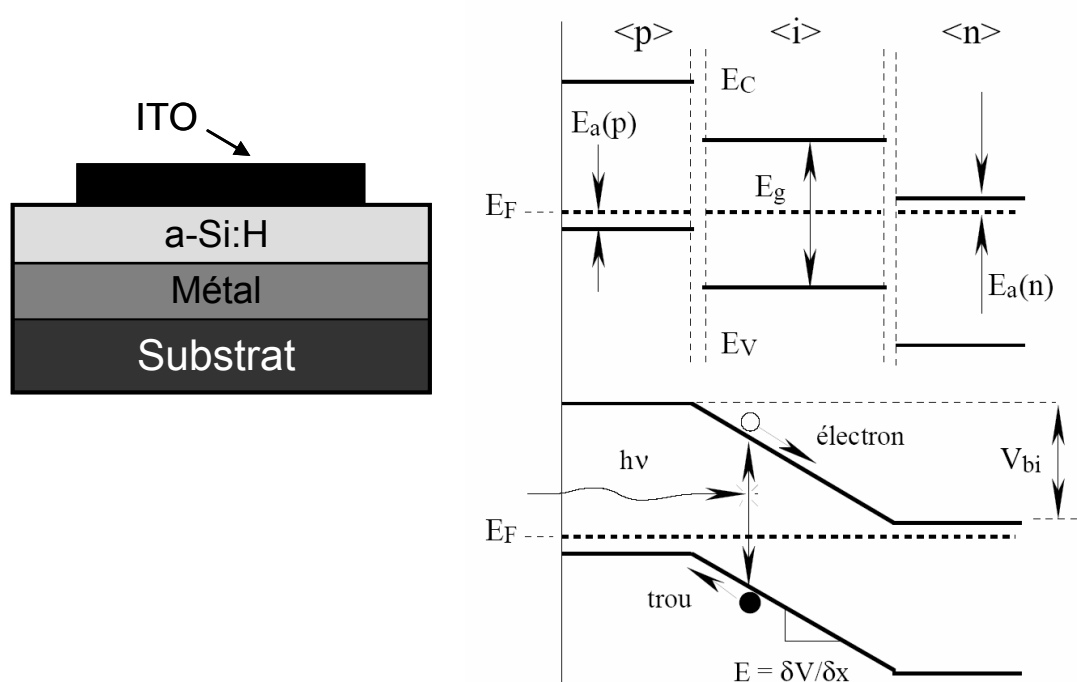


Figure 3.1 : Gauche : coupe schématisée d'un détecteur de test. Le contact avant (ITO) est structuré. Droite : diagramme des bandes d'une diode n-i-p schématisé. Un photon d'énergie $h\nu$ est absorbé dans la couche $\langle i \rangle$, créant une paire électron-trou. Ces deux sont séparés par le champ électrique interne et dérivent vers les couches dopées.

3.2 La technologie de fabrication des structures de test

Avant de réaliser concrètement des capteurs d'image ou des détecteurs de particules en technologie TFC, toute une phase d'optimisation des couches a-Si:H a été nécessaire.

Dans le but de réduire au maximum la valeur du courant d'obscurité, différentes structures de test, permettant de faire varier et d'étudier les paramètres importants qui influencent J_{obs} ont été mises au point.

3.2.1 Les substrats

Pour les dispositifs de test les plus simples, des substrats en verre sont utilisés. Ceux-ci sont préalablement nettoyés dans différents bains ultrasoniques.

Pour les structures de test dites "pseudo-puces", pour des raisons de compatibilité avec les étapes de photolithographies, des plaquettes en verre rondes de quatre pouces de diamètre ont été choisies.

3.2.2 La métallisation du contact arrière

L'étape de métallisation consiste en l'évaporation sous vide de chrome. De cette manière, une couche faisant office de contact arrière de 1000 à 2000 Å d'épaisseur est déposée. Cette étape est effectuée dans une évaporatrice Leybold-Heraeus. Les substrats sont placés sur un plateau tournant au dessus d'un creuset en céramique contenant le chrome (sous forme de granulés, d'une pureté de 99,96%). Le métal est mis en fusion au moyen d'un canon à électrons et s'évapore. Comme la chambre est sous vide, le libre parcours moyen des atomes est suffisant pour permettre à ces derniers d'atteindre le substrat et de former la couche métallique.

Ensuite, selon les dispositifs, vient soit une étape de photolithographie suivie d'un dépôt d'oxyde de silicium (SiO_2) pour le cas des structures "pseudo-puces" (voir §3.4) soit directement le dépôt du détecteur a-Si:H (3.2.3).

3.2.3 Le dépôt des diodes en a-Si:H

Le dépôt des couches de a-Si:H se fait dans un réacteur VHF-PECVD dédié. Une séquence de différents plasmas est nécessaire à la réalisation des détecteurs :

- Plasma Ar de nettoyage par pulvérisation
- Couche <n> : mélange de phosphine (PH_3) et de silane (SiH_4)

- Plasma d'interface d'hydrogène (H_2)
- Couche d'enterrement : empêche la contamination de la couche <i> successive. L'échantillon est masqué au moyen d'un obturateur mécanique pendant cette étape. Ainsi le bore présent dans la chambre est "enterré".
- Couche <i> : mélange SiH_4 et H_2
- Couche <p> d'incubation : mélange SiH_4 , B_2H_6 (diborane) et H_2
- Plasma d'interface CO_2 (favorise la croissance microcristalline de la couche <p> successive qui sera plus conductrice et de meilleure qualité)
- Couche <p> finale

Des détecteurs de type métal-i-p ont également été réalisés. Pour les diodes de type métal-i-p, la couche <n>, le traitement d'interface d'hydrogène ainsi que la couche d'enterrement sont éliminés. Afin d'obtenir de bonne performance, la couche <i> utilisée dans ce type de diode a du être optimisée.

Plusieurs autres paramètres jouent un rôle très important :

- Vide de base dans la chambre de dépôt (10^{-7} à 10^{-8} mbar)
- Pression lors du dépôt (0.1 à 0.4 mbar)
- Température du substrat ($170^\circ C$ à $200^\circ C$)
- Temps de chauffage et de stabilisation
- Flux et rapport entre les différents gaz du mélange
- Temps de dépôt (détermine l'épaisseur de la couche)
- Puissance

3.2.4 Le dépôt du contact avant

Les étapes de dépôt VHF-PECVD du a-Si:H sont suivies par celui d'un contact avant. Un oxyde transparent conducteur (OTC) est utilisé à cet effet (ou "Transparent Conductive Oxide", TCO, en anglais). Ses fonctions sont de :

1. Récolter les charges générées et séparées dans la diode.
2. Laisser pénétrer la lumière dans les couches a-Si:H photosensibles sous jacentes.

Il existe deux types d'OTC qui sont utilisés dans notre laboratoire. L'oxyde de zinc (ZnO), déposé par une réaction chimique en phase vapeur (CVD) spécialement utilisé dans les cellules solaires. Pour les détecteurs c'est l'oxyde d'indium et d'étain (ITO) qui a été choisi. Celui-ci se dépose par bombardement ionique d'une cible d'ITO (pulvérisation ou "sputtering" en anglais).

3.3 Les structures de test tampographiées

Afin de réaliser des détecteurs de différentes tailles une étape de masquage suivie d'attaques chimiques et plasmas est nécessaire.

Le masquage utilise la technique de tampographie [24]. Le motif à reproduire est gravé dans un masque. Ce masque est placé dans un appareil qui permet en premier lieu d'étaler une pâte (polymère) afin de remplir le motif gravé. Ce dernier étant transféré sur l'échantillon au moyen d'un tampon en silicone articulé mécaniquement. Une phase de séchage de la pâte est effectuée dans un four pendant 1 heure à 100°C.

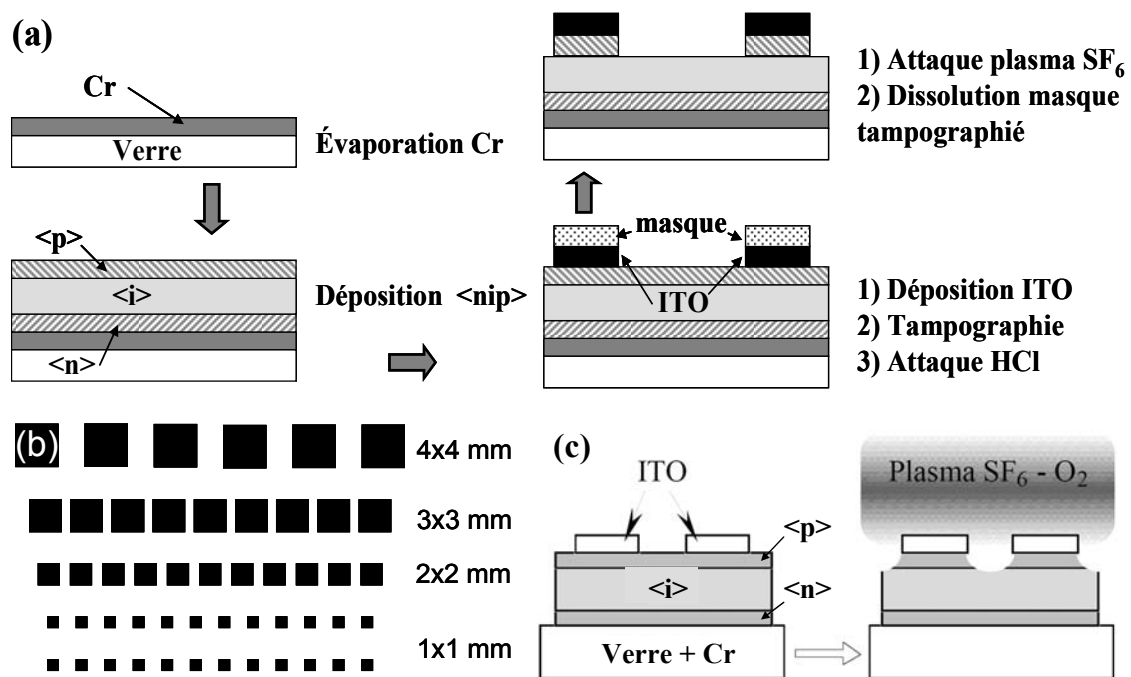


Figure 3.2 : (a) Différentes étapes de fabrication des structures de tests. (b) Motif du masque de tampographie et taille des pixels. (c) Attaque plasma SF₆ partielle.

L'ITO est ensuite attaqué chimiquement dans un bain d'acide chlorhydrique (HCl) et le a-Si:H est gravé au moyen d'un plasma SF₆. Finalement la pâte est dissoute dans l'acétone (Fig.3.2). L'attaque SF₆ réalisée est seulement partielle afin d'éviter des problèmes de courts-circuits. En effet dans le cas d'une gravure totale, jusqu'au niveau du chrome, à cause du phénomène de la sous gravure, des fragments d'ITO (qui n'est pas attaqué) peuvent se détacher et tomber provoquant un court circuit avec le contact arrière métallique.

Les structures de test tampographiées ont donc une électrode arrière en chrome commune à tous les détecteurs structurés. C'est le contact avant qui définit la surface des diodes (16 mm² à 1 mm²). La gravure partielle de la diode sert à mieux isoler les détecteurs les uns des autres. Ce type de structuration est dit "par en dessus".

Elles sont utilisées dans les buts suivants :

- optimiser la diode a-Si:H et le procédé de dépôt
- minimiser le courant d'obscurité J_{obs}
- obtenir une efficacité quantique externe élevée
- tester et comparer les différentes configurations de la diode

3.4 Les structures de test "Pseudo puces"

Ce type de dispositifs a été réalisé pour imiter la configuration des pixels d'un capteur TFC. En effet les puces utilisées constituent un réseau d'électrodes métalliques isolées les unes des autres par une couche de passivation. Le métal se trouve ainsi au fond d'un puit dont les parois sont constituées par le matériau d'isolation (Fig.5.14 et 5.15).

Dans cette configuration, la surface des diodes a-Si:H est définie par l'arrière, c'est à dire par la surface des contacts métalliques. L'électrode avant (ITO) ainsi que les couches a-Si:H, qui constituent la partie photosensible, ne sont pas structurées et sont communes à tout le réseau de diodes. Ce type de structuration par opposition au précédent (tampographie) est dit "par en dessous", il s'agit d'une intégration verticale.

Les structures dites "pseudo puces" reproduisent cette même configuration, avec l'avantage de pouvoir faire varier certains paramètres. Ceci est impossible au niveau du capteur TFC puisque que la configuration de la puce est définie lors de sa conception et un nouveau "design" serait trop onéreux à réaliser.

Les paramètres de "design" qui ont été variés sont :

- La taille du contact métallique
- La géométrie du contact (carré, triangle, rond, octogone, hexagone)
- L'épaisseur de la couche de passivation
- L'ouverture dans la passivation

Afin de réaliser de telles structures, deux étapes de photolithographie sont nécessaires. Une première permet de structurer l'électrode métallique, alors que la deuxième permet de réaliser l'ouverture dans la passivation. Les différentes étapes sont illustrées et résumées par les Fig.3.3, 3.4, 3.5.

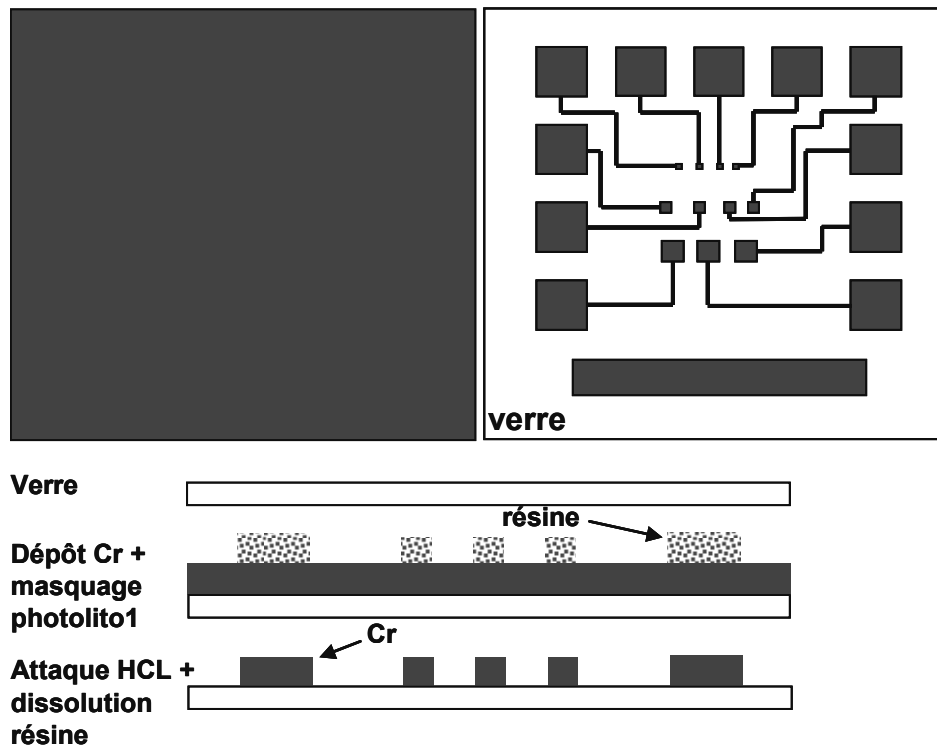


Figure 3.3 : 1^{ère} étape : dépôt du métal. Structuration par photolithographie des électrodes et des "pads" de contacts. Une résine photosensible est appliquée, irradiée par UV et développée. Puis vient l'attaque chimique du métal.

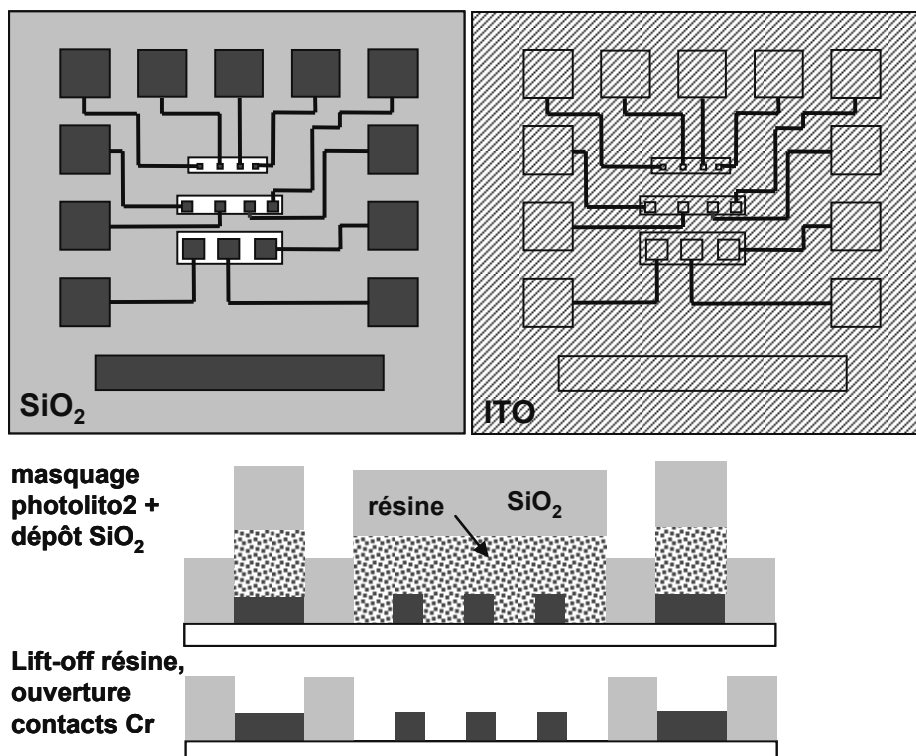


Figure 3.4 : 2^{ème} étape : couverture des pads de contacts et des électrodes métalliques par la résine photosensible. Dépôt de la couche de passivation par PECVD (SiO_2). Dissolution de la résine et ouverture des contacts. Seules les pistes restent couvertes de SiO_2 . A droite, dépôt des couches de $\alpha\text{-Si:H}$ et du contact avant (ITO) sur toute la surface.

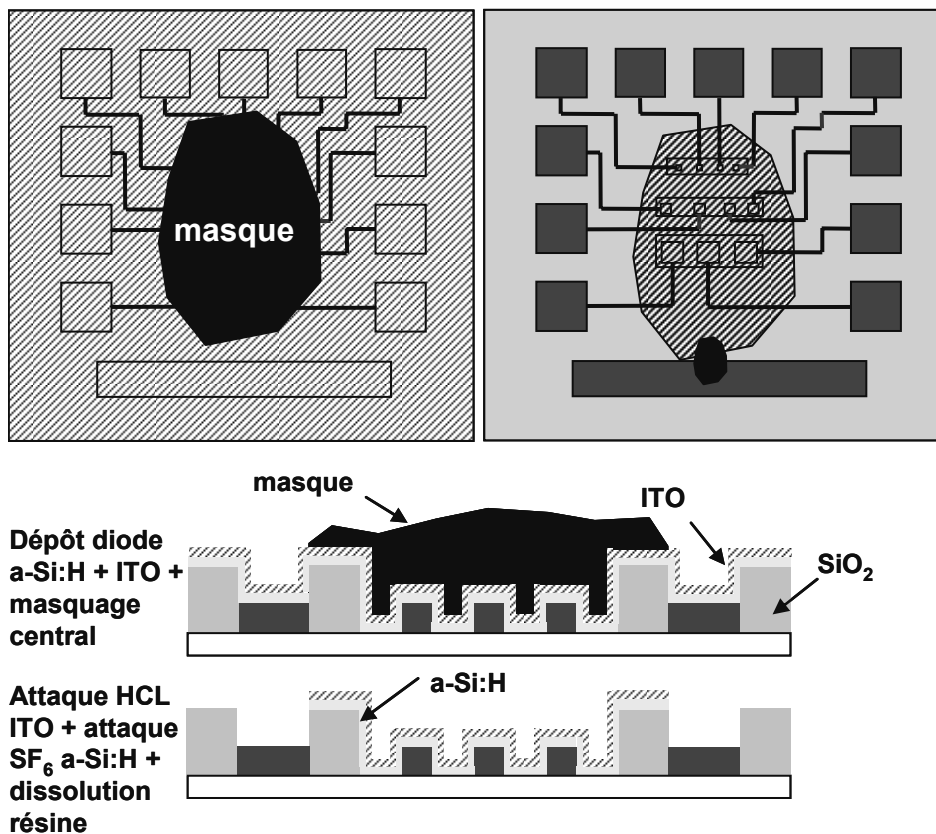


Figure 3.5 : Masquage de la zone des pixels au moyen d'une pâte appliquée manuellement avec une seringue. A droite : attaque HCl de la couche d'ITO, attaque plasma SF_6 des couches a-Si:H. Les pads de contacts sont récupérés et atteignables pour les mesures de caractérisation. Finalement création d'un pont conducteur avec de la colle d'argent entre l'ITO restant et le long pad rectangulaire pour permettre la polarisation du contact commun avant.

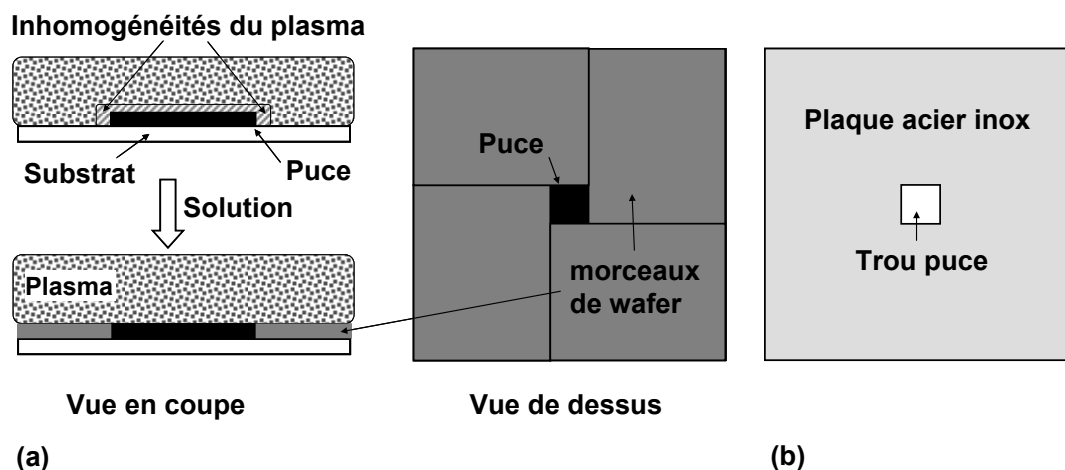
3.5 La fabrication des capteurs TFC monolithiques

Le principe de la technologie TFC consiste en une intégration verticale des couches minces actives de a-Si:H au-dessus d'un circuit intégré CMOS. Dans l'optique d'une production en série, le dépôt du a-Si:H se ferait à l'échelle d'un "wafer" provenant directement d'une fonderie microélectronique. Le "wafer" contiendrait plusieurs centaines de circuits intégrés développés pour l'application visée, et sa découpe se ferait après le dépôt des détecteurs a-Si:H et du contact avant.

Dans le cas présent, cette approche n'est pas envisageable pour des raisons de coût principalement. Une production au niveau du "wafer" engendrerait un financement hors de la portée du budget du projet, du moins dans la phase actuelle de recherche et de développement.

Afin d'avoir des circuits intégrés à un prix abordable, l'option appelée "Multi Project Wafer" (MPW) a été utilisée. Un MPW est un service fourni à certaines dates précises par les fonderies. Afin de limiter

les coûts énormes de réalisation de la série de masques nécessaires, différents projets sont regroupés dans un même "design". Ainsi les coûts sont divisés et chaque client reçoit un certain nombre de puces déjà découpées.



(a) *Figure 3.6 : (a) La puce est collée sur un substrat en verre, afin de limiter les inhomogénéités du plasma, des morceaux de "wafer" sont collés tout autour. (b) Plaque d'acier inox avec un trou de la taille de la puce percé au laser. La puce est insérée dans l'orifice puis collée par derrière au moyen d'un scotch polyimide résistant à la température (200°C).*

L'inconvénient de cette option est qu'elle ne permet pas d'avoir un "wafer" complet. Ceci impose donc la contrainte de travailler non pas au niveau d'un "wafer" (4 ou 6 pouces en général), mais bien au niveau d'une puce (dont la taille est d'environ 3 à 4 mm de côté). Manipuler les puces, réaliser les dépôts ainsi que toutes les étapes de fabrication sur de si petits échantillons engendre bien des difficultés et constitue un défi.

Outre les manipulations délicates de la puce, un problème au niveau du dépôt apparaît. En effet, le plasma est sujet à des perturbations en bordure de l'échantillon.

Afin d'éviter ce phénomène il faut agrandir artificiellement la surface plane vue par le plasma. Une première solution est décrite à la Fig.3.6 (gauche) où la puce est entourée de morceaux de wafers de la même épaisseur. Ceux-ci, ainsi que la puce sont collés sur un substrat en verre avec de la colle d'argent. Cette solution comporte plusieurs inconvénients : collage et séchage, dégazage du solvant dans le réacteur ainsi qu'un nombre importants de manipulations.

Une deuxième approche plus simple consiste à insérer la puce directement à l'intérieur d'un trou percé dans une plaque d'acier inox au moyen d'un laser. La puce est fixée par l'arrière grâce à un scotch polyimide résistant à la température de dépôt (200°C).

3.6 Les puces CMOS du CSEM

3.6.1 Le principe de fonctionnement

Pour la réalisation des capteurs d'image en technologie TFC deux types de circuits intégrés ont été utilisés. Une première version a été fournie par le CSEM afin de valider le concept et la faisabilité en effectuant une première série de tests.

Par la suite, un nouveau design du circuit intégré a été réalisé par le CSEM en incluant plusieurs améliorations par rapport à la version préliminaire de validation. La surface des électrodes métalliques a été maximisée et la distance inter pixel minimisée. Ceci afin d'obtenir un facteur de remplissage géométrique plus élevé ($> 70\%$). L'électronique au niveau du pixel a été modifiée en remplaçant le suiveur de tension de la première version par un amplificateur intégrateur de charge (Fig.3.7). Ce changement permet notamment de maintenir une tension stable aux bornes de la diode a-Si:H, ce qui n'était pas le cas avec la puce de validation.

Le principe de mesure est le suivant :

- Mise à zéro : application d'une tension de "reset" provoquant la décharge de la capacité d'intégration (C_{int}) (Fig.3.7).
- Le courant I_{photo} de la diode a-Si:H est intégré pendant le temps de mesure.
- La tension appliquée à l'électrode arrière reste constante durant la mesure. Ce qui résulte en une polarisation inverse $V = V_{TFA} - V_{ref}$ stable aux bornes de la diode.

Une plateforme de test avec interface "Labview" a été réalisée au CSEM et mise à notre disposition pour effectuer la caractérisation des capteurs TFC. Elle permet de mesurer la tension des 4096 pixels du capteur (Tab.3.1), et de gérer les différents signaux de lecture (Fig.3.8). Le temps d'intégration/exposition, la fréquence d'horloge, et la tension appliquée au contact avant, ainsi que d'autres paramètres secondaires sont notamment contrôlables.

Surface active	$2.56 \times 2.56 \text{ mm}^2$
Nombre de pixels	$64 \times 64 = 4096$
Taille électrode	$38.4 \text{ }\mu\text{m}$
Distance entre électrodes	$1.6 \text{ }\mu\text{m}$
Ouverture passivation	$33.4 \text{ }\mu\text{m}$

Tableau 3.1 : Caractéristique de la puce à intégrateur de charge réalisée avec la technologie Alcatel-Mietec $0.5 \text{ }\mu\text{m}$.

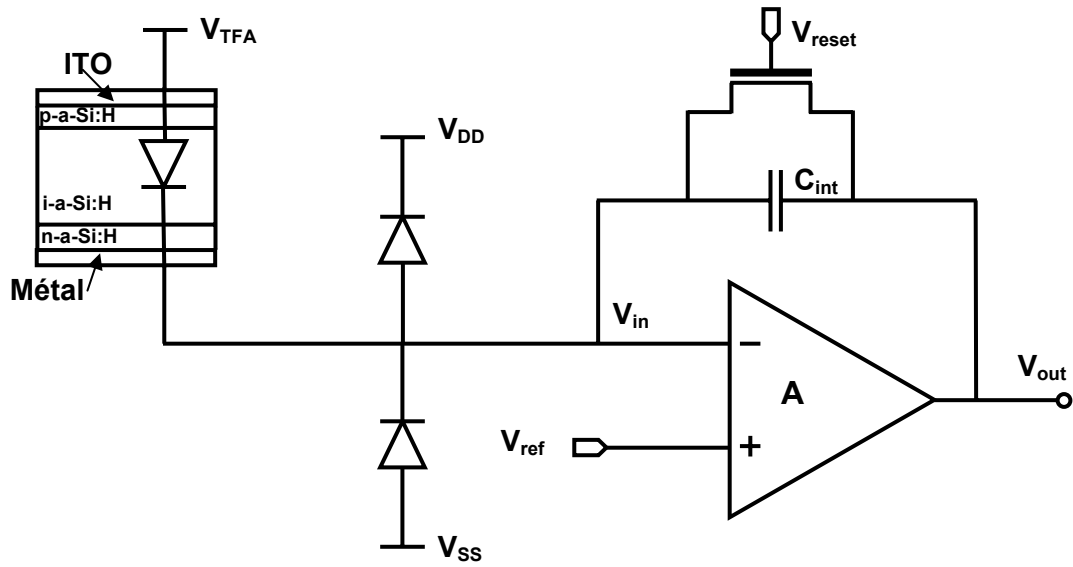


Figure 3.7a : Schéma électrique du pixel. Deux diodes de protection contre les décharges électrostatiques sont présentes ainsi qu'un transistor permettant la remise à zéro (reset).

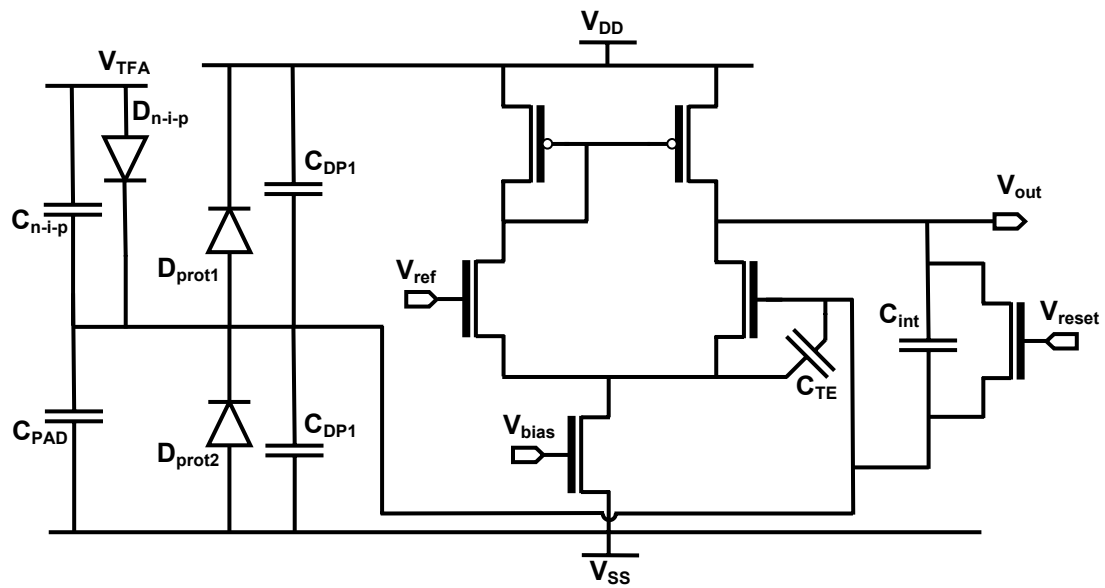


Figure 3.7b : Schéma comprenant les transistors MOS qui constituent l'amplificateur différentiel ainsi que les différentes capacités présentes dans le circuit.

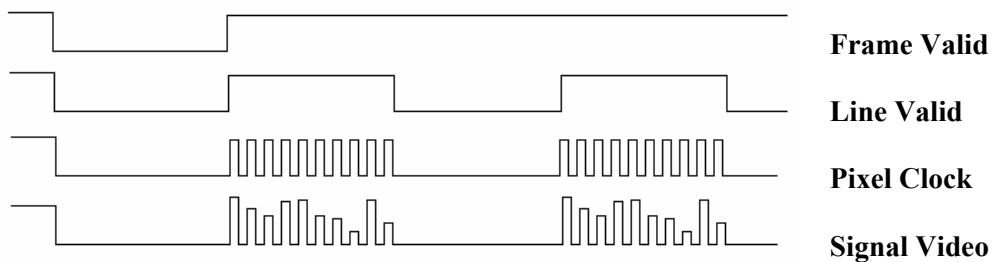


Figure 3.8 : Schéma des différents signaux de synchronisation (tension en fonction du temps) pour la lecture des données du capteur.

La lecture des différents pixels de la matrice s'effectue selon le principe suivant (Fig.3.8):

- Le "Frame valid" est le signal de synchronisation envoyé à la carte qui permet de débiter la lecture de la matrice des 4096 pixels. Il détermine le temps de "reset" ("reset time") et le temps d'intégration/exposition (temps d'illumination) avant la lecture des pixels.
- Le signal "Line Valid", gère la lecture ligne par ligne, c'est à dire la lecture de 64 pixels.
- Une fréquence d'horloge ("Pixel Clock") permet de synchroniser la lecture de chacun des 64 pixels d'une ligne.
- Le signal de sortie, appelé signal vidéo V_{out} , est à la même fréquence que le "Pixel Clock", et contient la valeur de la tension V_{out} de chacun des pixels.

3.6.2 La mesure du courant d'obscurité

Le courant d'obscurité des détecteurs TFC réalisés peut être estimé et calculé à partir de la mesure de la tension de sortie V_{out} . Le schéma électrique d'un pixel est représenté à la Fig.3.7. Comme cela a été anticipé ci-dessus, le courant I_{photo} sous illumination ainsi que le courant I_{obsc} sont intégrés par l'amplificateur de charge.

Capacité	Symbole	Valeur [fF]
Intégration	C_{int}	100
Pad au substrat	C_{PAD}	18.25
Diode protection	C_{DP}	56
Grille transistor d'entrée	C_{TE}	170
Diode a-Si:H	C_{n-i-p}	Ref. Tab. 3.4
Gain amplificateur	$A = 330$	

Tableau 3.2 : Valeurs des différentes capacités présentes dans le circuit. La valeur obtenue par simulation du gain de l'amplificateur est aussi indiquée.

La fonction de transfert de l'amplificateur différentiel, valable dans le cas petits signaux et pour de basses fréquences, est la suivante :

$$V_{in} = -\frac{V_{out}}{A} \quad (3.1)$$

où V_{in} est la tension appliquée sur l'entrée inversive, V_{out} la tension de sortie et finalement A le gain en boucle ouverte de l'amplificateur. La charge totale Q_{tot} intégrée peut être exprimée selon :

$$Q_{tot} = C_{tot} \cdot V_{in} \quad (3.2)$$

où C_{tot} est la capacité totale qui représente l'impédance d'entrée de l'amplificateur de charge à basses fréquences, ce qui correspond à la mise en parallèle (somme) de toutes les capacités parasites du circuit, comme suit :

$$C_{tot} = 2C_{DP} + C_{TE} + C_{n-i-p} + C_{PAD} + C_{int}(1 + A) \quad (3.3)$$

Les valeurs et la nature des différentes capacités sont décrites dans le Tab.3.2. En combinant Equ.3.1, Equ.3.2, Equ.3.3, la formule suivante est obtenue:

$$Q_{tot} = -\frac{V_{out}}{A} [2C_{DP} + C_{TE} + C_{n-i-p} + C_{PAD} + C_{int}(1 + A)] \quad (3.4)$$

Finalement cela donne en résolvant l'Equ.3.4 par rapport à V_{out} :

$$V_{out} = -\frac{Q_{tot}}{\frac{2C_{DP} + C_{TE} + C_{n-i-p} + C_{PAD} + C_{int}}{A} + C_{int}} \quad (3.5)$$

Une capacité effective C_{eff} qui correspond au terme du dénominateur de l'Equ.3.5 peut être définie :

$$C_{eff} = \frac{2C_{DP} + C_{TE} + C_{n-i-p} + C_{PAD} + C_{int}}{A} + C_{int} \quad (3.5b)$$

La somme de toutes les capacités parasites est divisée par le gain A de l'amplificateur. Le terme dominant de C_{eff} , pour un gain A élevé reste donc la capacité d'intégration C_{int} . Afin de calculer C_{eff} , il faut encore calculer la capacité due à la diode a-Si:H. Cette dernière peut facilement être estimée à partir de l'équation suivante :

$$C_{n-i-p} = \epsilon_0 \epsilon_{a-Si:H} \frac{A_{eff}}{d} \quad (3.6)$$

où $\epsilon_0 = 8.85.10^{-12}$ C/ V.m est la permittivité du vide, $\epsilon_{a-Si:H} = 12$ la constante diélectrique du a-Si:H, $d = 0.9 \mu m$ l'épaisseur de la couche intrinsèque standard et finalement A_{eff} la surface effective du pixel.

Type puce	$L_{pix} [\mu m]$	$A_{pix} = (L_{pix})^2$	$L_{eff} [\mu m]$	$A_{eff} = (L_{eff})^2$	FF = A_{eff} / A_{pix}
Passivée	40	$1.6 \cdot 10^{-5} \text{ cm}^2$	33.4	$1.116 \cdot 10^{-5} \text{ cm}^2$	69.72 %
Non passivée	40	$1.6 \cdot 10^{-5} \text{ cm}^2$	38.4	$1.475 \cdot 10^{-5} \text{ cm}^2$	92.16 %

Tableau 3.3 : Dimensions d'un pixel et calcul du FF

C_{n-i-p} puce passivée	C_{n-i-p} puce non passivée
131 fF	174 fF

Tableau 3.4 : Valeur de la capacité de la diode n-i-p a-Si:H pour le cas d'une puce passivée et non passivée.

En utilisant les valeurs des capacités du Tab.3.2 et celle de C_{n-i-p} calculées ci-dessus (Tab.3.4) pour la capacité effective C_{eff} (Equ.3.5b), les valeurs indiquées dans le tableau ci-dessous sont obtenues:

Type de puce	Capacité effective C_{eff} (Equ.5b)
Passivée	101.6 fF
Non passivée	101.7 fF

Tableau 3.5: Valeur de la capacité effective C_{eff} pour une puce passivée et non passivée calculée à partir de l'Equ.3.6 et des données du Tab.3.3.

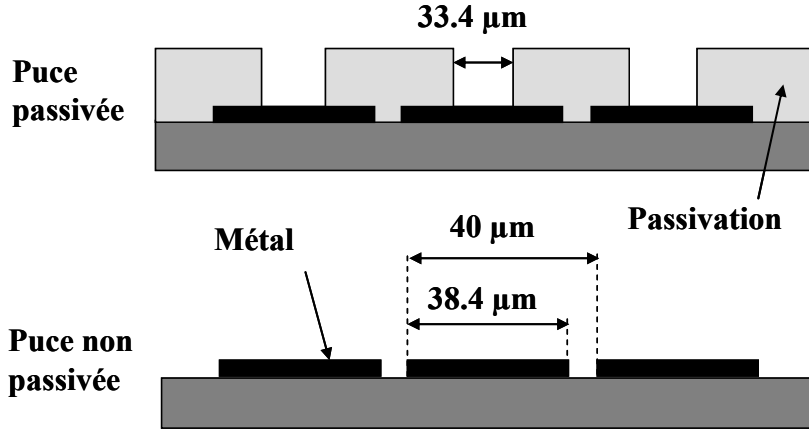


Figure 3.9 : Vue schématique d'une section de la puce passivée et non passivée.

La Fig.3.9 illustre la situation selon le type de puce en question (passivée ou non passivée). Dans le premier cas la passivation est absente et la surface effective est donnée par celle du métal (Tab.3.3, Fig.3.9). Pour le deuxième cas, la surface effective correspond à celle de l'ouverture dans la passivation. Les résultats du calcul de C_{n-i-p} ainsi obtenus sont indiqués dans le Tab.3.4.

A partir de l'Equ.3.5, connaissant la valeur de C_{eff} , la densité de courant d'obscurité peut être calculée. En effet la charge intégrée dans l'obscurité Q_{tot} est donnée par :

$$Q_{tot} = I_{obsc} t_{int} \quad (3.7)$$

où t_{int} est le temps d'intégration/exposition. En résolvant l'Equ.3.7 par rapport à I_{obsc} et en divisant par la surface effective du pixel A_{eff} la densité de courant J_{obsc} est obtenue:

$$J_{obsc} = \frac{V_{out} \cdot C_{eff}}{A_{eff} \cdot t_{int}} \quad [A/cm^2] \quad (3.8)$$

Afin d'avoir une mesure différentielle plus fiable, J_{obsc} est estimé à partir de deux mesures effectuées à des temps t_{int} différents. Une première mesure avec un temps t_1 court est suivie d'une seconde à un temps t_2 plus long. Cette approche permet d'éliminer les problèmes de tension

résiduelle (“offset” en anglais) et de compensation du temps effectif d'exposition. De cette manière la comparaison des pixels sans tenir compte de leur position dans la matrice est envisageable. J_{obs} s'obtient à partir de :

$$J_{obs} = \frac{\Delta V_{out} \cdot C_{eff}}{A_{eff} \cdot \Delta t_{int}} \quad [A/cm^2] \quad (3.9)$$

où $\Delta t_{int} = t_2 - t_1$ est la différence des deux temps t_{int} , et $\Delta V_{out} = V_2 - V_1$ est la différence entre les deux tensions de sortie correspondant aux temps t_1 et t_2 .

La limite de résolution en fonction d'un temps t_{int} donné et du ΔV_{out} minimum mesurable (Tab.3.6) peut être déterminée. Pour mesurer des courant I_{obs} de l'ordre du pA/cm² des temps t_{int} supérieurs à 10 s sont nécessaires.

Paramètres utilisés :	t_{int} [s]:	Résolution [A/cm ²]
$\Delta V_{out} = 10$ mV	0.1	$9.14 \cdot 10^{-10}$
$S = 33.4 \times 33.4$ μm^2	1	$9.14 \cdot 10^{-11}$
$C_{eff} = 102$ fF	10	$9.14 \cdot 10^{-12}$

Tableau 3.6 : Estimation de la résolution en densité de courant pour différent temps d'intégration ainsi que les paramètres utilisé pour le calcul (Equ.3.9).

3.6.3 La mesure expérimentale de la capacité effective

Afin de vérifier expérimentalement la validité de l'estimation de la capacité effective C_{eff} effectuée précédemment, plusieurs tests ont été réalisés. Comme I_{obs} est dérivé à partir des valeurs de V_{out} mesurées, en utilisant l'Equ.3.9, il est important d'avoir une estimation pratique de la valeur de C_{eff} . De plus le calcul de C_{eff} est basé sur des estimations ainsi qu'une valeur du gain A simulée. Deux approches ont été utilisées :

- (1) Directe : injection d'un courant directement sur le pad métallique d'un pixel de la matrice au moyen d'une pointe.
- (2) Indirecte : envoi d'une impulsion de tension sur une capacité calibrée connue présente sur certains pixels de la matrice.

Le dispositif expérimental numéro 1 pour la mesure directe de C_{eff} est le suivant :

- Un électromètre Keithley 2400 qui sert de source de courant.
- Une résistance d'entrée de 23 M Ω , afin de pouvoir contrôler précisément le courant.
- Une pointe (“prober” en anglais) Karl Süss pour connecter un pixel du capteur

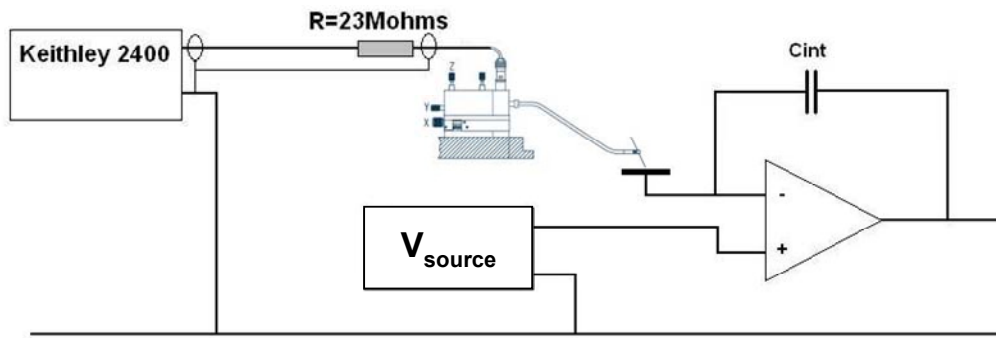


Figure 3.10 : Schéma du 1^{er} dispositif pour la mesure expérimentale directe de C_{eff} .

Connaissant le courant injecté i , la tension de sortie résultante ΔV_{out} et le temps d'intégration Δt_{int} , la valeur de la capacité C_{eff} est déductible. Celle-ci correspond à la pente de la courbe obtenue en reportant simplement le courant i en fonction $\Delta V_{out}/\Delta t_{int}$ ($i = C \, dV/dt$).

Les résultats obtenus varient en fonction du temps d'intégration. De plus le signal de sortie V_{out} oscille à une fréquence de 50 Hz. Ceci malgré toutes les précautions qui ont été prises (câbles BNC blindés, test dans une cage de Faraday, éloignement des différentes sources de tension).

Néanmoins les valeurs de C_{eff} obtenues sont dans une fourchette raisonnable (200-800 fF). Les différences observées avec la valeur simulée peuvent venir des capacités des câbles BNC qui est de l'ordre de 100pF/m. Cette méthode de mesure n'a donc pas pu être validée.

La deuxième approche, indirecte, utilisée afin de mesurer de manière expérimentale C_{eff} est la suivante :

Les quatre dernières lignes de la matrice de pixels de la puce CMOS utilisée possèdent une capacité calibrée intégrée supplémentaire (C_{cal} , Fig.3.11). Celle-ci est branchée d'un côté à l'entrée inversive de l'amplificateur et de l'autre à l'entrée "common calibrate input" accessible directement à travers la plateforme de test (Fig.3.11).

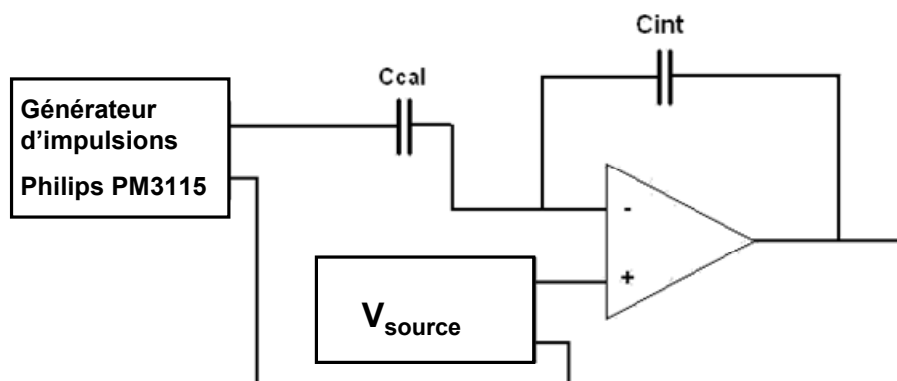


Figure 3.11 : Schéma du 2^{ème} dispositif pour la mesure indirecte de C_{eff} .

Afin de mesurer la valeur de C_{eff} , il suffit d'injecter une charge connue et de mesurer la différence de tension ΔV_{out} . Pour ce faire un générateur d'impulsion (PM 5715, Fig.3.11) est utilisé pour générer une charge précise :

$$\Delta V_{imp} \cdot C_{cal} = Q_{imp} = \Delta V_{out} \cdot C_{eff} \quad (3.10)$$

où ΔV_{imp} est la tension correspondante à l'impulsion générée, C_{cal} la capacité calibrée, Q_{imp} la charge due à l'impulsion.

Il s'agit bien d'une approche indirecte puisqu'une charge est générée à travers la capacité calibrée C_{cal} et pas directement sur la capacité C_{eff} comme c'est le cas du premier dispositif de mesure.

Une synchronisation du signal d'entrée V_{imp} avec le cycle de lecture des pixels est nécessaire (Fig.3.12). Pour éliminer toute influence du flanc montant de l'impulsion, celui-ci doit avoir lieu durant le temps de 'reset'. Le flanc descendant doit par contre avoir lieu durant le temps d'intégration/exposition, afin que la charge Q_{imp} soit intégrée.

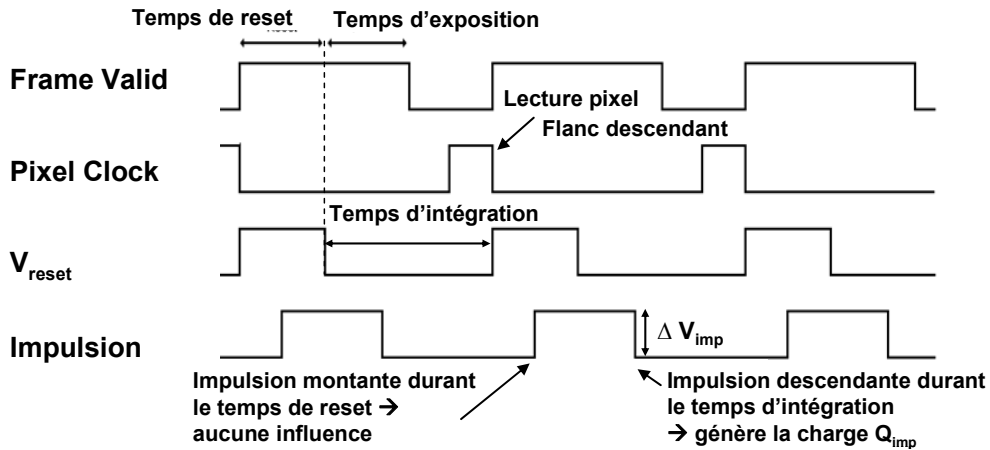


Figure 3.12 : Signaux d'horloge en fonction du temps pour le cas de la lecture d'un seul pixel et du générateur d'impulsion. Les temps de 'reset', d'exposition et d'intégration sont indiqués. La lecture du pixel commence sur le flanc descendant du 'Pixel Clock'.

Une courbe typique obtenue sur une puce nue (sans diode a-Si:H) est présentée à la Fig.3.13. La tension d'impulsion ΔV_{imp} est donnée en fonction du rapport ΔV_{out} . La pente de cette courbe correspond au rapport C_{eff}/C_{cal} . La valeur de la capacité calibrée C_{cal} vaut $100 \text{ fF} \pm 10\%$. La capacité effective totale du circuit vaut donc $0.93 \cdot C_{cal}$. Cela permet d'obtenir une fourchette pour C_{eff} entre 83.7 - 102.3 fF.

La valeur de C_{eff} calculée précédemment (Equ.3.5b) est donc raisonnable. Elle correspond à la valeur maximum donnée par la mesure expérimentale. En utilisant 102 fF pour le calcul de la densité de courant d'obscurité J_{obs} n'est donc pas sous estimé.

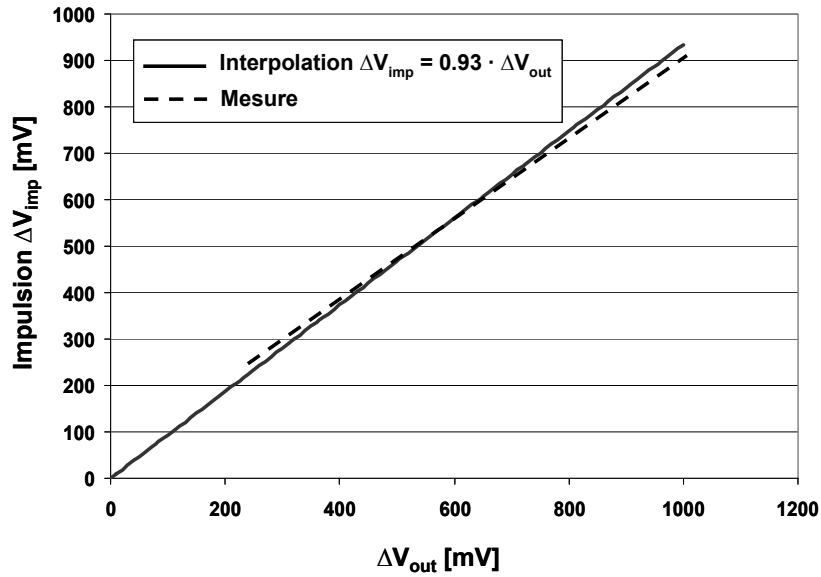


Figure 3.13 : Tension d'impulsion ΔV_{imp} en fonction du rapport ΔV_{out} . La pente de la courbe permet de déterminer C_{eff} puisqu'elle correspond au rapport C_{eff}/C_{cal} . Le pointillé correspond à l'extrapolation linéaire des données expérimentales obtenues sur une puce nue (trait plein) La pente vaut 0.9343.

3.6.4 La contribution des diodes de protection au courant d'obscurité

Comme l'illustre la Fig.3.7, toutes les électrodes métalliques de la puce CMOS sont connectées à une paire de diodes protectrices (contre les décharges électrostatiques). Ces diodes en Si cristallin sont constamment polarisées. En effet les tensions $V_{DD} = 3$ V et $V_{SS} = 0$ V sont constantes ainsi que la tension sur le noeud intermédiaire qui correspond à $V_{ref} = 1$ V. Ces deux diodes sont donc inversement polarisées à une tension de 2 V et 1 V respectivement. Ainsi, un courant d'obscurité additionnel est généré.

Afin de déterminer la valeur de J_{obsc} due à la diode a-Si:H il faut soustraire la composante due aux diodes de protection. En appliquant $V_{TFA} = V_{REF}$, la diode a-Si:H n'est pas polarisée, et le courant dû à cette dernière est nulle. La composante mesurée de cette manière correspond à la somme des courants des diodes de protection.

3.6.5 Le bruit spatial

Le bruit spatial mesure les variations des caractéristiques de pixel à pixel. Il permet de quantifier l'homogénéité du capteur. Dans l'obscurité il s'agit du Fixed Pattern Noise (FPN). Cette mesure tient compte des variations des paramètres entre les différents pixels. Sous illumination il s'agit de la Photon Response Noise Uniformity (PRNU). Dans ce cas la mesure est effectuée pour une tension de sortie V_{out} équivalente à la moitié de la valeur de saturation.

Le calcul de ces deux grandeurs est identique, à part évidemment les conditions de mesure :

$$FPN \text{ ou } PRNU = \sqrt{\frac{\sum_{i=1}^n (Vout_i - Vout_{moyen})^2}{n}} \quad [mV] \quad (3.11a)$$

où $Vout_i$ est le signal de sortie d'un pixel individuel, $Vout_{moyen}$ le signal de sortie moyen pour tous les pixels de la matrice analysée, n le nombre de pixel de la matrice.

Le bruit spatial peut provenir des variations suivantes entre les pixels :

- J_{obsc} ou J_{photo}
- Tension d'offset
- Gain de l'amplificateur
- Capacités (C_{tot} , C_{int})
- Q_{kTC}

3.6.6 Le bruit temporel

Le bruit temporel caractérise la stabilité de la réponse d'un pixel dans le temps pour des conditions d'obscurité :

$$V_{bruit} = \sqrt{\frac{\sum_{i=1}^n (Vout1_i - Vout2_i)^2}{n}} \quad [mV] \quad (3.12a)$$

où $Vout1_i$ est le signal de sortie d'un pixel individuel à l'instant t_1 et $Vout2_i$ est le signal de sortie d'un pixel individuel à l'instant t_2 . Une mesure du bruit temporel sur une puce CMOS nue déterminera le bruit dû à l'électronique. Le bruit lié à la diode a-Si:H est mesuré sur un capteur TFC complet.

Le bruit temporel ainsi mesuré prend en compte toutes les sources de bruit possibles, soit le bruit $1/f$ ou "Flicker noise", le bruit de discrétisation ou "shot noise" (dans l'obscurité), le bruit Johnson ou thermique et le bruit de reset, "KTC noise" ou bruit de lecture (§2.6).

Remarque : l'effet de la "tension d'offset" (§3.6.9) est annulé par la soustraction des valeurs prises à deux temps d'intégration différents.

3.6.7 La plage dynamique

La plage dynamique (ou “Dynamic Range” DR en anglais) est donnée par le signal de sortie maximum sous illumination divisé par le bruit (Equ.3.12.a). Ce qui donne :

$$DR = 20 \cdot \log\left(\frac{V_{\max}}{V_{\text{bruit}}}\right) \quad [\text{dB}] \quad (3.13a)$$

où V_{bruit} est donné par Equ.3.12a.

Le signal maximum mesurable (“swing” en anglais) correspond à la différence en la tension de saturation et de celle d’obscurité ($V_{\max} = V_{\text{sat}} - V_{\text{obsc}}$). La tension V_{sat} détermine le photocourant I_{photo} maximum mesurable.

Cette limite provient du circuit électronique de la puce. En effet une diode a-Si:H peut mesurer des intensités d’illumination très élevées (jusqu’à plusieurs fois l’intensité du soleil qui est de 100 mW/cm^2 [14]). Le courant I_{photo} pour de telles intensités fait rapidement saturer le signal de sortie du capteur.

Afin de viser des applications à très grande dynamique de mesure, il faut donc réaliser un circuit à amplification variable. A faible intensité un gain A élevé est nécessaire. Ce gain doit par contre diminuer avec l’augmentation de l’intensité d’illumination (du courant I_{photo}) afin d’éviter la saturation de V_{out} .

Parallèlement un faible courant d’obscurité donnera une tension V_{bruit} plus basse au profit de la dynamique.

3.6.8 Le rapport signal sur bruit

Le rapport signal sur bruit (“signal to noise ratio” SNR en anglais) comme son nom l’indique est donné par le rapport du signal de sortie sous illumination et du bruit temporel. La différence avec la définition de la plage dynamique est qu’ici c’est le bruit temporel sous la même illumination qui est mesuré.

$$SNR = 20 \cdot \log\left(\frac{V_{\text{out}}(\text{ill})}{V_{\text{bruit}}(\text{ill})}\right) \quad [\text{dB}] \quad (3.13b)$$

où $V_{\text{out}}(\text{ill})$ est le signal de sortie pour une intensité d’illumination donnée et $V_{\text{bruit}}(\text{ill})$ le bruit temporel correspondant pour cette même illumination (Equ.3.12a).

3.6.9 La correction du temps d'exposition

Un point important qu'il faut noter est qu'en réalité le temps d'exposition effectif de chaque pixel n'est pas le même pour le capteur spécifique utilisé dans ce travail. La mise à zéro ("reset") de la tension de sortie V_{out} de chaque pixel est suivie d'un temps d'intégration/exposition déterminé par le signal "Frame Valid". Après ce temps d'intégration/exposition débute la lecture du V_{out} des 4096 pixels.

Comme toute la matrice est continuellement illuminée, afin d'arrêter l'intégration/exposition il faudrait un obturateur mécanique ("shutter" en anglais) synchronisé avec les signaux d'horloge (un obturateur électronique est aussi utilisable). Vu que le système de mesure n'est pas équipé d'un tel obturateur mécanique (ni électronique), le capteur d'image intègre en continu jusqu'à la remise à zéro ("reset"). Les pixels continuent donc de collecter des charges et de générer un courant.

Puisque l'intégration n'est pas interrompue, la tension de sortie d'un pixel ne cesse d'augmenter jusqu'au moment de sa lecture. Comme la lecture se fait de manière séquentielle, le temps d'exposition effectif varie en fonction de la position du pixel. Le premier pixel intégré sur un temps correspondant au temps d'intégration/exposition, alors que pour le dernier pixel un temps correspondant à 4096 fois la fréquence du "Pixel Clock" est ajouté.

Cela implique que tous les pixels intègrent pendant un temps d'exposition commun auquel s'ajoute un temps dépendant de la position du pixel dans la matrice. Ce temps additionnel correspond à un multiple de l'inverse de la fréquence du "Pixel Clock". Le temps d'exposition effectif est donc donné par :

$$t_{eff(i)} = \frac{1}{f_{clock}} \cdot (i - 1) + t_{int} \quad [s] \quad (3.14)$$

où $t_{eff(i)}$ est le temps d'exposition effectif du pixel d'indice i , f_{clock} la fréquence du "pixel clock" et t_{int} est le temps d'exposition/intégration commun à tous les pixels.

Une augmentation du signal de sortie en fonction de la position du pixel due à ce temps d'exposition supplémentaire sera observée. La tension V_{out} est ainsi donnée par:

$$\begin{aligned} V_{out(i)} &= \frac{I \cdot t_{eff(i)}}{C_{eff}} + V_{offset} \\ &= \frac{I}{C_{eff}} \left(\frac{1}{f_{clock}} \cdot (i - 1) + t_{int} \right) + V_{offset} = \frac{I \cdot t_{int}}{C_{eff}} + \frac{I}{C_{eff} \cdot f_{clock}} \cdot (i - 1) + V_{offset} \end{aligned} \quad (3.15)$$

où $V_{out(i)}$ est la tension de sortie du pixel d'indice i , I le courant (d'obscurité ou sous illumination) du pixel, V_{offset} la tension résiduelle ("d'offset").

Il y a une composante due au temps d'exposition commun (gauche) ainsi qu'une deuxième additionnelle (droite) dépendante de la position du pixel.

Le signal de sortie peut être compensé en utilisant une méthode de mesure différentielle. En fixant la fréquence f_{clock} et en prenant une mesure du signal de sortie pour deux temps d'exposition/intégration différents (t_{exp1} et t_{exp2}), un signal de sortie exempt de la tension d'offset et de la composante additionnelle est obtenu:

$$\Delta V_{out(i)} = \frac{I \cdot \Delta t_{exp}}{C_{eff}} \quad (3.16)$$

où $\Delta t_{exp} = t_{exp2} - t_{exp1}$. En prenant un temps t_{exp1} très court fixe il est possible de faire varier t_{exp2} par exemple. Cette approche est intéressante dans l'obscurité.

Remarque : dans l'obscurité l'utilisation d'un obturateur mécanique n'aura aucun effet puisque celui-ci sert à couper la lumière incidente ! Seul un obturateur électronique permet d'interrompre l'intégration dans l'obscurité.

Une autre possibilité de compensation du signal consiste à effectuer une mesure de V_{out} sous illumination (Equ.3.17a) puis à soustraire pour les mêmes conditions le signal dans l'obscurité (Equ.3.17b et c). Ensuite il suffit de multiplier le résultat par le rapport entre le temps d'exposition commun et le temps effectif total du pixel en question (Equ.3.17d).

$$\text{Mesure sous illumination : } V_{out-ill(i)} = \frac{(I_{ill} + I_{obsc}) \cdot t_{eff(i)}}{C_{eff}} + V_{offset} \quad (3.17a)$$

$$\text{Mesure dans l'obscurité : } V_{out-obsc(i)} = \frac{I_{obsc} \cdot t_{eff(i)}}{C_{eff}} + V_{offset} \quad (3.17b)$$

$$\text{Différence : } V_{out(i)} = \frac{I_{ill} \cdot t_{eff(i)}}{C_{eff}} = \frac{I_{ill}}{C_{eff}} \left(\frac{1}{f_{clock}} \cdot (i-1) + t_{exp} \right) \quad (3.17c)$$

$$\text{Compensation : } V_{out(i)comp} = V_{out(i)} \cdot \frac{t_{exp}}{\left(\frac{1}{f_{clock}} \cdot (i-1) + t_{exp} \right)} = \frac{I_{ill}}{C_{eff}} \cdot t_{exp} \quad (3.17d)$$

Ce qui donne bien le signal de sortie exempt de la composante additionnelle (Equ.3.17d) et de la tension d'offset. C'est-à-dire le signal intégré pendant le temps d'exposition commun à tous les pixels. De plus cette approche permet de soustraire simultanément la composante due au courant d'obscurité.

Une dernière possibilité consiste à effectuer une régression linéaire du signal de sortie en fonction de la position des pixels. En effet graphiquement il s'agit d'une droite. En additionnant le signal de sortie avec la droite complémentaire à celle extrapolée le signal compensé plat est obtenu.

3.6.10 La linéarité

Il s'agit de mesurer la réponse du capteur TFC en fonction de l'intensité d'illumination. La linéarité s'évalue soit pour des longueurs d'ondes spécifiques, soit pour une lumière blanche en utilisant des filtres gris afin de varier l'intensité incidente. Les filtres gris atténuent de manière homogène toutes les longueurs d'ondes du spectre.

La linéarité d'une courbe est calculée comme la somme des variances entre le signal et sa régression linéaire selon la formule suivante :

$$lin = 100 \cdot \left[1 - \sqrt{\frac{1}{n} \cdot \sum_{i=1}^n \left(\frac{V_{out_i} - r_i}{V_{out_i}} \right)^2} \right] \quad [\%] \quad (3.18)$$

où V_{out_i} est la tension de sortie du capteur pour une illumination i , r_i la valeur pour cette même illumination i de la régression linéaire. Finalement n est donné par le nombre de points de mesure.

Remarque : Lors de la mesure de la linéarité il faut être attentif à la saturation du signal de sortie. Le calcul de la linéarité a un sens entre une intensité minimum et celle pour laquelle la saturation de V_{out} est atteinte.

3.6.11 La sensibilité et calcul de l'efficacité quantique externe

La sensibilité de charge ($\mu V/e$) soit le gain de conversion de charge du circuit (ou facteur de conversion) peut se calculer simplement à partir de l'Equ.3.5. En effet si la charge Q_{tot} est remplacée par q la charge élémentaire de l'électron cela donne :

$$S_{ch} = \left| \frac{q}{C_{eff}} \right| = 1.57 \mu V / e^- \quad (3.19)$$

La sensibilité de charge S_{ch} sera d'autant plus élevée que la capacité effective C_{eff} sera petite. Le gain A de l'amplificateur joue un rôle indirect puisque qu'il permet d'atténuer la contribution des "capacités parasites".

Dans notre cas c'est la contribution de C_{int} (100 fF) qui est dominante dans C_{eff} puisque la somme de toutes les autres "capacités parasites" est pondérée par le facteur $1/A$ (~ 2 fF) (Equ.3.5.b).

Le facteur de conversion permet de calculer le bruit équivalent en termes d'électrons. Pour le cas du bruit de lecture par exemple, en divisant la tension de bruit RMS ($V_{RMS} = \sqrt{\frac{kT}{C_{eff}}}$ Equ.2.10) par le S_{ch} la valeur équivalente de 127 électrons est obtenue. Un facteur de conversion élevé, soit une capacité C_{eff} petite est donc favorable.

La sensibilité du capteur [$V / (\mu J/cm^2)$] telle que définie auparavant (Equ.2.6) peut-être mesurée en pratique. Pour cela il suffit de connaître la densité d'énergie $\delta E(\lambda)$ du faisceau incident et de mesurer le signal de sortie (V_{out}). Connaissant les différents paramètres et en ayant mesuré expérimentalement $S_w(\lambda)$ le rendement quantique externe $\eta(\lambda)$ est donné par:

$$\eta(\lambda) = \frac{C_{eff}}{A_{eff}} \cdot \frac{hc_0}{\lambda q} \cdot S_w(\lambda) \quad (3.20)$$

Il faut remarquer que lors de la mesure expérimentale de $S_w(\lambda)$ différentes sources d'erreurs existent, tel que la détermination de $\delta E(\lambda)$, la valeur de C_{eff} (84 à 102 fF) ainsi que celle de la surface effective A_{eff} qui ne sont pas connues avec précision. En effet une certaine collection latérale est observée (§5.5).

Pour ces différentes raisons il est donc difficile par cette méthode de calculer avec précision le rendement quantique. Néanmoins cette approche permet de valider la mesure de $S_w(\lambda)$. Connaissant le rendement quantique externe mesuré sur des diodes a-Si:H standard de test il est effectivement possible de prévoir une courbe $S_w(\lambda)$ raisonnable en fonction de λ (Equ.3.20, Fig.3.14).

Remarque : c'est également un autre moyen indirect de valider l'ordre de grandeur de la capacité effective C_{eff} .

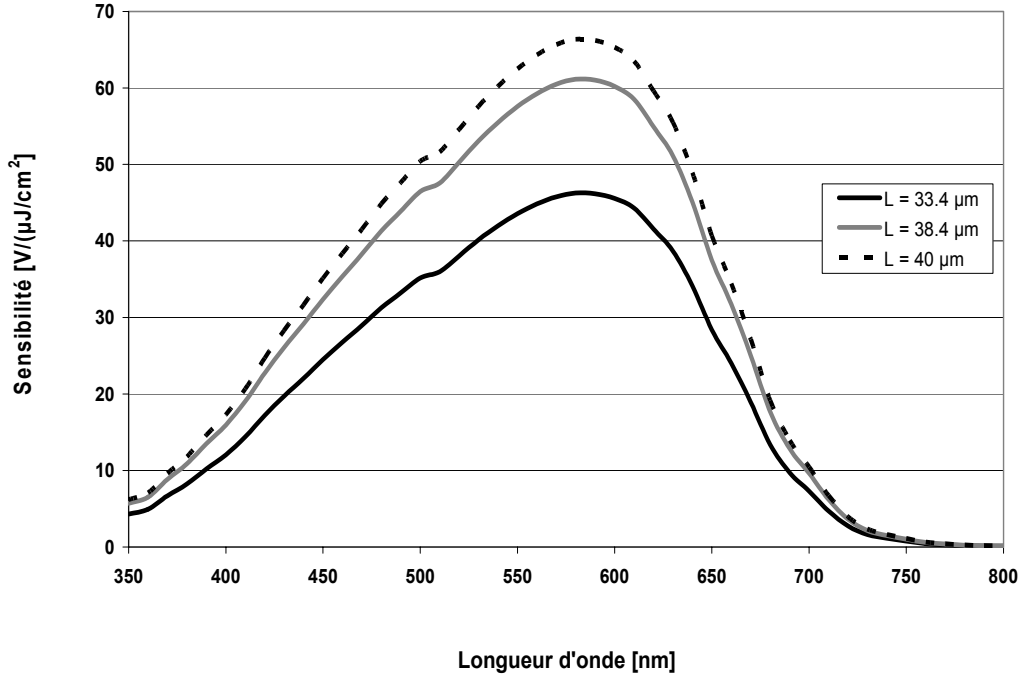


Figure 3.14 : Sensibilité $S_w(\lambda)$ en fonction de la longueur d'onde pour différentes tailles de pixel. La longueur L correspond à la taille effective du pixel (partie métallique). Le cas $40 \mu\text{m}$ correspond à la longueur de collection maximum possible (distance entre pixels). La sensibilité a été calculée (Equ.3.20) à partir des données de $\eta(\lambda)$ obtenues sur une structure "tampographiée" correspond à celle intégrée sur différents capteurs TFC. La valeur de C_{eff} utilisée est de 102 fF .

La courbe de sensibilité en fonction de la longueur d'onde de la Fig.3.14 est une bonne référence pour comparer et prédire les mesures de $S_w(\lambda)$ expérimentales sur capteurs TFC. Premièrement elle permet de donner une limite des valeurs maximales possibles. En effet des valeurs en dessus de $65 \text{ V} / (\mu\text{J}/\text{cm}^2)$ ne sont pas plausibles puisqu'elles correspondraient à un rendement quantique externe supérieur à 100%.

Chapitre 4

Analyse du courant d'obscurité

4.1 Introduction

Un des avantages lié au a-Si:H, qui sera le sujet d'approfondissement du présent chapitre, est le courant d'obscurité (I_{obsc}) de la diode n-i-p; les performances d'un capteur d'images en dépendent fortement.

Le paramètre I_{obsc} est lié à la qualité du matériau d'une part (densité de défauts). D'autre part la valeur du "gap" optique (E_G) influence directement la valeur de I_{obsc} . Le "gap" optique élevé du a-Si:H qui a une valeur plus élevée ($E_G = 1.8$ eV) que celle du c-Si ($E_G = 1.12$ eV) est donc avantageux. Outre ces aspects strictement dépendant du matériau, I_{obsc} est également lié à la structuration, à la géométrie et à la taille des détecteurs.

Le présent chapitre se veut d'analyser de manière plus approfondie, de mettre en évidence les effets physiques intrinsèques au matériau qui gouvernent I_{obsc} . Le but est de déterminer les limites théoriques atteignables avec des détecteurs en a-Si:H de grande taille (> 1 mm), déposés sur des substrats en verre, pour lesquels les effets de bord et de coins sont négligeables. Les aspects suivant sont traités :

- Le courant d'obscurité d'une diode p-n en c-Si
- Le courant de génération thermique d'une diode n-i-p en a-Si:H

Dans le chapitre suivant (chapitre 5) les résultats expérimentaux seront présentés. Ils permettront de valider les développements théoriques présentés ici et de mettre en évidence des effets supplémentaires (effets de champs, d'interfaces défectueuses).

Des courants de fuites additionnels ont également été observés (§5.3), notamment sur les capteurs TFC monolithiques ainsi que sur des structures de tests dites "pseudo puces" (§3.4) développées pour étudier ce phénomène.

Ces fuites proviennent d'effets qui sont liés à la configuration particulière des détecteurs (§5.3). Ils constituent des effets extrinsèques additionnels à ceux liés strictement au matériau. Ils dépendent de la taille des détecteurs et de leur type de configuration. Ils sont également liés à la topographie de la surface sur laquelle ils sont déposés. Ce sont principalement des effets de bords et de coins.

4.2 Courant d'obscurité d'une diode p-n en c-Si

Il existe deux contributions au courant d'obscurité d'une diode p-n en c-Si :

1. Diffusion des porteurs minoritaires générés thermiquement dans les zones neutres.
2. Génération thermique de porteurs dans la zone de charge d'espace

La première ne tient compte que de la diffusion des porteurs minoritaires générés thermiquement dans les zones neutres. Seules les charges émises sur une distance maximale correspondant à la longueur de diffusion de chaque coté de la zone de déplétion ne recombinent pas. Elle est donnée par l'équation bien connue (Equ.A.38, Annexe A):

$$J_s = qn_i^2 \left(\frac{D_n}{N_A L_n} + \frac{D_p}{N_D L_p} \right) \approx \frac{qn_i^2}{N_A} \sqrt{\frac{D_n}{\tau_n}} \quad \text{si } N_D \gg N_A \quad (\text{A.38})$$

À partir des données typiques pour le c-Si (Tab.4.1) le courant J_s (Equ.A.38) peut être estimé. Cela aboutit à une valeur de J_s aux alentours de 1.37 pA/cm^2 . La densité de courant de saturation est fortement influencée par le temps de vie des porteurs minoritaires (τ_n) et la concentration de porteur intrinsèque n_i (donc (Equ.A.5) par le gap E_g).

μ_n [cm ² /Vs]	μ_p [cm ² /Vs]	τ_n [μs]	τ_p [μs]	N_c [cm ⁻³]	N_v [cm ⁻³]	T [K]	k [J/K]	q [C]	E_g [eV]
1500	450	10-100	0.3	$2.8 \cdot 10^{19}$	$1 \cdot 10^{19}$	300	$1.38 \cdot 10^{-23}$	$1.6 \cdot 10^{-19}$	1.12

Tableau 4.1a: Paramètres typiques pour le c-Si selon références [14, 25, 26, 27]

D_n [cm ² /s] (A.13)	D_p [cm ² /s] (A.13)	n_i [cm ⁻³] (A.5)	L_n [cm] (A.33)	L_p [cm] (A.33)	N_A [cm ⁻³]	N_D [cm ⁻³]	J_s [pA/cm ²] (A.38)
38.8	11.6	$9.4 \cdot 10^9$	$6.23 \cdot 10^{-3}$	$1.87 \cdot 10^{-3}$	$1 \cdot 10^{16}$	$1 \cdot 10^{18}$	1.37

Tableau 4.1b: Paramètres calculés à partir des équations indiquées entre parenthèse et des valeurs du Tab.4.1a.

En conclusion la densité de courant due à la diffusion des porteurs minoritaires générés thermiquement dans les zones neutres J_{diff} est de l'ordre de 10^{-12} A/cm^2 .

Dans le cas de J_s , la génération et la recombinaison dans la zone de charge d'espace n'ont pas été considérées. Mais il est clair que ces phénomènes existent et dans certaines conditions peuvent devenir importants. La génération thermique de porteurs dans la zone de déplétion contribue également à la densité de courant dans l'obscurité et constitue une deuxième contribution qui vient s'ajouter à J_s .

La densité de courant due à la génération thermique de porteurs dans la zone de charges d'espace se calcule en considérant la jonction p-n polarisée en sens inverse et dans d'obscurité. Pour cela il faut faire quelques hypothèses :

1. Obscurité et polarisation inverse ($V < 0$)
2. Recombinaison et densité de porteurs libres négligeable dans la zone de charge d'espace ($n = p \approx 0$)

Avec ces conditions et en utilisant le modèle SRH (§A.1.3) la densité de courant de génération thermique peut être calculée. L'Equ.A.20 devient avec la troisième condition :

$$F = \frac{e_p}{e_p + e_n} \quad \text{pour } n = p \approx 0 \quad (4.1)$$

Le taux net de recombinaison R_{SRH} se recalcule en insérant les Equ.A.16, A.18a et A.39 dans l'Equ.A.21, ce qui donne :

$$R_{SRH} = -\frac{e_n e_p}{e_p + e_n} N_t \quad (4.2)$$

Le taux net de recombinaison R_{SRH} comporte un signe négatif, ce qui indique la présence d'un phénomène de génération de paires électrons trous. Il s'agit donc d'une émission d'électrons depuis les états localisés vers la bande de conduction, et de celle de trous vers la bande de valence; ou ce qui est équivalent, de la capture d'électrons de la bande de valence par des états localisés, ce qui laisse des trous dans la bande de valence.

Afin d'avoir un équilibre entre l'émission de trous et d'électrons (conditions de neutralité électrique) il faut que les centres de générations émettent le même nombre d'électrons et de trous. Comme cela a été expliqué (§A.1.3) seuls les centres d'énergie E_p proches du milieu du gap contribuent de manière significative à la recombinaison.

Dans le cas présent comme l'hypothèse d'une recombinaison négligeable est faite, seule la génération est prise en compte. Comme les centres ne peuvent que générer des paires de porteurs, les probabilités d'émissions des trous et des électrons doivent être égales. Ceci afin de garantir la neutralité électrique. Cela implique que la fonction d'occupation F de ces niveaux soit égale à un demi (Equ.4.1, $F=1/2$).

La position énergétique E_p des états localisés peut se calculer en admettant que le taux d'émission des électrons est égal au taux d'émission des trous:

$$E_t = \frac{E_g}{2} + \frac{kT}{2} \cdot \ln\left(\frac{v_p \sigma_p N_V}{v_n \sigma_n N_C}\right) \quad (4.3)$$

Comme $E_p = E_t$ et donc $e_p = e_n$, le taux net de génération thermique G_{th} se déduit de l'Equ.4.2. Cela abouti à:

$$G_{th} = -R_{SRH} = \frac{e_n}{2} N_t = \frac{1}{2} N_t v_n \sigma_n N_c \cdot \exp\left[-\frac{E_c - E_t}{kT}\right] \quad (4.4)$$

Pour les semiconducteurs cristallins il est plus intéressant d'écrire l'Equ.4.4 en fonction du paramètre du gap E_g plutôt que de la différence d'énergie entre la bande de valence E_c et l'énergie des défauts localisés E_t .

$$G_{th} = \frac{N_t}{2} \cdot \sqrt{v_n v_p \sigma_n \sigma_p} \sqrt{N_v N_c} \cdot \exp\left[-\frac{E_g}{2kT}\right] = (N_t \cdot \sqrt{v_n v_p \sigma_n \sigma_p}) n_i \quad (4.5)$$

$$G_{th} = \frac{n_i}{2\tau_g} \quad \text{avec} \quad \tau_g = (N_t \sqrt{v_n v_p \sigma_n \sigma_p})^{-1} \quad (4.6)$$

Le paramètre τ_g équivaut à un temps de vie dans la zone de charge d'espace, temps de vie de génération, il dépend de la section efficace de capture des porteurs, de leur vitesse thermique ainsi que de la densité de défauts d'énergie E_t proche du milieu du gap.

Dans la zone de charge d'espace la densité de porteurs libres est négligeable et les atomes dopants (bore et phosphore) ont une énergie E_D proche des bandes de conduction et valence respectivement. Ces défauts sont donc loin de la bande d'énergie située vers le milieu du gap considérée pour la génération thermique. Ils ne contribuent pas de manière significative au phénomène de génération.

Il serait plus approprié de parler d'une fréquence de génération ou d'excitation thermique ($1/\tau_g$) plutôt que d'un temps de vie de génération τ_g .

Connaissant le taux net de génération thermique (Equ.4.4 à 4.6) la densité de courant de génération thermique est donnée par:

$$J_{gen} = q G_{th} \cdot W = q \frac{n_i}{2\tau_g} \cdot W \quad [\text{A/cm}^2] \quad (4.7)$$

où w est la largeur de la zone de déplétion :

$$W = \sqrt{\frac{2\epsilon_0 \epsilon_r}{q} \left(\frac{N_A + N_D}{N_A N_D} \right) (V_{bi} - V)} \approx \sqrt{\frac{2\epsilon_0 \epsilon_r}{q N_A} (V_{bi} - V)} \quad \text{si } N_D \gg N_A \quad (4.8)$$

Pour des polarisations inverses ($V < 0$) qui sont d'intérêt pour un détecteur, la densité de courant de génération thermique augmente avec la tension inverse appliquée à la jonction ($J_{gen} \propto \sqrt{V}$).

Si les mêmes données pour le calcul de la densité de courant de génération que celles utilisée pour évaluer le courant de diffusion sont reprisent (Tab.1a), cela donne en insérant les données dans l'Equ.4.7:

ϵ_0 [C/V.cm]	E_{c-Si}	V [V]	V_{bi} [V] (27)	w [μm] (4.8)	J_{gen} [pA/cm ²] (4.7)
$8.85 \cdot 10^{-14}$	11.9	0	0.837	0.334	100-1000

Tableau 4. 2: Paramètres calculés à partir des équations indiquées entre parenthèse et des valeurs du Tab. 4.1a.

L'estimation de J_{gen} donne une valeur bien plus élevée que la valeur du courant de diffusion J_s . Typiquement avec les mêmes paramètres la contribution due à la génération dans la zone de déplétion est de trois ordres de grandeur supérieure. En effet cela abouti à une valeur de J_{gen} de l'ordre de 0.1 à 1 nA contre une valeur de J_s de l'ordre du pA.

Finalement si les deux contributions sont additionnées la densité de courant totale qui constitue le courant d'obscurité peut être estimée.

En prenant le cas d'une jonction abrupte avec $N_D \gg N_A$. En sommant les deux composantes (Equ.A.38 et Equ.4.7), cela donne :

$$J_{tot} = J_{obsc} = J_s + J_{gen} = \frac{qn_i^2}{N_A} \sqrt{\frac{D_n}{\tau_n}} + q \frac{n_i}{2\tau_g} W \quad (4.9)$$

Il est à noter que dans le cas de la jonction abrupte considérée, la zone de déplétion s'étend principalement du côté p. Pour simplifier comme le propose Ilegems (Ref. [27] Partie 2, chapitre 7), il est possible de considérer $\tau_g = \tau_n$. La densité de courant d'obscurité totale est donc :

$$J_{obsc} = J_s + J_{gen} \approx J_{gen} \approx 100 - 1000 pA/cm^2 \quad (4.10)$$

Logiquement la génération thermique est le terme dominant et n'est donc pas négligeable. De plus comme le montre l'Equ.4.8 la zone de déplétion augmente avec la racine carrée de la tension inverse appliquée. Ceci aura pour effet d'augmenter J_{gen} pour des polarisations inverses (clairement le cas pour un détecteur).

4.3 La génération thermique dans une diode n-i-p en a-Si:H

Le cas du a-Si:H est différent de celui du c-Si. En effet sa structure de bandes est particulière (Fig.1.2). Des queues de bandes qui constituent des pièges pour les porteurs sont présentes, ainsi qu'un grand nombre d'états localisés situés dans la bande interdite (liaisons pendantes).

A cause de cette caractéristique, l'importance relative du transport par dérivation et diffusion est modifiée. La mobilité effective des porteurs, qui tient compte des phénomènes de piégeages dans les queues de bandes du a-Si:H, est beaucoup moins grande que la mobilité de bande du c-Si.

L'estimation du rapport w/L entre la largeur w de la zone de charge d'espace (zone de transport par dérive) et la longueur de diffusion L permet d'illustrer ceci. Selon les Equ.A.33 et 4.8 à partir des valeurs du Tab.4.1 et 4.2 pour le c-Si des rapports $w/L \ll 1$ sont obtenus. Pour le cas du a-Si:H ce rapport est plus grand que 1 ($w/L > 1$) (Ref. [28] chapitre 10).

Dans le cas du c-Si la contribution due à la diffusion est importante, surtout en ce qui concerne la collection de charges générées lors de l'absorption de photons. Au contraire, la collection dans le a-Si:H a lieu presque exclusivement dans la zone de charge d'espace. La diffusion peut être négligée à cause de la faible mobilité et du temps de vie très courts des porteurs minoritaires dans les couches dopées (J_s négligeable). C'est pour cette raison que pour réaliser de bons détecteurs en a-Si des jonctions n-i-p sont fabriquées (§3.1).

Le courant d'obscurité d'une jonction n-i-p en a-Si:H sera donc exclusivement du à la génération thermique de porteurs dans la couche intrinsèque. La composante de diffusion tel que calculée pour le c-Si est négligeable (J_s Equ.A.38).

Afin d'évaluer la contribution de la génération thermique de charges dans la couche intrinsèque d'une jonction n-i-p (ou p-i-n) en a-Si:H il faut d'abord faire quelques hypothèses et poser certaines conditions :

1. Obscurité
2. Contacts bloquants :

La barrière énergétique est assez grande. Les contacts sont considérés comme bloquants et empêchent l'injection de charges. Le courant du à l'injection aux contacts est donc négligeable.

3. Champ électrique élevé :

Le champ électrique ζ est suffisamment grand pour permettre :

- (i) la collection complète des charges excitées thermiquement
- (ii) la déplétion de la couche intrinsèque

La condition (i) suppose que la longueur de dérive L_d des porteurs soit plus grande que l'épaisseur d de la couche $\langle i \rangle$. L_d est le produit de la vitesse de dérive (Equ.4.10) et du temps de vie des porteurs (τ) :

$$L_d = \tau \cdot v_d = \mu \cdot \tau \cdot \zeta = \mu \cdot \tau \cdot \frac{V}{d} \quad \text{et donc} \quad L_d > d \rightarrow V > \frac{d^2}{\mu \cdot \tau} \quad (4.11a)$$

Pour du a-Si:H des produits $\mu\tau > 10^{-8} \text{ cm}^2/\text{V}$ sont facilement atteints, aussi bien pour les trous que pour les électrons. Les

détecteurs pour des applications de vision ont typiquement des épaisseurs de couche <i> de $d = 1 \mu\text{m}$. Ceci implique que pour vérifier la condition $L_d > d$ il faut que $V > 1 \text{ V}$ dans ce cas. La tension interne $V_{bi} = 0.8 - 0.9 \text{ V}$ est presque suffisante.

Pour des diodes plus épaisses il faudra appliquer une polarisation inverse suffisante afin de satisfaire la condition (i).

La condition (ii) n'est pas nécessairement garantie si (i) est satisfaite. L'équation suivante permet de calculer approximativement la tension de déplétion :

$$V_D = \frac{qN_{DB}^*d^2}{2\epsilon_0\epsilon_{Si}} \quad (4.11b)$$

où N_{DB}^* est la densité de liaisons pendantes ionisées. Pour une diode de $d = 1 \mu\text{m}$ et une densité de défaut ionisés $N_{DB}^* = 10^{15}$ à 10^{16} cm^{-3} [31,32], cela donne $V_D \approx 1$ à 2 V .

En conclusion les conditions (i) et (ii) sont satisfaites pour des diodes n-i-p en a-Si:H de bonnes qualités et pour des épaisseurs $d < 1.5 \mu\text{m}$ si la tension de polarisation est supérieure à environ 2 V . Pour des diodes plus épaisses l'application d'une tension inverse plus élevée afin d'augmenter le champ électrique est indispensable pour remplir les conditions de déplétion et collection.

4. Recombinaison négligeable dans la couche <i> :

Si la condition 3 est satisfaite les charges générées thermiquement dans la couche <i>, qui est en déplétion totale, seront séparées par le champ électrique interne et elles n'auront pas la possibilité de recombiner.

5. Densité de porteurs libres négligeables dans la couche <i> :

Si la condition 3 est remplie alors la densité de porteurs libres dans la zone de charge d'espace qui s'étend sur toute la couche <i> peut être négligée (soit $n = p \approx 0$).

6. Une distribution continue d'états localisés dans la bande interdite.

Lorsque ces différentes conditions sont remplies cela permet d'évaluer le courant de génération thermique d'une diode n-i-p en a-Si:H.

La génération thermique d'une charge correspond à l'excitation d'un électron depuis la bande de valence vers un niveau d'énergie vide présent dans la bande interdite (émission d'un trou). Elle doit ensuite être suivie par l'excitation d'un électron situé sur un niveau occupé dans la bande interdite vers un état libre de la bande de conduction (Fig.4.1). De cette

manière une paire électron trou est générée, et si cette paire de porteurs ne recombine pas alors une charge électrique est fournie au circuit externe.

Le modèle SRH (A.1.3) ne fait intervenir qu'un seul niveau d'états localisés dans le gap. Ces centres ne possèdent que deux conditions d'occupations (occupé par un électrons ou vide).

Ceci n'est pas le cas du a-Si:H où il y a des queues de bandes et des liaisons pendantes qui sont des états trivalents, c'est à dire à trois conditions de charges. Soit chargés négativement (deux électrons), soit neutres (un seul électron) ou positifs (pas d'électron).

L'approche SRH reste néanmoins une bonne approximation qui donne la possibilité d'évaluer la densité de courant de génération thermique.

En reprenant le développement effectué précédemment (§1.2.1.3), mais cette fois en prenant en compte une distribution continue de défauts dans la bande interdite $N(E)$ la fonction de distribution $F(E)$ est:

$$F(E) = \frac{nv_n\sigma_n + e_p}{nv_n\sigma_n + pv_p\sigma_p + e_p + e_n} \quad (4.12)$$

où e_p et e_n sont les probabilités d'émission des trous et des électrons pour une énergie E quelconque et non E_p comme dans les Equ.A.17 et A.18b. Le taux net de recombinaison R se calcul suivant l'équation suivante :

$$R = \int_{E_V}^{E_C} N(E) \{ nv_n\sigma_n [1 - F(E)] - F(E).e_n \} dE \quad (4.13)$$

Les conditions 4 et 5 ($n = p \approx 0$) permettent de simplifier l'Equ.4.13 et 4.50, ce qui donne :

$$R = - \int_{E_V}^{E_C} N(E) \left\{ \frac{e_n e_p}{e_p + e_n} \right\} dE \quad (4.14)$$

Le signe négatif indique la présence d'un phénomène de génération. De nouveau la condition de neutralité électrique et le fait de négliger la recombinaison impose que les probabilités d'émission e_p et e_n soient égales [28, 30, 32, 22, 34]. Cette condition étant réalisée pour des états localisés dont l'énergie E_D est :

$$E_D = \frac{E_g}{2} + \frac{kT}{2} \cdot \ln \left(\frac{v_p \sigma_p N_V}{v_n \sigma_n N_C} \right) = \frac{E_g}{2} + \frac{kT}{2} \cdot \ln \left(\frac{\sigma_p}{\sigma_n} \right) \quad (4.15)$$

Dans le cas présent les densités d'états effectives des bandes de valence et de conduction sont considérées identiques ($N_C = N_V$) [34, 35, 36], de même que les vitesses thermiques des trous et des électrons ($v_n = v_p = v_{th} = 10^7$ cm/s) [14, 25, 26, 27]. La position du niveau énergétique

des pièges dépend des sections efficaces de capture des porteurs. Un rapport $\sigma_n/\sigma_p = 0.1$ peut être utilisé [30, 32]. Ce niveau E_D se situe légèrement en dessus de $E_g/2$.

Pour une distribution continue de défauts $N(E)$ dans la bande interdite, l'Equ.4.14 atteint son maximum pour l'énergie $E = E_D$, puis décroît de manière exponentielle avec une pente égale à kT . Ainsi seule la région de largeur kT autour du niveau d'énergie E_D est vraiment significative dans l'intégrale du taux net de recombinaison. En posant $e_p = e_n$ et $E = E_D$ ainsi qu'en prenant en compte les états localisés d'une bande de $2kT$, l'Equ.4.14 devient :

$$G_{th} = -R = N(E_D) \cdot \left(\frac{e_n e_p}{e_p + e_n} \right) \Big|_{E=E_D} \cdot 2kT = N(E_D) \cdot e_n \cdot kT \quad [\text{cm}^{-3}/\text{s}] \quad (4.16)$$

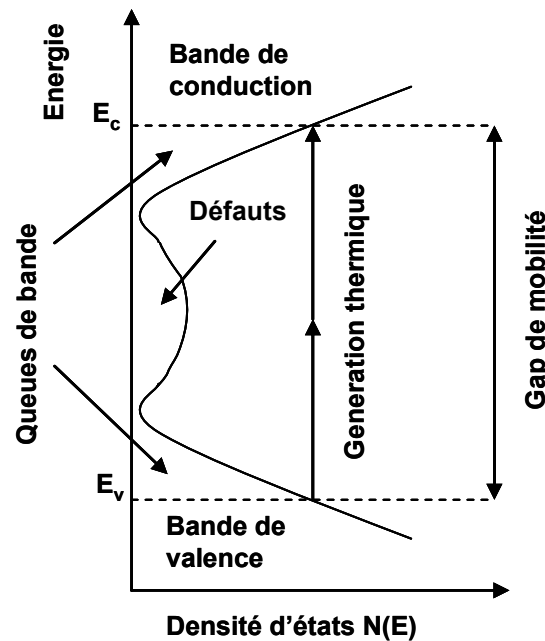


Figure 4.1 : Densité d'états électronique en fonction de l'énergie. On distingue un gap de mobilité où la mobilité des porteurs est nulle. A l'intérieur du gap on trouve les queues de bandes (zone proche du seuil de mobilité) qui sont des pièges à porteurs. Au centre est indiquée la zone d'états localisés (centres de génération recombinaison). Des électrons de la bande de valence sont excités vers ces niveaux, libérant ainsi un trou dans la bande de valence (indiqué par la première flèche verticale). La deuxième flèche représente l'excitation d'un électron depuis un défaut localisé du milieu du gap vers la bande de conduction.

Le formalisme SRH permet donc de calculer le taux net de génération thermique depuis des états localisés simples. La Fig.4.4 représente le diagramme schématisé de la distribution en fonction de l'énergie de la densité d'états $N(E)$ du a-Si:H. Elle montre une large bande de défauts localisés (pièges) proche du milieu du gap. Pour une distribution continue de pièges, le taux net de génération est dominé par

l'émission de charges depuis des états dont le taux d'excitation des électrons et des trous est identique. Cette condition est valable pour une bande d'énergie de kT autour du niveau d'énergie E_D des pièges (Equ.4.15).

La densité de courant de génération thermique, en supposant une déplétion totale et une collection complète des électrons et trous excités (conditions 3 et 4), peut être calculée à partir du taux net de génération G_{th} (Equ.4.16). Il faut simplement multiplier G_{th} par la charge élémentaire de l'électron q et par l'épaisseur d de la couche intrinsèque $\langle i \rangle$. Ce qui donne :

$$J_{th} = q.d.G_{th} = q.d.kT.N(E_D).v_{th}.\sigma_n.N_C.\exp[-(E_C - E_D)/kT] \quad [A/cm^2] \quad (4.17)$$

Avec $v_{th} = 10^7$ cm/s et $N_c = N_v$. Cette équation peut être écrite en fonction du gap E_g plutôt que de la différence $(E_C - E_D)$. Cela aboutit à :

$$J_{th} = q.d.kT.N(E_D).v_{th}.\sqrt{\sigma_n\sigma_p}.N_C.\exp[-(E_g)/2kT] \quad (4.18)$$

Comme les paramètres du produit $v_{th}.N_c.\sigma_n$ sont difficiles à mesurer et à connaître, la notation suivante [28, 30, 32, 33, 34] est utilisée:

$$\omega_0 = v_{th}.\sigma_n.N_C \quad [s^{-1}] \quad (4.19)$$

Ou ω_0 est appelé le pré facteur du taux d'excitation ("excitation rate prefactor" en anglais selon [28, 30, 32, 33, 34]) ou la fréquence d'échappement ou de libération ("attempt-to-escape-frequency" en anglais selon [37]). Ce paramètre définit la fréquence à laquelle les porteurs sont émis ou libérés par les pièges.

Street et Cohen [28, 30, 32, 33, 34] proposent des valeurs de ω_0 comprises entre 10^{12} et 10^{13} s⁻¹. Kida [37] donne des valeurs du même ordre de grandeur mais montre que ω_0 est dépendant de l'énergie des défauts.

Les différents paramètres nécessaires au calcul de la densité de courant J_{th} ne sont pas définis précisément. Outre le pré facteur ω_0 , ni la densité de défauts $N(E_D)$, ni même le "gap" optique du a-Si:H (qui dépend de la méthode de calcul utilisée) ne sont connus avec exactitude. Malgré la possibilité de mesurer au moyen de différentes techniques les paramètres en question, des valeurs souvent approximatives sont obtenues. Ces valeurs sont dépendantes du matériau et de ses conditions particulières de dépôt.

Il est tout de même possible de faire une bonne estimation de J_{th} pour des valeurs raisonnables de ces différents paramètres. Ceci permet de définir une fourchette de densité de courant acceptable. Une limite inférieure en minimisant chaque paramètre peut également être estimée.

En prenant par exemple pour une diode de 1 μm d'épaisseur, $\omega_0 = 10^{12} \text{ s}^{-1}$ et $N(E_D) = 1.10^{15} \text{ cm}^{-3} \text{ eV}^{-1}$ avec un "gap" optique de $E_g = 1.8 \text{ eV}$ une valeur inférieure de $J_{\text{th},\text{min}} = 10^{-13} \text{ A/cm}^2$ est obtenue. Si avec le même gap optique, une valeur de $\omega_0 = 10^{13} \text{ s}^{-1}$ et de $N(E_D) = 1.10^{16} \text{ cm}^{-3} \text{ eV}^{-1}$ est utilisée, une valeur maximale de $J_{\text{th},\text{max}} = 10^{-11} \text{ A/cm}^2$ de deux ordres de grandeurs supérieures en est déduite. Ceci donne une fourchette pour J_{th} :

$$10^{-13} < J_{\text{th}} < 10^{-11} [\text{A/cm}^2] \quad (4.20)$$

Par rapport à une jonction p-n c-Si le courant d'obscurité potentiellement atteignable est un à deux ordres de grandeur inférieur avec une diode n-i-p en a-Si:H (100-1000 pA/cm² pour le c-Si contre 0.1 -10 pA/cm² pour le a-Si:H).

Remarque :

Le développement effectué jusqu'à présent est basé sur le modèle SRH qui fait intervenir un unique niveau d'états localisés à deux conditions d'occupation alors que le a-Si:H contient des états trivalents.

Un modèle qui prend en compte les queues de bande permettant de calculer le taux de recombinaison existe. Il a été développé par Taylor et Simmons [38]. Il s'applique à une distribution continue d'états localisés dans le gap, et comme pour le modèle SRH il a des états ayant deux conditions de charges. Selon Fiorini et Mittiga (Ref. [39] chapitre 6) à partir du modèle TS le même résultat qu'à partir du modèle SRH est obtenu après certaines simplifications. En effet l'Equ.4.55 est retrouvée.

Si un modèle de génération thermique à partir des liaisons pendantes (états trivalents) est pris en compte, comme le proposent Ilie et Equer [40], une équation très proche de celle du taux net de génération thermique G_{th} (Equ.4.18) est obtenue (pour des champs électriques appliqués ζ très faibles).

Dans l'approche d'Equer la recombinaison est négligée et seul deux types de processus de génération thermique possibles sont considérés, $D^{0/+}$ et $D^{0/-}$. Ceux-ci font intervenir les états D^0 et D^+ et D^0 et D^- respectivement [Ref. [14] vol.1 §6.3.2]

Les auteurs montrent que dans le cas du a-Si:H ces deux types de transition ont un maximum autour d'un niveau d'énergie de démarcation E . Les transitions $D^{0/+}$ montrent un maximum pour une énergie $E = E_g/2$ et les transitions $D^{0/-}$ un maximum pour $E = E_g/2 - U$. Où U est l'énergie de corrélation [40] qui vaut environ $U = 0.4 \text{ eV}$ pour le a-Si:H (selon [40]), elle correspond à l'écart énergétique entre les états D^0 et D^- (Fig.1.3). Ils prennent en considération pour la génération thermique uniquement des

bandes d'énergies de kT autour de ces niveaux de démarcation E . Ce qui donne :

$$G_{F \rightarrow 0} = \left[2kT.N\left(\frac{E_g}{2}\right) + 2kT.N\left(\frac{E_g}{2} - U\right) \right] \frac{\omega_0}{4} \cdot \exp\left[-(E_g)/2kT\right] \quad (4.21)$$

$$= \frac{kT}{2} \omega_0 \cdot \exp\left[-(E_g)/2kT\right] \left[N\left(\frac{E_g}{2}\right) + N\left(\frac{E_g}{2} - U\right) \right]$$

Si une distribution continue d'états localisés dans le gap est prise en considération, alors $N\left(\frac{E_g}{2}\right) = N\left(\frac{E_g}{2} - U\right)$ et l'Equ.4.64 devient :

$$G_{F \rightarrow 0} = kT.N(E_g/2)\omega_0 \cdot \exp\left[-(E_g)/2kT\right] \quad (4.22)$$

Le courant de génération thermique dans ces conditions est :

$$J_{th} = q.d.G_{F \rightarrow 0} = q.dkT.N(E_g/2)\omega_0 \cdot \exp\left[-(E_g)/2kT\right] \quad (4.23)$$

Ce qui est très proche de l'Equ.4.56 pour autant que $N(E_g/2) \approx N(E_D)$, ce qui est le cas pour une distribution continue d'états. Il faut également que le paramètre ω_0 d'Ilie et Eguer soit du même ordre de grandeur que le produit $v_{th}.N_c.(\sigma_n \sigma_p)^{1/2}$ de l'Equ.4.18.

Il ressort que les différentes approches convergent toutes vers le même résultat.

Pour avoir un modèle plus précis que celui simplifié présenté ici il faut utiliser des programmes de simulation. Il existe pour le a-Si:H plusieurs programmes utilisant en grande ligne la même approche de modélisation unidimensionnelle :

- AMPS
(Analysis of Microelectronic and Photonic Structures) [35, 36, 41]
- ASDMP
(Amorphous Semiconductor Device Modeling Program) [42-45]
- ASA (Advance Semiconductor Analysis) [46]
- SC-simul [47]

Ces différents programmes se basent sur un modèle qui considère le courant parcourant le dispositif comme unidimensionnel. La simulation numérique permet de résoudre trois équations différentielles non linéaires couplées par la méthode des différences finies. Ces dernières sont les équations de Poisson et de continuités des trous et des électrons. Un certains nombres de conditions limites sont évidemment nécessaires [42, 45].

4.7 Résumé et conclusions

Un certain nombre de notions théoriques de physique des semiconducteurs utiles aux développements des paragraphes du chapitre 4 ont été introduits.

Une analyse détaillée d'une jonction p-n en c-Si a permis de mettre en évidence et d'évaluer deux contributions distinctes au courant d'obscurité :

- J_s : tient compte de la diffusion des porteurs minoritaires générés thermiquement dans les zones neutres de la jonction p-n. J_s est de l'ordre de 2 pA/cm^2 . Elle dépend du dopage des couches n et p, de la longueur de diffusion L ainsi que du coefficient de diffusion (Equ.A.38).
- J_{gen} : prend en considération la génération thermique de charges dans la zone de charge d'espace de la jonction p-n. J_{gen} dépend de l'épaisseur w de la zone de déplétion, de n_i ainsi que de la densité de défauts N_t (Equ.4.7). Selon la qualité du matériau c-Si $J_{\text{gen}} = 100$ à 1000 pA/cm^2 . Pour du c-Si conventionnel la contribution dominante de J_{th} est donc J_{gen} .

Dans le cas de la diode n-i-p en a-Si:H, la composante de diffusion est négligeable ($J_s = 0$). Le courant d'obscurité provient de la génération thermique de charges dans la couche intrinsèque $\langle i \rangle$. La densité de courant de génération thermique J_{th} est de fait principalement contrôlée par la densité de défauts $N(E_D)$, le gap du semiconducteur E_g , l'épaisseur de la couche intrinsèque d (Equ.4.18).

Ce développement a permis d'estimer la valeur de J_{th} qui est de l'ordre de 1 à 10 pA/cm^2 . De ce fait, l'utilisation d'une diode n-i-p en a-Si:H est avantageux en termes de courant d'obscurité par rapport à une diode p-n en c-Si conventionnelle. Avec un matériau c-Si très pur (temps de vie $> 1 \text{ ms}$) le courant d'obscurité peut théoriquement être de l'ordre du pA. Dans ce cas, des effets de recombinaison de surface ainsi que des effets de coins deviennent les facteurs limitants. A titre de comparaison, selon [17], voici les courants J_{obsc} atteignables en fonction de la technologie utilisée :

Technologie	CCD	CMOS	TFC
$J_{\text{obsc}} [\text{pA/cm}^2]$ à T ambiante	Conventionnels : 10-500 Haut de gamme. 1-10	Conventionnels : > 1000 Haut de gamme. 10-100	1-20*

Tableau 4.3 : Comparaison du courant d'obscurité CCD, CMOS et TCC (*Equ.5.5)

Le présent tableau a été complété pour le a-Si:H avec les valeurs recalculées dans le chapitre suivant (Equ.5.5). On peut constater que les estimations obtenues pour la diode p-n en c-Si sont en accords avec la littérature.

Chapitre 5

Les résultats expérimentaux

5.1 Introduction

Les résultats expérimentaux présentés dans le présent chapitre se décomposent de la manière suivante :

Une **première** phase d'optimisation et d'analyse des détecteurs de test a-Si:H sur verre est présentée (§5.2). Les structures en question sont réalisées par tampographie et leur taille est supérieure au mm^2 . L'influence de différents paramètres sur la densité de courant J_{obsc} est brièvement décrite :

- Le temps de mesure après application de la polarisation
- La densité de défauts
- L'épaisseur de la couche $\langle i \rangle$
- Le champ électrique appliqué
- Les différentes configurations de diodes (métal-i-p, n-i-p)

Cette partie initiale permet de:

- valider par une partie expérimentale les développements théoriques du chapitre 4
- confirmer les limites estimées à partir du modèle de génération thermique

La **deuxième** partie se concentre sur une analyse approfondie de structures réalisées par intégration verticale (capteurs TFC et "pseudo puces") (§5.3 à 5.5).

Dans le paragraphe §5.3, des effets de tailles ainsi que des effets de bords et de coins additionnels sont mis en évidence. Ces derniers provoquent des courants de fuites supplémentaires. Un modèle simple prenant en compte trois différentes contributions au courant d'obscurité est proposé (§5.3.4). L'influence sur J_{obsc} de paramètres extrinsèques au matériau est décrite en détail, tel que :

- La configuration du pixel (ouvert ou recouvert)
- La configuration de la diode (métal-i-p, n-i-p)
- Le type de puces CMOS utilisé (passivé, non passivé)

Des solutions pour réduire ces courants de fuites additionnels sont ensuite proposées et évaluées (§5.4). La comparaison des résultats ainsi

obtenus avec des capteurs TFC réalisés sur des puces améliorées permet de faire ressortir comme meilleure approche la combinaison suivante :

- Diode de type métal-i-p intégrée verticalement sur une puce CMOS non passivée

Ensuite la caractérisation d'un capteur TFC monolithique au microscope électronique à balayage permet d'observer la présence d'effets de bords et de coins. Une preuve visuelle de leur existence est ainsi fournie (§5.5).

Le dernier chapitre (chapitre 6) présente les caractéristiques obtenues sur les trois types de capteurs TFC les plus représentatifs, soit :

- n-i-p sur puce passivée
- métal-i-p sur puce passivée
- métal-i-p sur puce non-passivée

Cette analyse plus détaillée des performances des capteurs TFC comprend notamment:

- Le bruit spatial et temporel
- La sensibilité
- La dégradation induite par la lumière

5.2 Le courant d'obscurité des structures de tests sur verre

5.2.1 La mesure de J_{obs} en fonction du temps

En effectuant des mesures de J_{obs} en fonction du temps (Fig.5.1), on constate que le courant décroît très rapidement pour atteindre après 100 à 300 secondes une valeur stable. La valeur stabilisée mesurée correspond à la densité de courant J_{th} . L'énergie de Fermi d'équilibre du a-Si:H intrinsèque et non polarisé se trouve légèrement au-dessus du milieu du gap, d'une valeur $\Delta E = 0.1 - 0.2$ eV. De ce fait le courant de génération thermique des électrons dépasse initialement J_{th} et est donné par [30]:

$$J_{th}(0) = J_{th} \exp(\Delta E / kT) \quad (5.1)$$

Une différence d'énergie de $\Delta E = 0.1$ eV correspond à une valeur de $J_{th}(0) \approx 50 \cdot J_{th}$. Ce qui est cohérent avec les résultats expérimentaux de la Fig.5.1. La décroissance du courant d'obscurité en fonction du temps s'explique par la déplétion de charges présentes dans la couche intrinsèque. Lorsqu'une tension inverse est appliquée, la courbure des bandes est modifiée. Le quasi niveau de Fermi des électrons E_{Fn} se trouve

plus bas que le niveau de Fermi E_F avant la polarisation. Les électrons qui étaient piégés dans des états situés entre E_{Fn} et E_F sont alors métastables.

Dès l'application du champ électrique ζ externe ces états métastables commencent à se vider [33]. Si supposition est faite que E_{Fn} correspond au niveau énergétique E_D des pièges (Equ.4.52) ; alors la charge de déplétion Q_D est donnée par [30]:

$$Q_D = q \cdot \int_{E_D}^{E_F} N(E) dE \approx qN(E_D) \Delta E \quad (5.2)$$

La charge de déplétion est représentée par l'aire comprise entre la ligne en pointillé (J_{th}) et la régression de la courbe à 3 V (Fig. 5.1). Elle correspond à la densité de défauts ionisés compris dans la bande d'énergie ΔE .

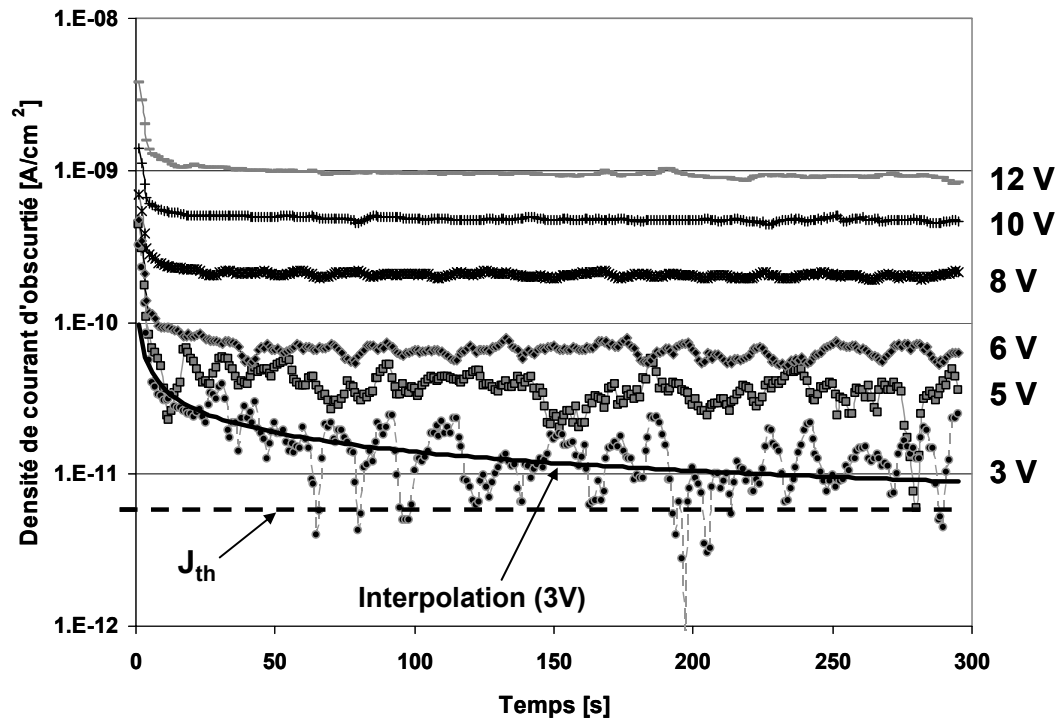


Figure 5.1 : J_{obs} en fonction du temps mesuré sur une structure de test tampographiée (n-i-p, longueur $L = 2$ mm, épaisseur $d = 0.88$ μm). Ceci pour différentes tensions de polarisation inverses (1 à 12V). L'aire comprise entre la ligne en pointillé (J_{th}) et la régression de la courbe à 3 V correspond à la charge de déplétion Q_D .

Comme l'illustre bien la Fig.5.1, J_{obs} décroît après l'application d'une tension inverse. A partir de la valeur initiale $J_{th}(0)$ la valeur stable J_{th} est atteinte. Le temps nécessaire à cette décroissance est d'environ 200 à 300 secondes.

Selon Street [28] le temps de relâchement des porteurs piégés à un niveau d'énergie E_t ('release time' en anglais) se définit comme suit :

$$\tau_{rel} = \frac{1}{v_{th} \cdot \sigma_n \cdot N_C} \cdot \exp[(E_C - E_t)/kT] = \omega_0^{-1} \exp[(E_C - E_t)/kT] \quad (5.3)$$

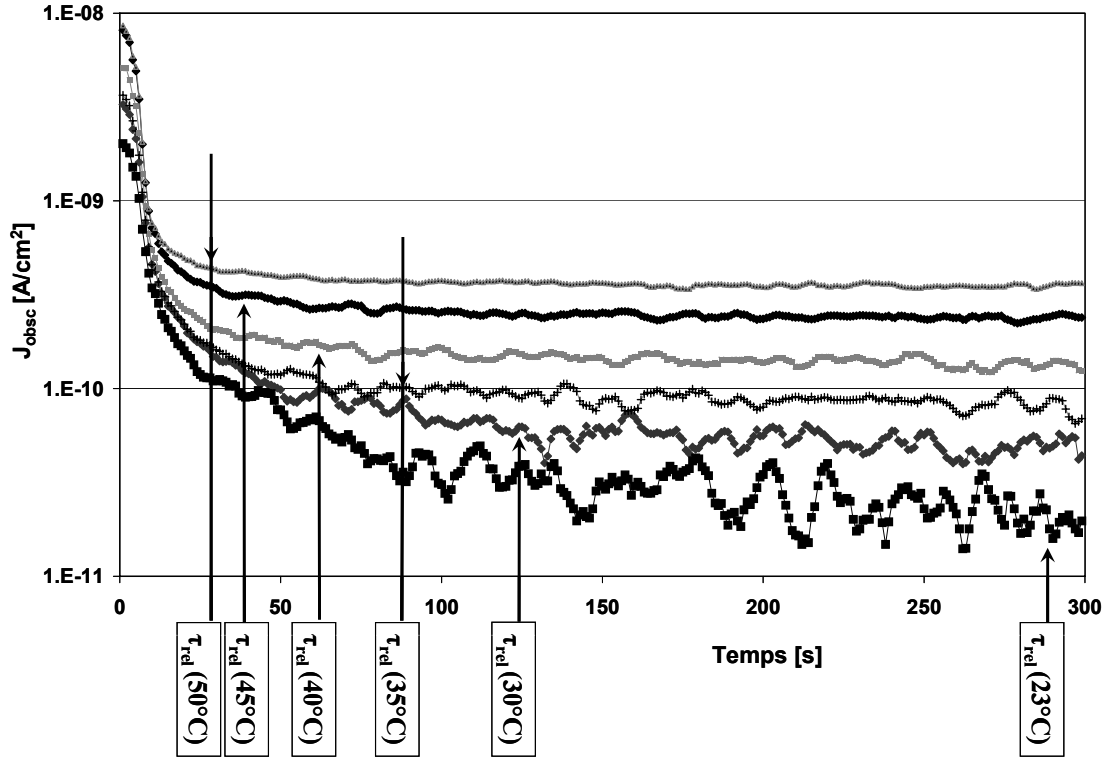


Figure 5.2 : J_{obs} en fonction du temps mesurée sur une structure de test tampographiée ($n-i-p$, $L = 2 \text{ mm}$, $d = 0.88 \mu\text{m}$). Ceci pour différentes températures (23-50 °C). Le temps de relâchement τ_{rel} (Equ.5.3) est indiqué pour chaque température, ainsi que le niveau de J_{obs} atteint pour ce temps. Les τ_{rel} ont été calculés en prenant $\omega_0 = 10^{13} \text{ s}^{-1}$ et une différence d'énergie $E_C - E_D = 0.9 \text{ eV}$.

La Fig.5.2 montre des courbes du courant d'obscurité J_{obs} en fonction du temps pour différente température de mesure. Les valeurs du temps de relâchement τ_{rel} ont été calculées en prenant $\omega_0 = 10^{13} \text{ s}^{-1}$ et une différence d'énergie $E_C - E_D = 0.9 \text{ eV}$ pour ces différentes températures. Les valeurs sont reportées dans le graphe (Fig.5.2). Pour une température donnée la courbe de J_{obs} correspondante atteint effectivement son état stable pour le temps τ_{rel} calculé. Le temps de relâchement est donc bien représentatif du temps de stabilisation de la densité de courant d'obscurité suite à la polarisation.

Comme les états localisés considérés ici se situent proche de l'énergie E_D , il est admissible dans notre cas que $E_t = E_D$. Sur la base de la définition de τ_{rel} , l'Equ.4.55 devient :

$$J_{th} \approx \frac{q \cdot d \cdot kT \cdot N(E_D)}{\tau_{rel}} \quad (5.4)$$

En prenant une densité de défauts $N(E_D) = 10^{15} \text{ à } 10^{16} \text{ cm}^{-3} \text{ eV}^{-1}$ [31] et $\tau_{rel} = 200 \text{ à } 300 \text{ s}$ cela abouti à la fourchette:

$$J_{th} \approx 1.4 \cdot 10^{-12} - 2 \cdot 10^{-11} \text{ A/cm}^2 \quad (5.5)$$

Par rapport à l'estimation précédente (Equ.4.58) la fourchette est plus étroite. Comme le calcul prend en compte le temps τ_{rel} qui inclut les termes ω_0 et $E_C - E_D$ (pas connu avec précision), cette approche permet de réduire l'incertitude de un paramètre. De plus τ_{rel} peut être déduit de mesures expérimentales.

Cette fourchette est confirmée par les mesures pratiques obtenues sur de nombreux détecteurs. Une valeur de J_{th} de 1 à 20 pA/cm² peut donc être considérée comme une valeur typique pour le cas de détecteurs qui ne présentent pas d'effets de bord et mesurés à basse tension.

En connaissant les paramètres correspondants à sa propre technologie, en les mesurant, une limite inférieure de J_{obs} donnée par la génération thermique peut ainsi être déterminée. En effet les valeurs de J_{obs} mesurées sont plus élevées que la valeur J_{th} calculée.

5.2.2 L'influence de la densité de défauts sur J_{th}

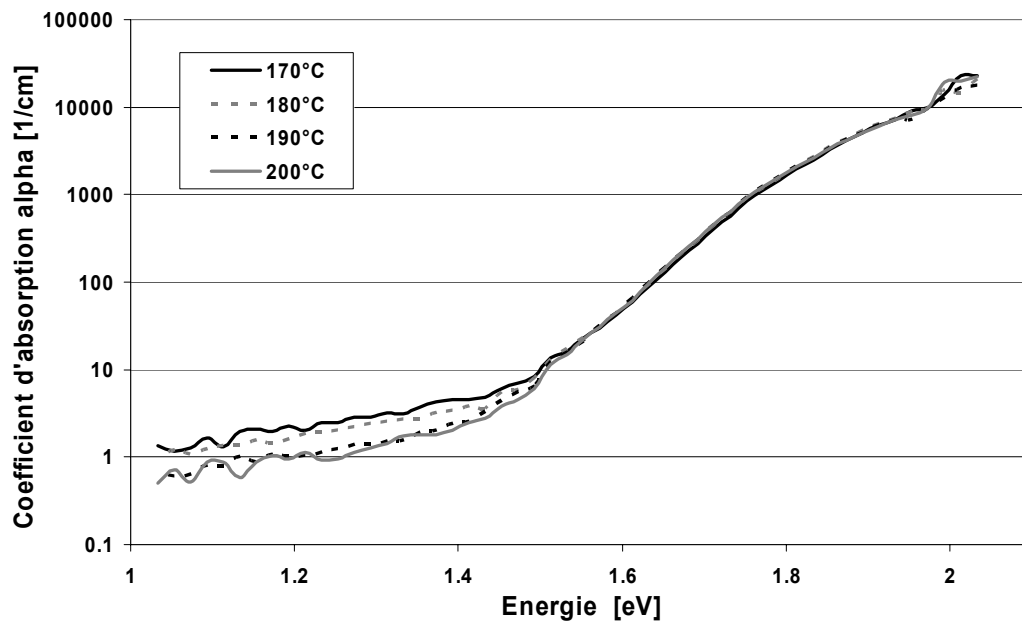


Figure 5.3 : Mesures Photothermal Deflection Spectroscopy (PDS) de couches a-Si:H intrinsèques de 3 µm d'épaisseur déposée sur verre en fonction de la température. L'influence de la température sur le coefficient d'absorption se remarque pour des énergies inférieures à 1.5 eV (IR).

Dans ce paragraphe l'influence de la densité de défauts sur J_{th} est mise en évidence. En jouant exclusivement sur la température de dépôt, comme le montre le Tab.5.1, la densité de défaut dans la couche <i> peut être variée. Cette dernière peut être déterminée au moyen de la technique PDS (spectroscopie par déflexion photothermique en français) où on

mesure l'échauffement de la couche dû à l'absorption lumineuse. La couche se trouve dans un milieu liquide non absorbant dont l'indice de réfraction varie en fonction de la température [Ref. 14 §4.5.2].

Des diodes n-i-p avec les mêmes couches dopées, contacts inférieurs et supérieurs, mais des couches <i> réalisées à différentes températures, ont été fabriquées. Les mesures de J_{obs} confirment l'augmentation attendue en fonction de la densité de défauts.

Température dépôt [°C]	Alpha (1.2 eV) [cm ⁻¹]	Densité de défauts [cm ⁻³]
170	2.21	4 10¹⁶
180	1.77	3.55 10¹⁶
190	1.1	2.2 10¹⁶
200	0.93	1.87 10¹⁶

Tableau 5.1 : Coefficient d'absorption et densité de défauts pour des couches intrinsèque déposées à différentes températures. Ces valeurs sont tirées des mesures PDS de la Fig.5.3.

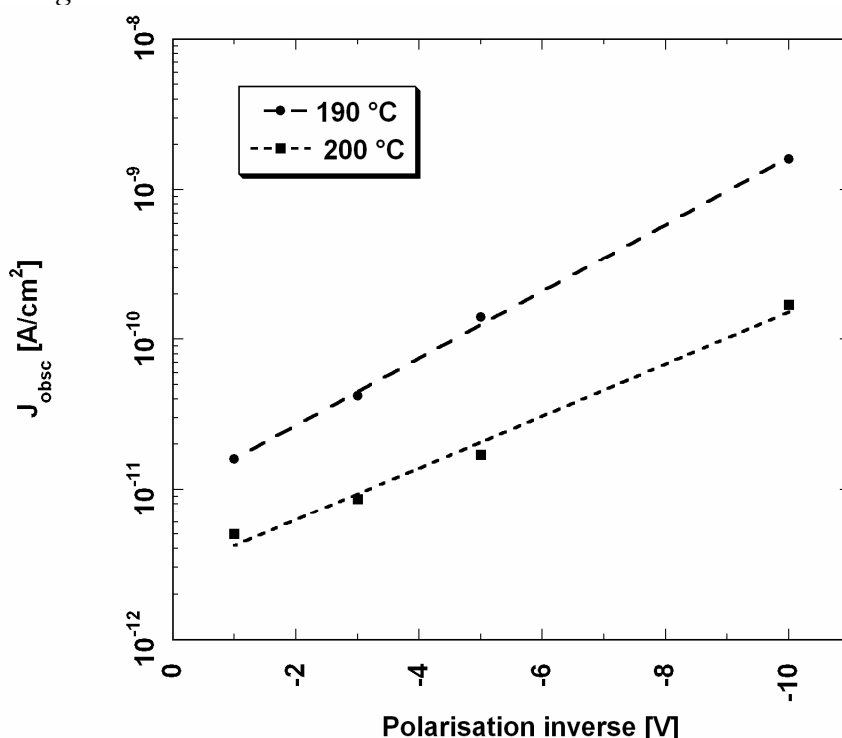


Figure 5.4 : Densité de courant d'obscurité en fonction de la polarisation inverse pour deux structures de test tampographiées déposées à 190 et 200°C (n-i-p, $L = 2$ mm, $d = 0.88 \mu\text{m}$).

Cependant, l'augmentation de J_{obs} observée, est trop importante pour être due exclusivement à l'augmentation de la densité de défaut dans la couche intrinsèque. En effet, selon Equ.4.56, J_{obs} est proportionnel à $N(E_D)$ et la variation de la densité de défauts, entre une couche i déposée à 190°C et 200°C, qui a été mesurée (Tab.5.1) n'est clairement pas suffisante pour expliquer ce comportement. Seul une interface p-i plus

défectueuse dans le cas de la diode déposée à 190°C pourrait expliquer l'augmentation de J_{obsc} (§5.2.4).

5.2.3 L'effet de l'épaisseur de la couche intrinsèque

La Fig.5.5 représente la valeur de la densité de courant d'obscurité en fonction du champ électrique ζ appliqué obtenue sur des structures de test tamponographiées. Le courant J_{obsc} augmente avec l'épaisseur de la diode comme le prédit le modèle de la génération thermique.

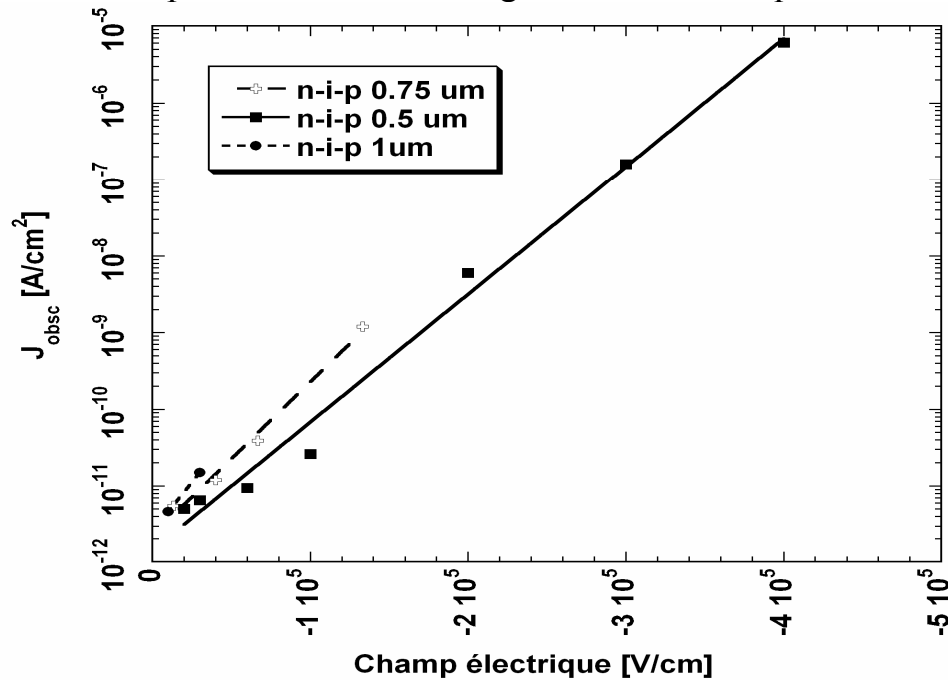


Figure 5.5: Densité de courant d'obscurité en fonction du champ électrique appliqué (V/d). Des diodes avec différentes épaisseurs de couche $\langle i \rangle$ sont représentées. (structures de test tamponographiées, n-i-p, $L = 2\text{mm}$).

5.2.4 L'effets du champ électrique sur J_{th}

Comme le montrent les figures précédentes la densité de courant d'obscurité n'est pas constante en fonction du champ électrique ou de la tension appliquée (Fig.5.4-5.5). Plus la polarisation augmente plus J_{obsc} devient grand. Et cela malgré le fait qu'aucune équation du modèle de génération thermique ne tienne compte d'une dépendance de J_{th} en tension.

Afin d'expliquer cette dépendance en tension de la densité de courant d'obscurité J_{obsc} deux mécanismes différents peuvent être considérés [48]:

- A. Le processus de génération thermique est influencé par le champ électrique (effet Poole-Frenkel) [49]

B. Le nombre de centres de générations actifs augmente avec la tension appliquée (déplacement des quasis niveaux de Fermi E_{Fn} et E_{Fp})

Le premier mécanisme est utilisé en combinaison avec le second par Arsch et Fonasch [35, 36] dans leur simulation avec le programme AMPS et par le groupe de Palaiseau avec la modélisation ASDMP [42]. Les autres auteurs [28, 32, 40, 50-54] prennent en considérations le premier mécanisme exclusivement.

A. Effet Poole-Frenkel

Dans le paragraphe précédent l'influence de la polarisation a pu être mise en évidence. En reprenant l'expression de J_{th} (Equ.4.55) force est de constater qu'aucun paramètre ne tient compte de la polarisation appliquée au détecteur. En réalité il faut tenir compte de l'effet de champ en multipliant J_{th} par un terme tenant compte de l'influence de la tension appliquée V_A :

$$J'_{th} = J_{th} \cdot e^{q\Delta V(V_A)/kT} \quad (5.6)$$

La différence d'énergie $\Delta E(V_A)$ représente la réduction de la barrière énergétique vue par un électron piégé pour une tension V_A . L'effet Poole-Frenkel, permet de modéliser l'émission d'un électron piégé depuis un puits de Coulomb en présence d'un champ électrique. La différence de barrière induite par le champ appliqué, donne pour l'effet Poole-Frenkel :

$$\Delta V_{PF}(V_A) = \sqrt{\frac{q(V_A + V_B)}{\pi\epsilon_0\epsilon_{Si}d}} \quad (5.7)$$

où ϵ_0 qui est la constante diélectrique du a-Si:H. La somme de la tension appliquée V_A et du potentiel interne V_B divisée par l'épaisseur d de la couche intrinsèque donne le champ électrique moyen total.

B. Variation du nombre de centres de génération en fonction de la polarisation.

Outre l'effet Poole-Frenkel décrit ci-dessus, la variation du nombre de centre de génération en fonction de la polarisation doit être prit en considération.

Cet effet est lié au déplacement des quasis niveaux de Fermi des trous E_{Fp} et des électrons E_{Fn} sous l'influence du champ électrique appliqué. Afin de compenser le déséquilibre engendré par la polarisation

externe, ces derniers s'écartent d'une quantité qV_A . Ainsi les centres de génération, soit les défauts situés entre les quasis niveaux Fermi E_{Fp} et E_{Fn} participent au processus de génération. En effet les porteurs piégés dans cette zone auront tendance à être émis vers les bandes de conduction et de valences respectivement s'il s'agit de trous ou d'électrons.

Afin d'illustrer et de mieux comprendre ce mécanisme, l'utilisation d'un programme de simulation est nécessaire. Le modèle simplifié présenté dans le chapitre précédent (chapitre 4) à cause des approximations utilisées ne permet pas de visualiser cet effet.

L'influence de la polarisation sur le taux de génération peut être observé dans les simulations effectuées par Arsich et Fonash avec AMPS [35, 36]. Dans le cadre de ce travail quelques simulations avec le programme ASDMP [42-45] ont pu être effectuées.

Pour cette simulation les paramètres du a-Si:H ont été utilisés [42, 55, 56]. L'effet Poole-Frenkel est également implémenté. De plus entre la couche <i> et la <p> une fine couche d'une dizaine de nm d'épaisseur très défectueuse a été introduite. Ceci permet d'évaluer l'influence d'une couche défectueuse à l'interface p-i [42, 55, 56].

Les diagrammes de bandes simulés en fonction de la tension de polarisation appliquée sont illustrés à la Fig.5.6. Les bandes de valence et de conduction sont indiquées ainsi que les quasis niveaux Fermi des trous et des électrons. La surface comprise entre E_{Fp} et E_{Fn} devient de plus en plus grande avec l'augmentation de la tension appliquée.

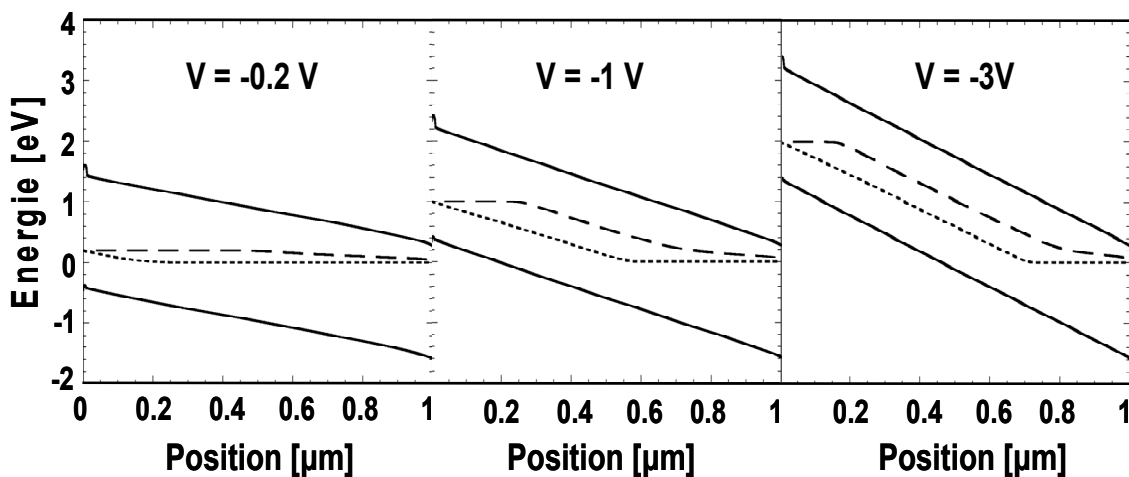


Figure 5.6 : Diagramme des bandes simulé pour le cas du a-Si:H pour différentes tensions de polarisation. Les bandes de valence et de conduction (E_C et E_V) sont indiquées ainsi que les quasis niveaux Fermi des trous et des électrons (E_{Fp} et E_{Fn}).

Comme le montre la Fig.5.7 le taux de génération thermique G_{th} est dépendant de la tension de polarisation. Pour une tension de $V = -0.2$ V, G_{th} est maximum pour une distance d'environ $0.4 \mu m$ depuis le côté p.

Pour des tensions plus élevées, un plateau où la génération est maximum se forme. Celui-ci s'étend de plus en plus vers les couches

dopées. Cet élargissement du plateau est dû au déplacement des quasins niveaux de Fermi E_{Fp} et E_{Fn} qui s'écartent sous l'influence du champ électrique. La légère augmentation du niveau maximum de génération est due à l'effet Poole-Frenkel. Sans cette contribution le plateau resterait au même niveau, même pour des tensions plus élevées.

L'influence de l'insertion de la couche défectueuse à l'interface p-i est clairement visible proche de la position 0. En effet la présence d'un pic de génération à cet endroit est constatée. Celui-ci sera d'autant plus important que la densité de défauts dans cette zone sera élevée. Une interface défectueuse peut donc fortement augmenter la génération thermique et ainsi provoquer une hausse du courant d'obscurité [42, 55].

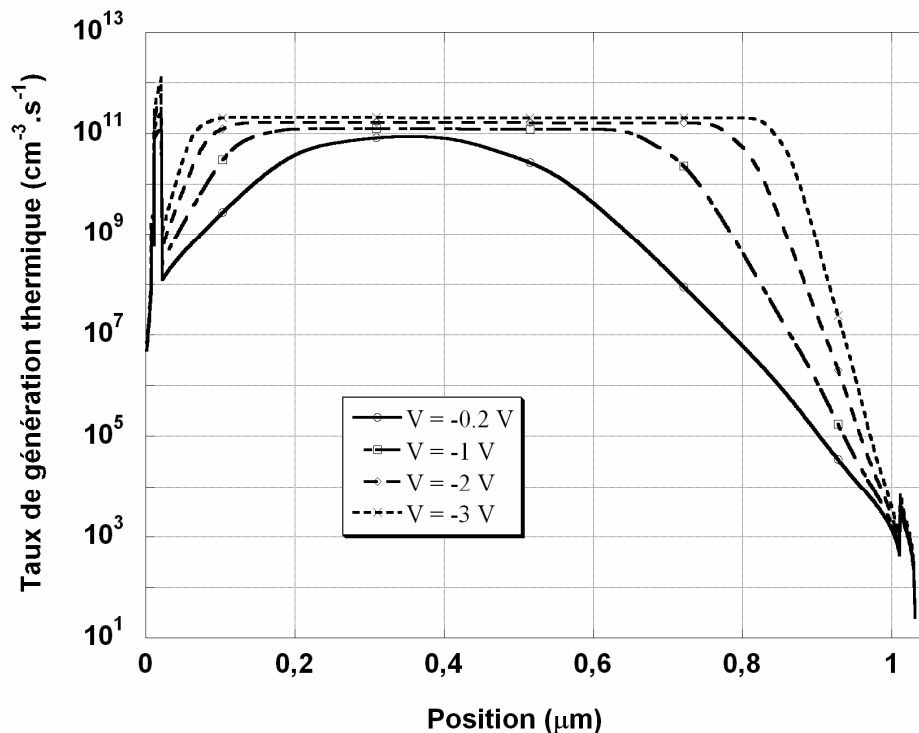


Figure 5.7 : Taux de génération thermique en fonction de la position à l'intérieure de la diode. Pour une jonction avec une densité de défaut $N_{<i> = 5.10^{15} \text{ cm}^{-3}$ pour la couche i et $N_{p-i} = 5.10^{17} \text{ cm}^{-3}$ à l'interface p-i. La génération proche de l'interface i-p (position proche de 0) devient de plus en plus importante avec l'augmentation de V .

Cette simulation permet de comprendre l'influence des différents mécanismes présents sur le taux de génération thermique et donc également sur le courant d'obscurité :

- Effet Poole-Frenkel : augmentation du maximum de G_{th} en fonction de la polarisation.
- Déplacement de E_{Fp} et E_{Fn} : élargissement du plateau vers les couches dopées.
- Interface p-i défectueuse : pic local de G_{th} .

5.2.5 Les deux différentes configurations de diodes considérées

Ici, les deux principales configurations de diodes a-Si:H utilisées sont présentées. Le premier type de diode a une configuration dite ‘n-i-p’ avec successivement les couches métal-n-i-p-ITO, dont la fabrication est décrite au paragraphe §3.2.1. Le deuxième type est dit ‘métal-i-p’ et dans ce cas, la couche <n> est absente. Le diagramme de bande est présenté schématiquement (et de façon simplifiée) dans la Fig.5.8a pour ces deux configurations. La densité de courant J_{obsc} en fonction de la polarisation qui est présentée dans la Fig.5.8b permet de comparer les configurations n-i-p et métal-i-p quant à leur performances.

Pour une tension de 1 V les valeurs mesurées sont identiques. Par contre en augmentant la tension les courbes s'écartent de plus en plus. La configuration métal-i-p est plus sensible à l'effet du champ ξ . Néanmoins dans la plage de tension considérée pour un capteur TFC (1 à 3 V) les deux types de diodes présentent des valeurs de J_{obsc} similaires et suffisamment basses ($< 20 \text{ pA/cm}^2$).

La différence observée s'explique en regardant le profil de génération thermique simulé à l'intérieur de la diode (Fig.5.8c). En effet on constate qu'il y a une différence importante proche du contact métallique. Dans cette zone on voit clairement que pour le cas de la diode métal-i-p la génération thermique est plus importante. De plus, si on suppose que le début de croissance de la couche intrinsèque est une couche à plus haute densité de défaut, la génération thermique devient encore plus importante. En insérant une couche plus défectueuse à l'interface métal-i ($N_{\text{métal-i}} = 1.6 \cdot 10^{18} \text{ cm}^{-3}$ avec une épaisseur 25 nm dans cette simulation) on observe un pic de génération (métal-i- i_{def} -p, Fig.5.8c). La génération thermique est identique du côté p ainsi qu'à l'intérieur de la couche intrinsèque.

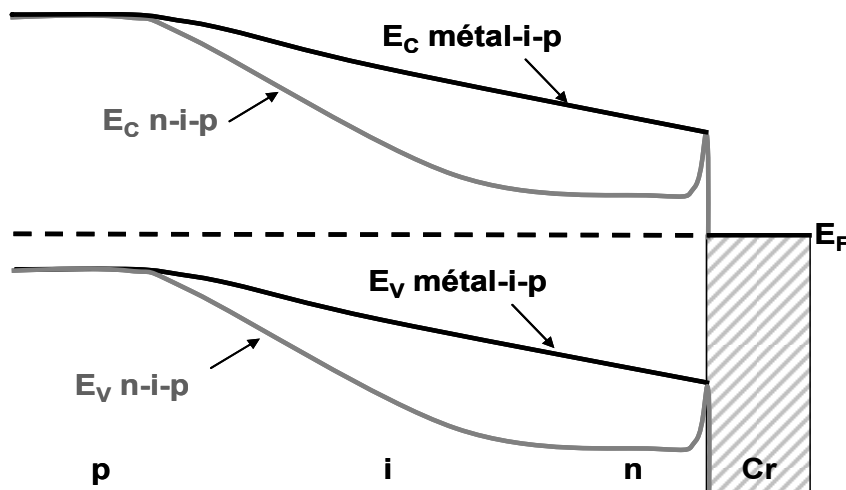


Figure 5.8 a : Diagramme de bande schématisé d'une diode métal-i-p et n-i-p.

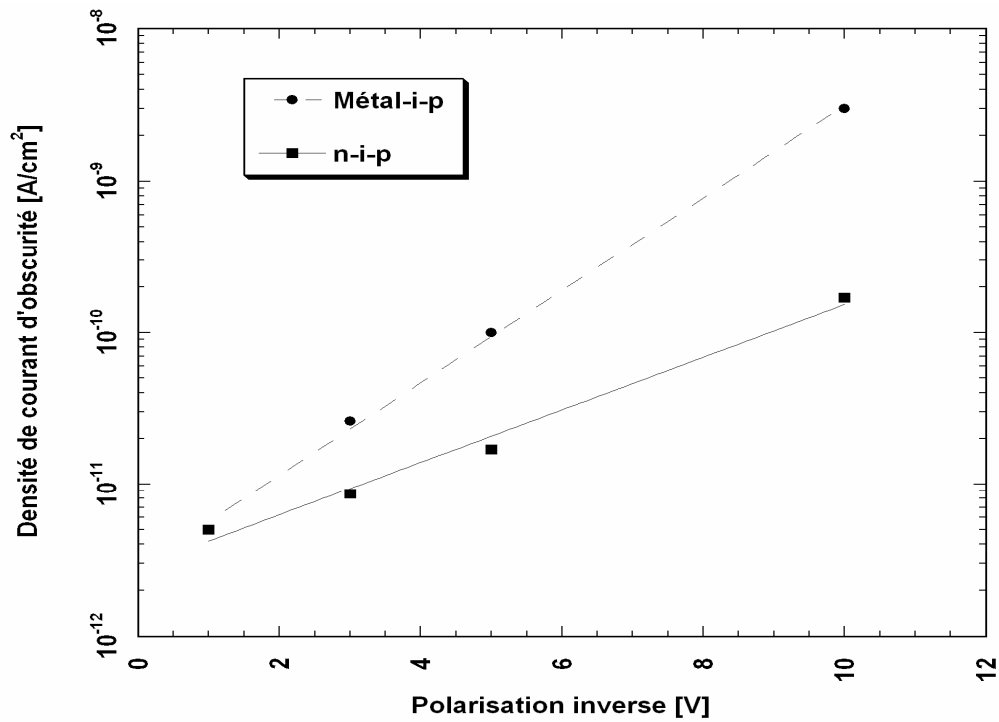


Figure 5.8 b: Densité de courant d'obscurité en fonction de la tension de polarisation pour des diodes de configuration n-i-p et métal-i-p. (structures de tests tamponnées, $L = 2 \text{ mm}$, $d = 0.88 \text{ }\mu\text{m}$).

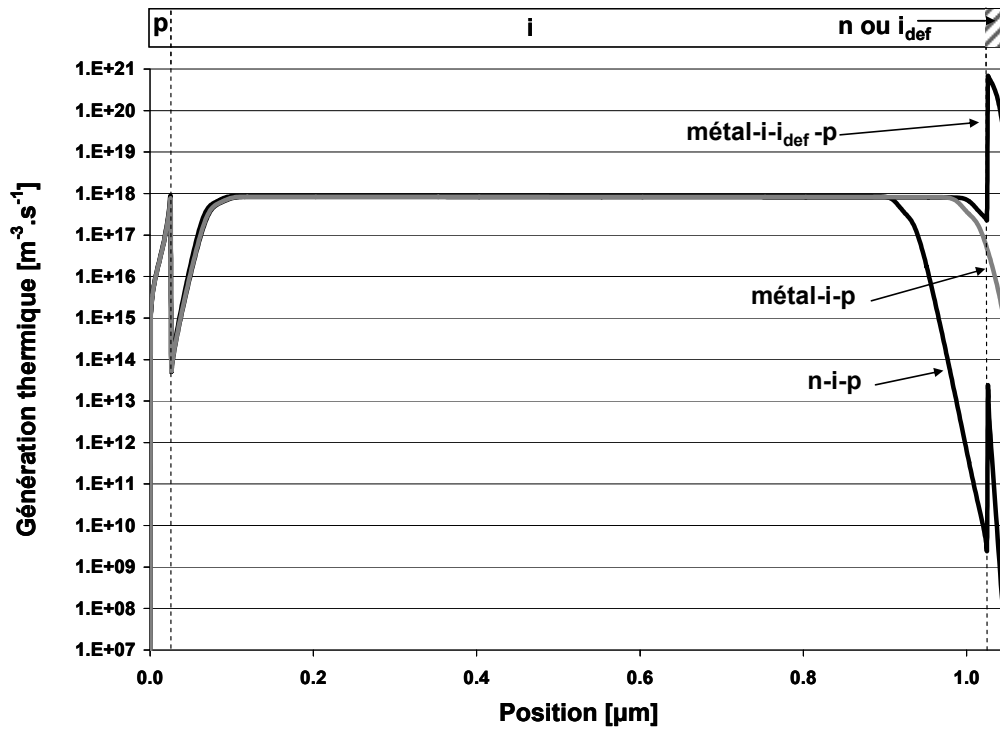


Figure 5.8 c : Simulation à $V = -5V$ de la génération thermique en fonction de la position dans la diode pour le cas d'une diode n-i-p, métal-i-p ainsi qu'une diode métal-i-i_{def}-p où une interface métal-i défectueuse a été ajoutée ($N_{\text{métal-i}} = 1.6 \cdot 10^{18} \text{ cm}^{-3}$ épaisseur 25 nm).

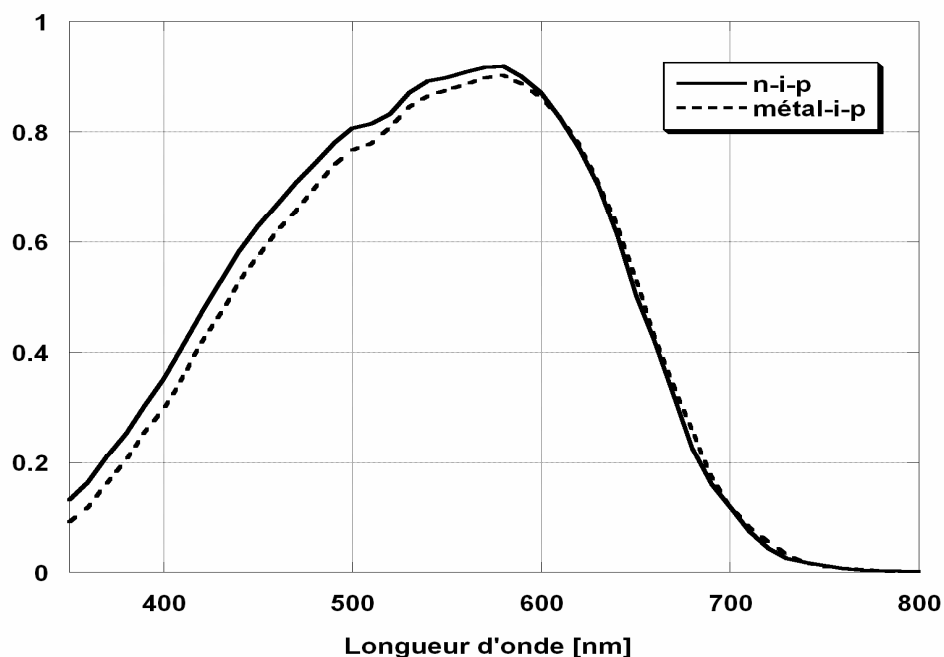


Figure 5.9a: Rendement quantique externe en fonction de la longueur d'onde pour une diode de type n-i-p et métal-i-p. Les deux courbes sont presque identiques mise à part une légère différence en dessous de 500 nm (dans le bleu). Les mesures ont été effectuées avec une polarisation de -3V. La taille des diodes est de 5mm.

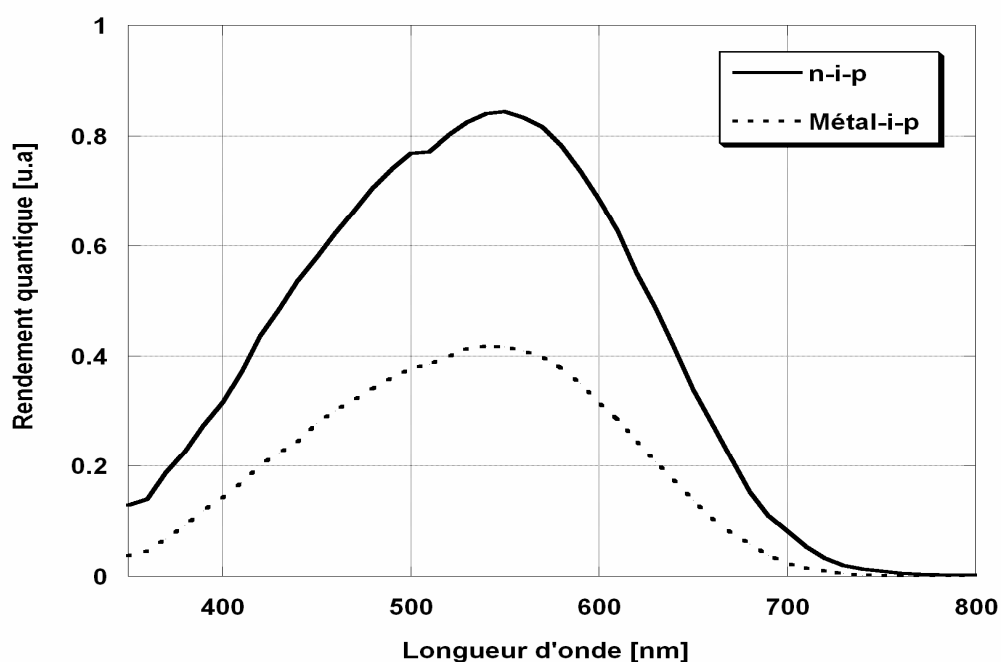


Figure 5.9b : Idem que Fig.5.9a mais pour une polarisation de 0.5V. Dans ce cas la diode n-i-p maintient une réponse plus élevée.

La réponse spectrale de ces deux type de diodes est comparées ci-dessus (Fig.5.9). Tout d'abord le rendement quantique en fonction de la longueur d'onde mesuré pour une polarisation de -3V est représenté. Les

réponses sont presque identiques, sauf une légère différence en dessous de 500 nm, dans la partie bleue du spectre. Une petite différence d'épaisseur de couche <p>, de la couche d'ITO ainsi que la couche <i> qui n'est pas la même peut expliquer cette légère variation.

Par contre l'analyse du rendement quantique pour une polarisation direct de 0.5 V montre clairement (Fig.5.9b) une différence importante entre les deux types de diodes. Dans ce cas le champ électrique induit par la tension directe (condition de fonctionnement d'une cellule photovoltaïque) appliquée s'oppose au champ interne de la diode. La réponse de la diode métal-i-p est nettement inférieure indiquant que le champ interne pour cette configuration est également plus faible. Ceci est du à l'absence de la couche <n> et se voit clairement à la Fig.5.10.

La différence observée pour des polarisations directes n'est pas dramatique puisque pour des polarisations inverses ($V < 0$ condition d'un détecteur) les deux types de diodes exhibent une réponse spectrale similaire.

Les caractéristiques des deux types de diodes présentées ici sont intéressantes en vue d'une intégration verticale sur les puces CMOS. Comme cela sera mis en évidence par la suite la couche <n> jouera un rôle déterminant au niveau des performances des capteurs TFC. La configuration métal-i-p aux performances légèrement inférieures à celle n-i-p sur les structures tamponographiées apportera de clairs avantages lors de l'intégration verticale (§5.3.7, §5.4.4).

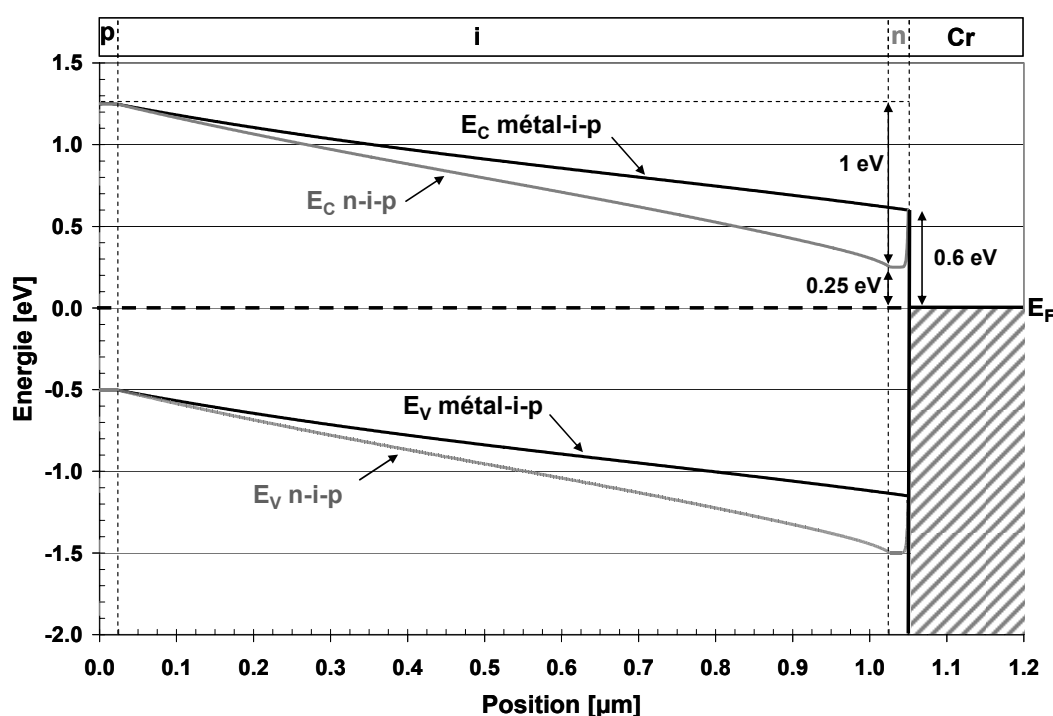


Figure 5.10 : Diagramme de bande d'une diode métal-i-p et n-i-p. (Courbes précises selon simulation avec programme ASA).

5.3 Courants de fuites additionnels liés à l'intégration verticale des diodes a-Si:H

5.3.1 Introduction

Les résultats expérimentaux présentés jusqu'ici (§5.2) ont permis de confirmer les développements théoriques sur le courant d'obscurité. L'influence de la qualité et de l'épaisseur de la couche $\langle i \rangle$ ainsi que du champ électrique ζ sur la génération thermique a été mise en évidence. Tous ces comportements constituent des effets intrinsèques à la diode, principalement liés à la qualité du matériau.

Parallèlement au développement et à l'analyse des structures de test tamponnées sur verre, les diodes a-Si:H ont été intégrées verticalement. D'une part directement sur des puces CMOS dédiées du CSEM (§3.5.2), selon la méthode de fabrication décrite dans le chapitre IV (§3.5.1). D'autre part, des structures de tests "pseudo puces" (§3.4) ont été réalisées. Ces dernières permettent d'avoir plus de flexibilité d'investigation. En effet les différents paramètres, au niveau de la puce, sont fixés par le design de la puce et ne peuvent plus être librement variés (p. ex. épaisseur de la passivation). Par contre, grâce aux structures "pseudo puces", qui reproduisent la configuration des pixels du chip, plusieurs paramètres peuvent être variés de manière contrôlée (§3.4).

Le premier constat est que le transfert des mêmes diodes optimisées sur structures de tests tamponnées directement sur la puce CMOS sans adaptation donne de moins bons résultats. En effet, les valeurs de densités de courant de l'ordre du pA/cm^2 mesurées sur les structures tamponnées n'ont pas pu être approchées sur des pixels intégrés verticalement avec les mêmes diodes. Des courants de fuites additionnels sont observés.

L'origine de ces fuites et les effets qui sont liés à la configuration particulière des détecteurs est décrite ici. Ils constituent des effets extrinsèques additionnels à ceux liés strictement au matériau.

Grâce à l'analyse effectuée sur des structures de test "pseudo puces" différents aspects qui contribuent aux courants de fuites sont mis en évidence :

- Effet de la taille des détecteurs
- Influence du type de configuration des pixels (ouverture, recouvrement, épaisseur de passivation, type de diode)

A la suite des résultats obtenus, un modèle simple avec trois contributions (j_1 , j_2 , j_3) au courant d'obscurité est proposé. Les composantes suivantes sont incluses:

- j_1 proportionnelle à la surface du détecteur
- j_2 due à un effet de bord périphérique
- j_3 liée à des effets de coins

Dans le paragraphe §5.4, l'analyse MEB-EBIC d'un capteur TFC permet d'illustrer clairement l'origine des courants de fuites additionnels. Une preuve visuelle de la présence d'un effet de bord périphérique ainsi que celle d'une contribution de coins est ainsi fournie.

Ensuite différentes solutions sont proposées afin de limiter ou de supprimer les courants de fuites additionnels liés à ces effets de bord et de coins. Des capteurs TFC ainsi améliorés sont analysés (§5.5). Ceci conduit à dégager la meilleure approche possible afin de minimiser le courant d'obscurité. La combinaison d'une diode de type métal-i-p intégrée verticalement sur une puce CMOS non passivée est clairement avantageuse dans ce sens.

Remarque en ce qui concerne la terminologie utilisée : J_{obsc} est le terme général de densité de courant d'obscurité; il inclut toutes les sources possibles dont le terme J_{th} utilisé pour décrire la composante de J_{obsc} due à la génération thermique. Ici lorsqu'il est question de courants de fuites additionnels, il s'agit de composantes de J_{obsc} autres que J_{th} . Elles correspondent aux composantes de bords périphériques ou de coins décrites plus loin (j_2 et j_3). J_{th} dans ce modèle correspond au terme j_1 .

5.3.2 Les effets de taille sur I_{obsc}

L'intégration verticale sur puce CMOS directe, sans adaptation, des mêmes diodes optimisées sur structures de tests tampographiées a donné de mauvais résultats. En effet, dans la phase de validation des valeurs de densités de courant de plusieurs dizaines de nA/cm^2 sont mesurées sur les capteurs TFC. La présence de courants de fuites additionnels étant mise en cause afin d'expliquer l'augmentation de J_{obsc} observée, des structures de test "pseudo puces" sont étudiées pour comprendre les phénomènes en jeux.

Les mesures présentées ci-dessous (Fig.5.11) ont été obtenues sur structures "pseudo puces" où la taille des pixels varie (50, 100, 200 μm de côté) et pour une épaisseur de SiO_2 de 2 μm déposé par PECVD à basse température (90°C) comme couche de passivation.

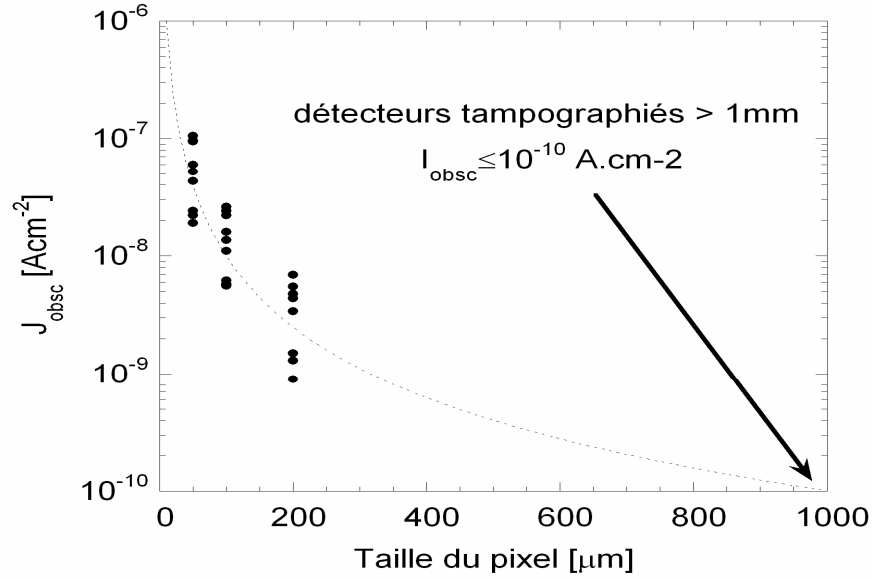


Figure 5.11: Densité de courant J_{obs} en fonction de la taille du pixel (polarisation - 1V). La courbe en pointillé est une interpolation des données expérimentales. La flèche indique les valeurs atteintes sur des structures de test tampographiées de taille millimétrique (§5.2.5).

Comme dans le cas des capteurs TFC de la phase de validation, des densités de courant J_{obs} élevées sont observées. Pour les pixels de 200 μm des valeurs de l'ordre de quelques nA/cm^2 à plusieurs dizaines de nA/cm^2 pour les pixels plus petits sont mesurées. Un effet de taille important sur J_{obs} est remarqué.

Pour des détecteurs intégrés verticalement de taille inférieure à 1 mm une augmentation importante de J_{obs} est donc observée.

5.3.3 La configuration d'un pixel après intégration verticale

Les aspects qui ressortent des mesures présentées ci-dessus sont :

- Densité de courant J_{obs} beaucoup plus élevée que sur les structures de test tampographiées
- Effet du champ électrique important sur J_{obs}
- Forte influence de la taille des pixels sur J_{obs}

Afin de comprendre et expliquer les comportements observés aussi bien sur les capteurs TFC monolithiques réalisés dans la phase de validation qu'au niveau des structures "pseudo puces", il est nécessaire de se représenter le contexte de l'intégration verticale.

Dans le cas d'une intégration verticale, les contacts métalliques sont entourés d'une couche de passivation plus au moins épaisse suivant la technologie. Vu de profil, l'électrode se trouve au fond d'un puit d'environ 1 μm pour les circuits intégrés d'Alcatel-Mietec (puces du

CSEM) (Fig.5.12). La couche de passivation étant constituée d'une couche d'oxyde SiO_2 sur laquelle est déposée une fine couche de nitrure Si_3N_4 .

La même situation peut être reproduite avec les structures de test "pseudo puces" avec l'avantage de pouvoir varier l'épaisseur de la passivation ainsi que la taille du pixel.

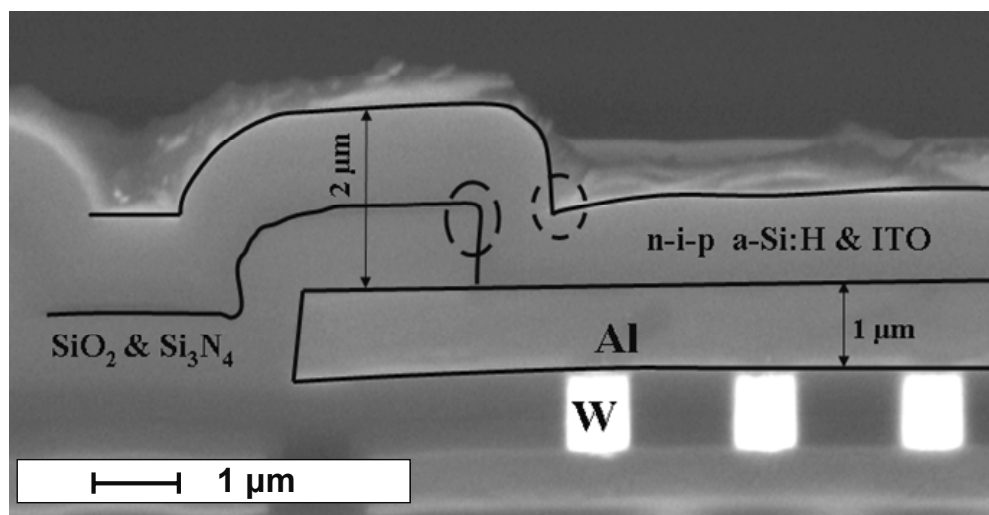


Figure 5.12 : Image MEB d'une coupe transversale d'un capteur TFC. Le contact arrière en aluminium, la couche de passivation, ainsi que la diode n-i-p et le contact avant en ITO se distinguent. Les interfaces ont été mises en évidence par les traits noirs. La passivation recouvre une partie de l'alu. Deux coins sont présents et entourés par les cercles en pointillé.

Les couches n-i-p a-Si:H ainsi que le contact avant d'ITO sont déposés à l'intérieur de ce puit formé par la passivation. Une coupe visualisée au microscope électronique à balayage (MEB ou Scanning Electron Microscope – SEM) permet d'observer cette configuration (Fig.5.12).

L'électrode métallique est partiellement recouverte par la couche de passivation. Le métal utilisé est un alliage d'aluminium contenant du Si (la composition exacte n'est pas connue et l'information n'est pas divulguée par la fonderie). Le contenu de Si a pour fonction de limiter l'effet de "spicking". En effet la solubilité du Si dans l'Al est élevée. Si une couche de Si est en contact avec une couche d'Al, le Si aura tendance à se dissoudre dans la couche d'Al. Les espaces vides ainsi laissés dans la couche de Si seront remplis par de l'Al. Ce phénomène est appelé "spicking" en anglais. Ainsi en ajoutant au préalable du Si ce phénomène qui tend à dégrader les composants électroniques réalisés sur des couches d'aluminium se trouve limité.

Les différents niveaux métalliques utilisés dans la technologie CMOS sont connectés par des plots ("vias" en anglais) en tungstène (parties blanches Fig.5.12). Ils sont isolés les uns des autres par du SiO_2 .

Les couches a-Si:H épousent de manière conforme le profil topologique du puit. La présence de deux coins est observée. Le premier étant celui créé par le bord de la couche de passivation (cercle pointillé de gauche Fig.5.12). Le deuxième se trouve en face du premier au niveau des couches <p> et d'ITO. Ce bord est dû à la rencontre des fronts de croissance du a-Si:H sur le flanc de la passivation et sur le métal (voir aussi §5.4).

La présence de ce bord peut provoquer des effets de champ électrique indésirables et induire de cette façon des fuites de courant supplémentaires. Ce phénomène est schématisé par les flèches en gras (Fig.5.13). Les flèches plus fines représentent le champ électrique au milieu de la diode qui n'est pas perturbé par ces effets de bord.

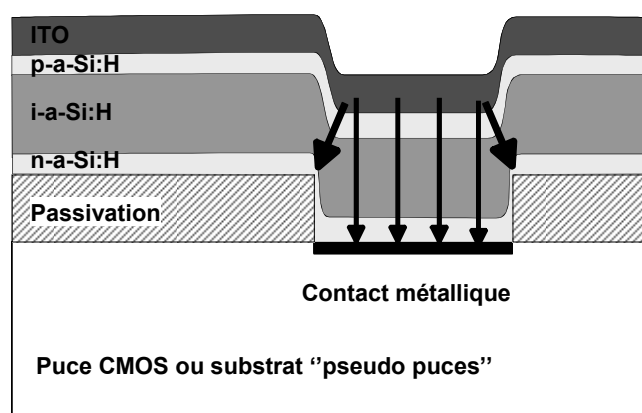


Figure 5.13 : Coupe schématique d'un pixel intégré verticalement sur une électrode métallique entourée d'une couche de passivation (puit). Les bords de la passivation provoquent un effet sur le champ électrique qui est indiqué par les flèches en gras.

Il est à ajouter que l'interface entre le flanc de la passivation et le a-Si:H peut être défectueux. De plus la croissance du a-Si:H sur l'électrode arrière ou au contact de la passivation peut être différent, induisant des différences au niveau de la qualité du matériau.

De manière intuitive il est possible de supposer que ces bords soient responsables de l'effet de champ sur J_{obsc} observé en pratique sur les détecteurs TFC et les structures "pseudo puces". Ces effets de bords sont présents sur toute la périphérie du pixel. L'effet sur J_{obsc} observé en fonction de la taille du pixel pourrait trouver là son origine. De cette manière l'augmentation de J_{obsc} dans le cas d'une intégration verticale pourrait être expliquée. Son origine serait donc liée à la configuration du pixel, à sa géométrie et à la topologie de la puce.

5.3.4 Les différentes composantes d' I_{obsc}

Afin d'identifier les différentes composantes du courant d'obscurité il convient d'avoir un outil simple. Tout d'abord, le courant

d'obscurité a une composante due à la génération thermique de charges dans la couche intrinsèque (chapitre 4). La génération thermique est liée à l'épaisseur de la diode, au "gap optique" et à la densité de défauts présents dans le matériau. L'intérêt ici est que cette composante est proportionnelle à la surface du détecteur.

Ensuite, pour les capteurs TFC et les "pseudo puces" des fuites supplémentaires de courant ont été mises en évidence. Il semblerait que ces courants de fuites additionnels soient liés à des effets de bords provoquant une injection périphérique de charges. Ceci étant indicatif que les fuites sont proportionnelles au périmètre du pixel.

Finalement une troisième composante peut être ajoutée, dépendantes ni du périmètre, ni de la surface. C'est-à-dire une constante prenant en compte des effets toujours présents quelque soit la taille du pixel. Des effets de coins par exemple. Ou tout autre effet indépendant d'un facteur dimensionnel (effets ponctuels).

Le courant d'obscurité d'une photodiode peut donc être modélisé par trois composantes, une proportionnelle à la surface, l'autre au périmètre du capteur et finalement une dernière indépendante de la taille du pixel (constante) selon l'équation suivante :

$$I_{obs} = j_1(L^2) + j_2(4L) + j_3 \quad [A] \quad (5.8)$$

où L est la longueur du pixel, j_1 est le terme de génération proportionnel à la surface du détecteur [A/cm^2], j_2 celui périphérique [A/cm], et finalement j_3 le facteur indépendant de la taille [A]. En divisant l'Equ.5.8 par la longueur L la notation suivante est obtenue:

$$\frac{I_{obs}}{L} = j_1 L + 4j_2 + \frac{j_3}{L} \quad [A/cm] \quad (5.9)$$

En faisant abstraction dans un premier temps du terme contenant j_3 , cela donne l'équation d'une simple droite. De cette manière le terme j_1 correspond à la pente de la droite. L'intersection de cette droite pour $L = 0$ permet de déduire j_2 ($j_2 = [i/L(0)]/4$). Le terme j_3 dans cette représentation varie en $1/L$, son effet devenant important plus L devient petit.

La Fig.5.14 illustre bien l'influence des différentes composantes du modèle simple présenté ici. La composante j_1 est donnée par la pente de la droite. L'ajout de la composante périphérique j_2 déplace parallèlement la droite vers le haut. Le terme j_3 provoque la courbure vers le haut pour les petits pixels.

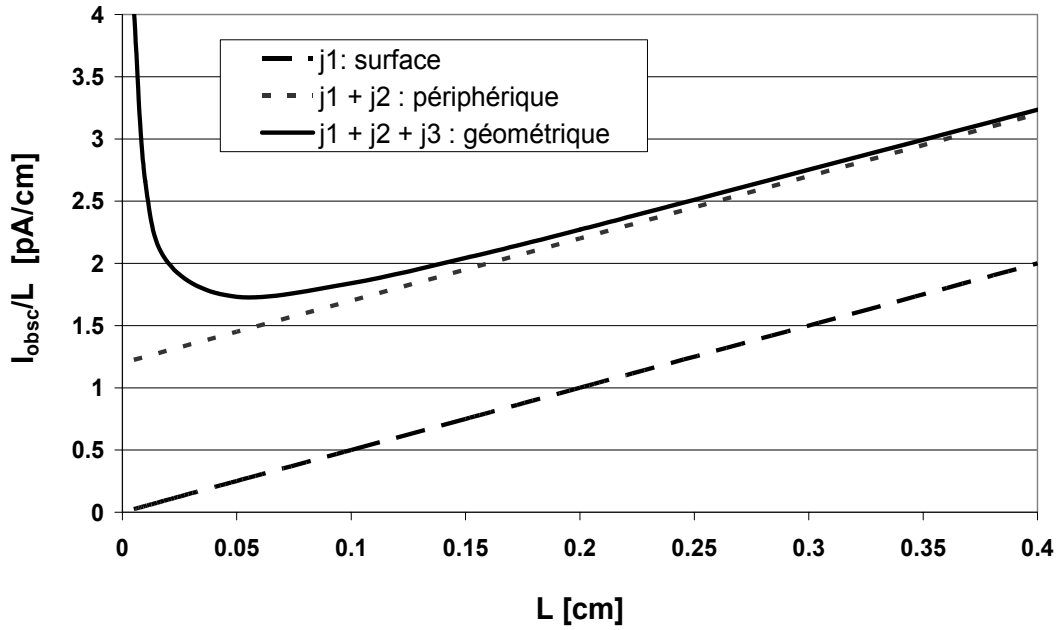


Figure 5.14 : Illustration schématique de l'influence des termes j_1 , j_2 , j_3 de l'Equ.5.9 qui constituent les différentes composantes du courant I_{obs} . La composante j_1 liée à la surface du détecteur correspond à la pente de la droite. Le terme j_2 est déterminé par la valeur de I_{obs}/L pour $L = 0$. La contribution de la constante j_3 devient dominante pour de très petits pixels. (Courbes montrant le principe, calculées à partir de valeurs typiques pour des diodes n-i-p en a-Si:H)

En effectuant des mesures d' I_{obs} en fonction de la taille des pixels et en les reportant dans un graphe I_{obs}/L en fonction de L , une représentation facile à visualiser et pratique pour l'analyse des données est obtenue.

Un modèle similaire a déjà été proposé par S. Schiff et R. Street [57]. Il ne comprenait que les composantes j_1 et j_2 . Dans leur article l'éventualité d'une troisième contribution est mentionnée. Néanmoins dans leur cas l'effet de ce troisième terme était, selon eux, insignifiant. Ils considèrent dans leur travail, des pixels de tailles allant de 100 μm à 4 mm.

Il faut également spécifier que dans leur cas il ne s'agissait pas d'une intégration verticale. Au contraire la structuration des diodes était effectuée après dépôt par attaque chimique et plasma. Les détecteurs étaient ensuite passivés. Il s'agit dans leur cas d'une structuration par "en dessus" semblable à celle utilisée pour les structures de tests tampographiées, avec en plus une étape finale de passivation.

Cette méthode de fabrication semble donc éliminer la contribution de la composante j_3 au courant I_{obs} . Par contre l'intégration verticale telle qu'illustrée à la Fig.5.13 est responsable de l'apparition du terme j_3 . Les résultats obtenus dans les prochains paragraphes ainsi que l'analyse EBIC effectuée sur capteur TFC (§5.4) vont dans la direction d'une injection

constante de courant dans les coins de la diode comme origine de la composante j_3 .

5.3.5 L'influence de l'épaisseur de la passivation sur J_{obs}

Pour déterminer l'influence de la hauteur de la passivation sur la densité de courant J_{obs} une série de structures "pseudo puces" ont été réalisées (§3.4).

La présence de la couche de SiO_2 est mise en cause pour expliquer l'apparition de courants de fuites supplémentaires induits par des effets de champ dans les bords et dans les coins du pixel. Afin de démontrer cela des mesures en fonction de l'épaisseur d'oxyde ont été effectuées. Elles sont présentées ci-dessous (Fig.5.15).

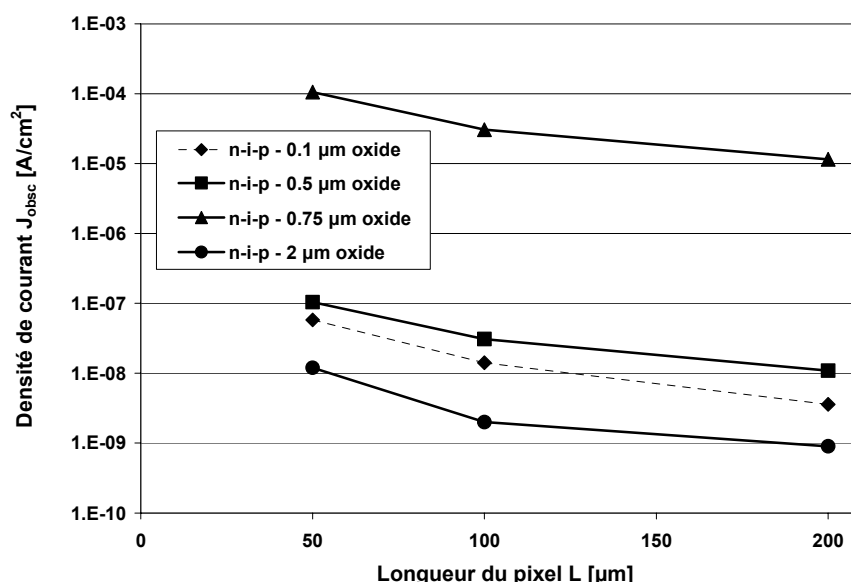


Figure 5.15 : Densité de courant J_{obs} mesurée en fonction de la taille du pixel. Des structures "pseudo puces" ont été réalisées avec la même diode n-i-p de 1 μm d'épaisseur. Par contre l'épaisseur de SiO_2 utilisée pour la passivation varie de 0.1 à 2 μm comme indiqué dans la légende. La tension de polarisation est de -1V.

Pour les quatre échantillons J_{obs} augmente avec la diminution de la taille du pixel. Un effet de taille est à nouveau mis en évidence. En ce qui concerne l'effet de l'épaisseur de SiO_2 , les valeurs plus basses sont obtenues pour l'oxyde le plus épais (2μm). Pour les trois autres cas, J_{obs} augmente avec l'épaisseur de SiO_2 . Une grande augmentation de densité de courant est observée pour 0.75 μm d'oxyde.

L'utilisation de la représentation I_{obs}/L en fonction de L permet de mettre en évidence la contribution des trois composantes de l'Equ.5.9. La Fig.5.16 reproduit les mêmes mesures que celles de la Fig.5.17 mais en multipliant J_{obs} (A/cm^2) par L afin d'obtenir une densité linéique de courant (A/cm). En pointillé sont représentées les courbes de corrélations

déterminées en ajustant les paramètres j_1 , j_2 et j_3 (Equ.5.9), ceci pour chaque épaisseur d'oxyde.

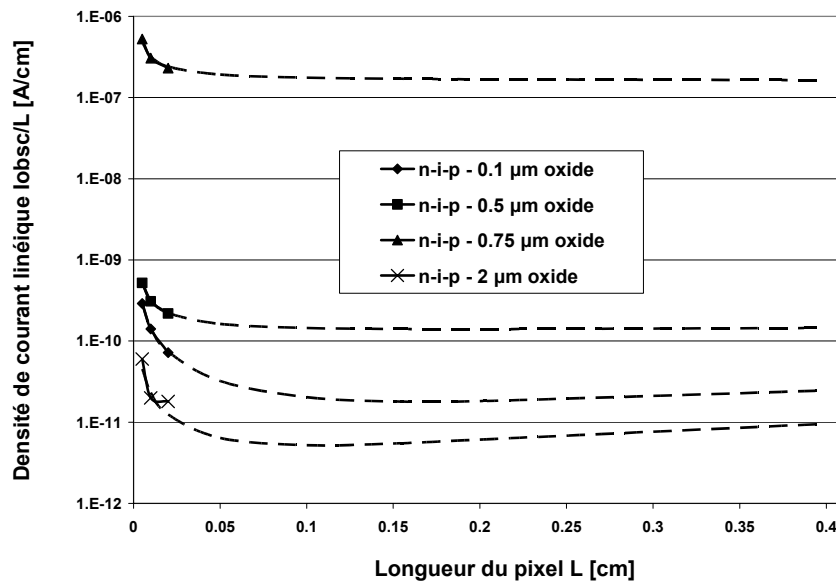


Figure 5.16 : Mesures expérimentales de la densité linéique de courant d'obscurité effectuées sur les structures "pseudo-puces" en fonction de la taille L des pixels. Les valeurs calculées à partir du modèle décrit ci-dessus permettent de corréliser les mesures expérimentales.

Il est clair qu'avec seulement trois points de mesures il est un peu hasardeux de vouloir interpréter les courbes et les comparer avec le modèle à trois composantes d' I_{obsc} . Néanmoins la courbure montante exhibée par les mesures expérimentales est un fait incontestable. Ceci indique qu'un terme de type j_3 est forcément présent parmi les composantes du courant d'obscurité. En effet en ne tenant compte que d'une composante proportionnelle à la surface (j_1) et d'une composante périphérique (j_2), la courbure observée pour les petits pixels n'est pas explicable. Une composante d' I_{obsc} indépendante de paramètres dimensionnels tel qu'un effet de coin doit forcément être présente.

Finalement le fait que ce modèle (avec les termes j_1 et j_2) a déjà été proposé [57] et que sa validité a été confirmée dans cette première étude est une indication supplémentaire de son utilité. Le troisième terme j_3 , ajouté ici, avait également été mentionné par [57], mais était négligeable. La différence du type de structuration utilisée expliquerait ce fait.

En analysant la Fig.5.16 on remarque clairement que la composante j_3 doit effectivement être utilisée pour obtenir la courbure exhibée par les données expérimentales. L'utilisation de j_1 et j_2 uniquement ne suffisent pas.

La composante j_1 n'a pas beaucoup d'influence pour de si petits pixels car les deux autres sont largement dominantes. Une valeur raisonnable de j_1 peut être choisie par rapport aux mesures effectuées sur

les structures tampographiées. En effet pour des pixels structurés par en dessus de taille supérieure au millimètre des valeurs de J_{obs} de l'ordre de 1 à 10 pA/cm² ont été démontrées. Dans ce cas une valeur $j_1 = 5 \cdot 10^{-11}$ A/cm² a été choisie. Elle semble raisonnable en tenant compte qu'il s'agit d'une intégration verticale et de l'expérience acquise avec les détecteurs tampographiés. Le terme j_1 est supposé identique pour tous les échantillons, puisque à priori il dépend de la qualité du matériau principalement.

C'est donc le comportement de j_2 et j_3 qui est le plus intéressant puisque dominant. Le Tab.5.2 donne les valeurs des trois paramètres du modèle. Les valeurs j_2 et j_3 augmentent avec l'épaisseur d'oxyde. Pour une épaisseur encore plus grande (2 µm) elles retombent proche des valeurs de départ.

Composantes	j_1 [A/cm ²]	j_2 [A/cm]	j_3 [A]
n-i-p - 2 µm oxyde	$5 \cdot 10^{-11}$	$2.5 \cdot 10^{-13}$	$2.2 \cdot 10^{-13}$
n-i-p - 0.1 µm oxyde	$5 \cdot 10^{-11}$	$2.5 \cdot 10^{-13}$	$1.4 \cdot 10^{-12}$
n-i-p - 0.5 µm oxyde	$5 \cdot 10^{-11}$	$3 \cdot 10^{-11}$	$2 \cdot 10^{-12}$
n-i-p - 0.75 µm oxyde	$5 \cdot 10^{-11}$	$4 \cdot 10^{-8}$	$1.6 \cdot 10^{-9}$

Tableau 5.2 : Valeurs des termes j_1 , j_2 , j_3 de l'Equ.5.9 utilisées pour corrélérer les mesures présentées à la Fig.5.18.

Afin de se rendre compte et de pouvoir mieux comparer l'influence des différentes composantes d' I_{obs} il est utile de les représenter en termes de densité de courant équivalente (A/cm²). Ceci pour une taille donnée de pixel. La Fig.5.17 montre l'évolution des termes j_2 et j_3 en fonction de l'épaisseur d'oxyde pour les pixels de 50 µm. La contribution de j_2 augmente et atteint son maximum pour une épaisseur de SiO₂ de 0.75 µm, puis pour celui de 2 µm rechute à la même valeur que le pixel de 0.1 µm. Le cas de l'évolution de j_3 est similaire bien que sa contribution soit plus importante. L'oxyde épais semble favoriser la diminution de la contribution de la composante j_3 .

Pour expliquer les tendances qui ressortent de la présente analyse il faut se représenter les différentes configurations du pixel rencontrées suivant l'épaisseur de la couche de passivation. La Fig.5.18 illustre schématiquement la coupe transversale d'une diode (1 µm) selon l'épaisseur de SiO₂. Ces représentations s'appuient sur le résultat expérimental obtenu par une image MEB d'une section d'un pixel (Fig.5.12).

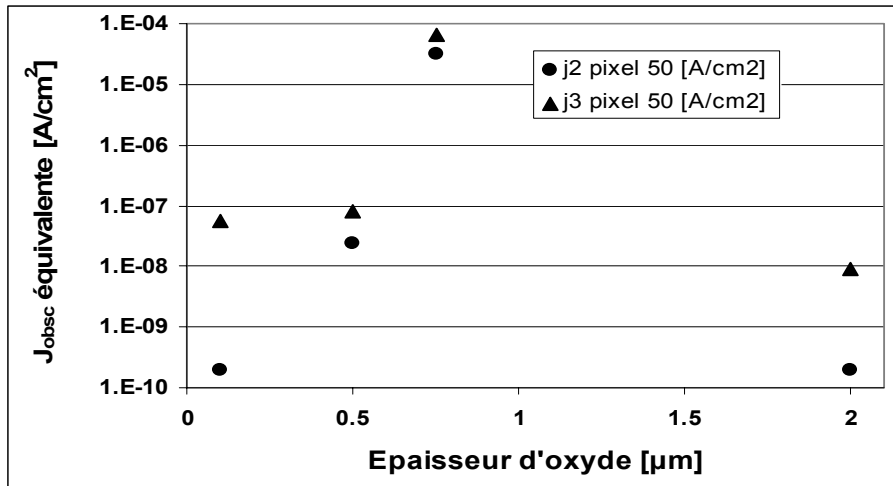


Figure 5.17 : Densité de courant équivalente j_2 et j_3 pour les pixels de 50 μm en fonction de l'épaisseur d'oxyde SiO_2 . La valeur de j_1 est supposée constante et égale $5.10^{-11} \text{ A/cm}^2$.

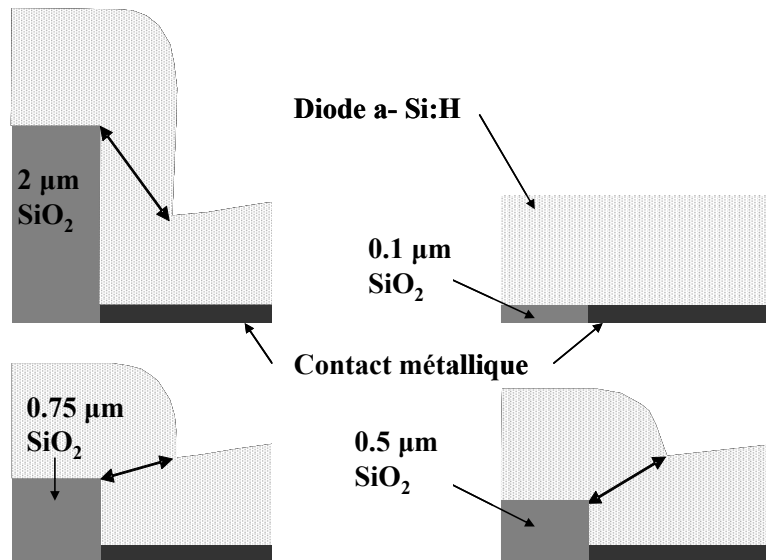


Figure 5.18 : Vue en coupe schématique d'un pixel. La surface hachurée correspond aux couches amorphes et à la couche d'ITO qui constitue la diode (épaisseur 1 μm). Le cas pour différentes épaisseurs d'oxyde a été représenté. La flèche indique la distance entre le coin de la passivation et celui supérieur de la diode.

La flèche indique la distance entre le coin de la passivation et celui de la diode (bord de croissance Fig.5.12). Plus cette distance est petite plus les courants de fuites mesurés semblent être grands. Les valeurs de densité de courant d'obscurité les plus basses sont observées pour les cas de 2 μm et de 0.1 μm d'oxyde. Pour le cas épais le coin de la passivation se trouve loin et au-dessus de celui de la diode. Dans le cas 0.1 μm d'oxyde la distance est également grande.

Les valeurs de J_{obs} semblent donc dépendre de l'épaisseur de la passivation. Comme cela sera mis en évidence plus loin (§5.4), le bord de croissance joue un rôle très important.

5.3.6 L'effet de l'ouverture dans la passivation sur I_{obsc}

La caractéristique qui est supposée expliquer la diminution de j_3 dans le cas d'un oxyde épais a suggéré l'investigation d'un autre paramètre des structures "pseudo puces". En effet l'éloignement vertical du coin de la passivation de l'électrode semble permettre de réduire la collection du courant injecté j_3 . Pour cette raison des pixels avec une ouverture dans la passivation plus grande que la surface du contact métallique, ont été réalisés. Ceci afin d'obtenir un éloignement non pas vertical mais au contraire latéral du bord de SiO_2 .

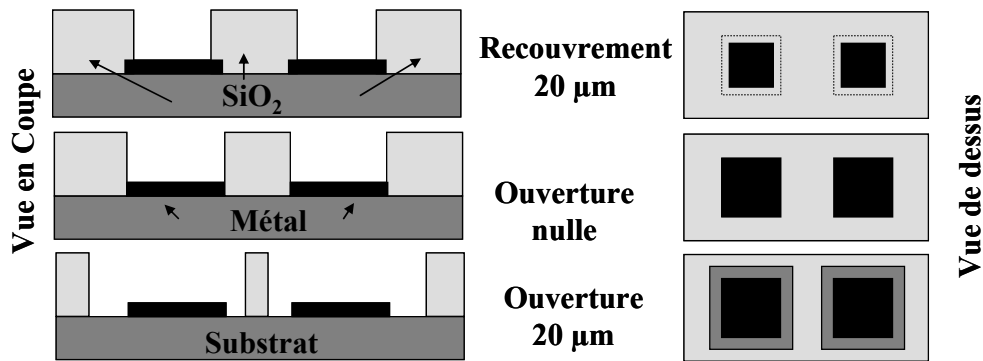


Figure 5.19 : Illustration schématisée des différentes configurations de pixel. On distingue le cas où l'oxyde recouvre le contact métallique. Celui où l'ouverture est plus grande que l'électrode. Finalement un cas où l'ouverture est de la même taille que le contact.

Trois types de pixel ont été conçus. Un premier type pour lequel la passivation recouvre partiellement le contact métallique. Dans ce cas l'ouverture dans le SiO_2 est plus petite que la surface de l'électrode. Cette situation est la même que pour les puces CMOS du CSEM (Fig.5.12). La deuxième configuration est celle d'une ouverture plus grande de la passivation. Dans ce cas une certaine distance sépare la couche d'oxyde de la couche de métal. Finalement des pixels avec une ouverture de taille identique à l'électrode ont été réalisés. Ces trois types de pixels sont schématisés à la Fig.5.19.

La Fig.5.20 illustre l'influence de l'ouverture dans la passivation. Pour le pixel avec la configuration où la passivation recouvre la couche métallique, les valeurs mesurées de J_{obsc} sont plus élevées. Dans le cas d'un pixel ouvert, J_{obsc} est inférieur. Une grande ouverture semble être bénéfique en termes de densité de courant J_{obsc} .

Le fait d'éloigner le bord de la passivation du contact métallique limite la collection du courant injecté. Plus la distance entre la zone d'effets de bords et l'électrode arrière est grande plus J_{obsc} sera petite. La situation expliquée ici est schématisée à la Fig.5.21. Le fait que la zone en pointillé ne se trouve plus au-dessus de l'électrode se voit clairement.

L'influence de l'ouverture dans la passivation a également été évaluée sur des capteurs TFC (Asitest CERN [58]). Les résultats obtenus présentés plus loin (§5.5.4) soutiennent ceux obtenus ici.

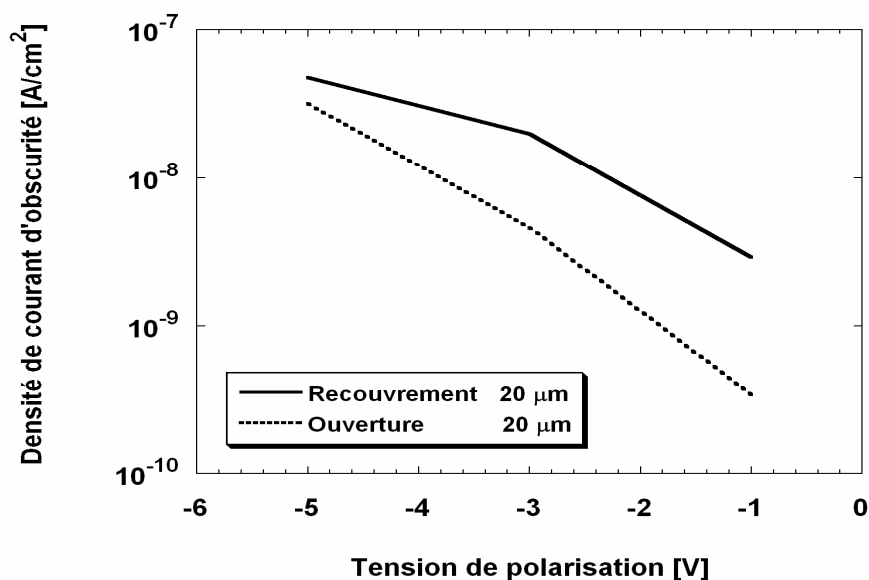


Figure 5.20 : Densité de courant J_{obs} en fonction de la tension de polarisation de la diode. Les mesures ont été effectuées sur des structures "pseudo puces" avec $0.6 \mu\text{m}$ de SiO_2 et pour une diode n-i-p de $1 \mu\text{m}$. Les valeurs de J_{obs} sont plus faibles pour le cas d'une ouverture de $20 \mu\text{m}$ [58].

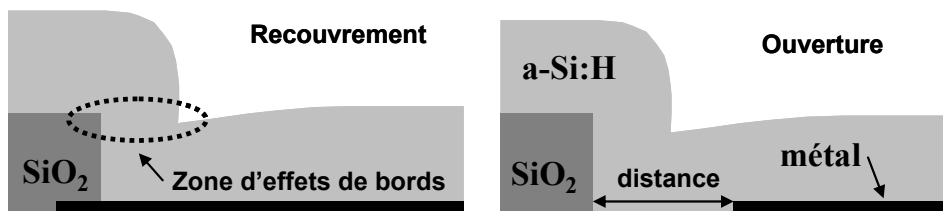


Figure 5.21 : Vue en coupe schématique d'un pixel dans le cas d'un recouvrement ou d'une ouverture de la passivation. La zone d'effets de bord ne se situe plus au dessus de l'électrode métallique (bande noire) si une distance la sépare de la couche d'oxyde.

5.3.7 L'effet de la suppression de la couche $\langle n \rangle$

Puisque qu'une grande distance, latérale entre le bord de la passivation et le contact métallique semble limiter la collection de courants de fuites supplémentaire; de la même manière l'absence d'une couche conductrice les joignant devrait être favorable en termes de densité de courant J_{obs} .

Dans l'optique de vérifier cette hypothèse, pour mieux comprendre et distinguer l'origine des composantes j_2 et j_3 , des diodes en configuration metal-i-p ont été réalisées. Ceci sur des structures "pseudo

puces'' dans un premier temps puis sur des capteurs TFC dans un deuxième temps (§5.5.3).

La Fig.5.22 permet de comparer la configuration metal-i-p et n-i-p. Les diodes ont la même épaisseur (1 μm) et la passivation dans les deux cas est de 0.1 μm . Les mesures ont été effectuées à -1V de polarisation. Un comportement très différent est mis en évidence.

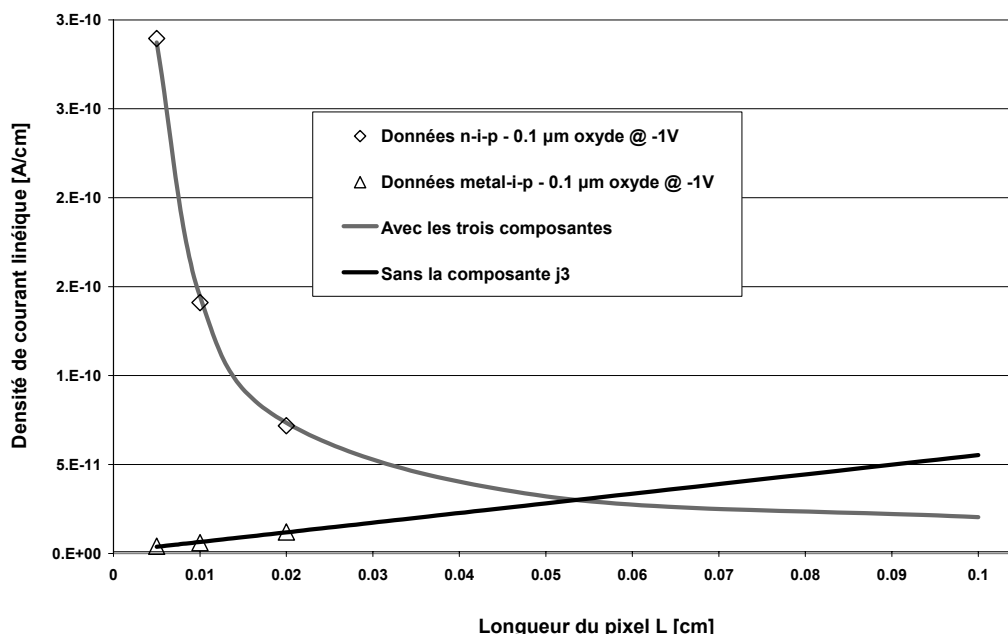


Figure 5.22: Densité de courant linéique en fonction de la longueur du pixel pour une diode métal-i-p et une diode n-i-p. L'épaisseur de la passivation, de la diode et la tension de polarisation sont identiques (0.1 μm , 1 μm et -1V respectivement).

Pour le cas de la diode métal-i-p cette brusque augmentation de la densité linéique de courant (I_{obs}/L) n'est pas observée, comme c'est le cas pour la configuration n-i-p. Au contraire au lieu d'exhiber la courbure vers le haut, les valeurs mesurées pour les pixels de 200, 100 et 50 μm continuent de diminuer. Cela implique soit une diminution très importante de la composante j_3 soit sa suppression totale. Dans les deux cas la contribution du terme j_3 est négligeable pour les pixels sans couche <n>.

Composantes	j_1 [A/cm ²]	j_2 [A/cm]	j_3 [A]
Metal-i-p - 0.1 μm oxyde	$5.4 \cdot 10^{-10}$	$2.5 \cdot 10^{-13}$	0 à $1 \cdot 10^{-15}$
n-i-p - 0.1 μm oxyde	$5 \cdot 10^{-11}$	$2.5 \cdot 10^{-13}$	$1.4 \cdot 10^{-12}$

Tableau 5.3 : Valeurs des termes j_1 , j_2 , j_3 de l'Equ.5.9 utilisées pour corrélérer les mesures présentées à la Fig. 5.24.

En effet comme le montre les valeurs indiquées dans le Tab.5.3, la composante j_3 est soit nulle, soit inférieure à 10^{-15} A. Pour toutes les valeurs de j_3 comprise entre 0 et environ 10^{-15} A les données expérimentales sont bien corrélées.

Le terme périphérique j_2 quant à lui semble être identique pour les deux types de diodes. Au niveau du terme de génération j_1 une différence d'un ordre de grandeur est observée. Comme cela a déjà été mentionné ces valeurs sont choisies arbitrairement dans une fourchette raisonnable en tenant compte de l'expérience acquise au niveau des structures de test tampographiées (§5.2.5). Néanmoins dans le cas présent, pour la diode metal-i-p une valeur inférieure à celle utilisée ($j_1 = 5.4.10^{-10}$ A/cm²) donne une mauvaise corrélation. Il semblerait que pour cette diode la composante j_1 soit effectivement plus élevée que pour la diode n-i-p.

Il est donc possible de conclure que la suppression de la couche <n> conductrice permet de diminuer fortement la contribution du terme j_3 . Le terme périphérique j_2 reste semblable dans les deux cas. La composante j_1 est augmentée en accord avec les valeurs de J_{obs} mesurées sur structures de test tampographiées (§5.2.5).

5.4 Analyse MEB - EBIC d'un capteur TFC monolithique

Pour analyser en détail ce qui se passe dans un pixel intégré verticalement peu d'outils sont disponibles. Des mesures de courant d'obscurité permettent de mettre en évidence des phénomènes périphériques ou de coins. En décomposant le courant I_{obs} en ses trois composantes j_1 , j_2 , j_3 et en utilisant la méthode graphique, le bien fondé de l'approche a pu être démontré, laissant supposer à juste titre l'existence d'effets de bords.

Afin de consolider les résultats présentés jusqu'ici et de prouver par une observation concrète l'existence de ces effets de coins et de bord, une analyse MEB d'un capteur TFC monolithique a été réalisée. Cette méthode permet premièrement de visualiser la morphologie du capteur. Mais aussi de voir l'état de surface après le dépôt, de distinguer des défauts, des craquelures, etc.

En parallèle, grâce au faisceau d'électrons utilisé dans ce type de microscopie, un signal peut être induit au capteur TFC. Pour ce faire, le courant induit dans le détecteur par le balayage local du faisceau d'électrons est mesuré. De cette manière, une cartographie très précise (résolution nanométrique) de la zone balayée est obtenue. Cette technique est appelée en anglais : " Electron Beam Induced Current (EBIC)" [59, 60]. Ces mesures ont été effectuées à Grenoble par l'équipe du CERN sur une puce AFP [61, 62, 63] avec une diode n-i-p de 32 μ m déposée à l'IMT. La Fig.5.23 illustre le capteur TFC caractérisé et la configuration des pixels vus de dessus. La passivation recouvre les contacts métalliques.

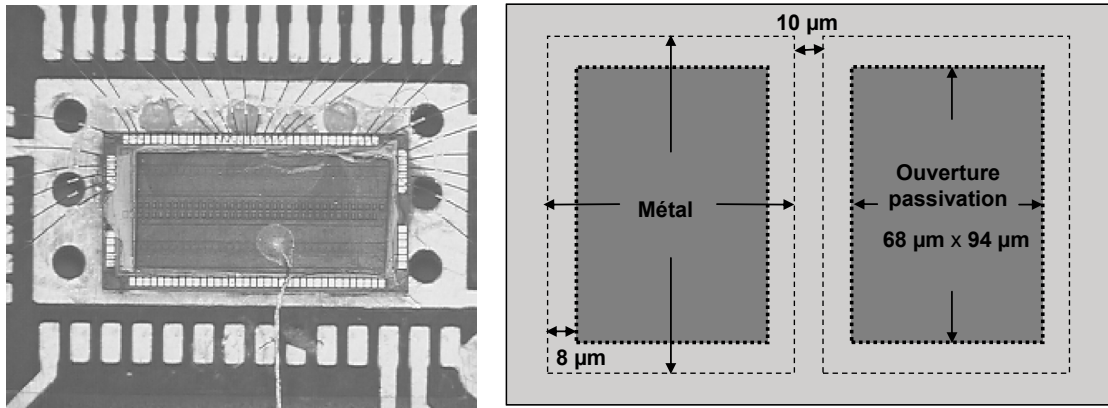


Figure 5.23 : Photo du capteur TFC (n-i-p de 32 μm sur puce AFP) connecté sur un circuit imprimé (gauche) [62]. Schéma de deux pixels adjacents du capteur. La passivation recouvre sur 8 μm l'électrode métallique (droite).

5.4.1 Analyse MEB

La Fig.5.24 représente la coupe schématique d'un pixel et une image MEB de cette même section mais pour le cas d'un capteur avec seulement 6.8 μm de a-Si:H. Par rapport au capteur du CSEM (Fig.3.9 et 5.12) :

- Les pixels sont rectangulaires et plus grands.
- 5 μm de polyimide en plus de la couche d'1 μm de SiO_2 et de Si_3N_4 .
- Recouvrement du contact par la passivation sur 8 μm contre 2.5 μm .
- Flanc de la passivation a une inclinaison d'environ 55° contre 90°.

Plus bas (Fig.5.25) une image MEB du capteur 32 μm vu de dessus est représentée. La présence d'un bord à l'intérieur du pixel est mise en évidence. Sur toute la périphérie ce bord se forme à cause de la rencontre des fronts de croissances du a-Si:H (front vertical, croissance au dessus du contact, avec le front incliné à 55°, croissance sur le flanc de la passivation).

Ce phénomène a lieu également dans les quatre coins. L'agrandissement de droite permet de remarquer qu'il s'agit d'une fente ou d'une fissure due à la rencontre de trois fronts de croissance du a-Si:H (Fig.5.25). Dans les coins s'ajoute en effet un troisième front de croissance (incliné à 55°). Cette observation constitue une première indication visuelle de la présence d'un effet de bord périphérique et d'un effet de coin.

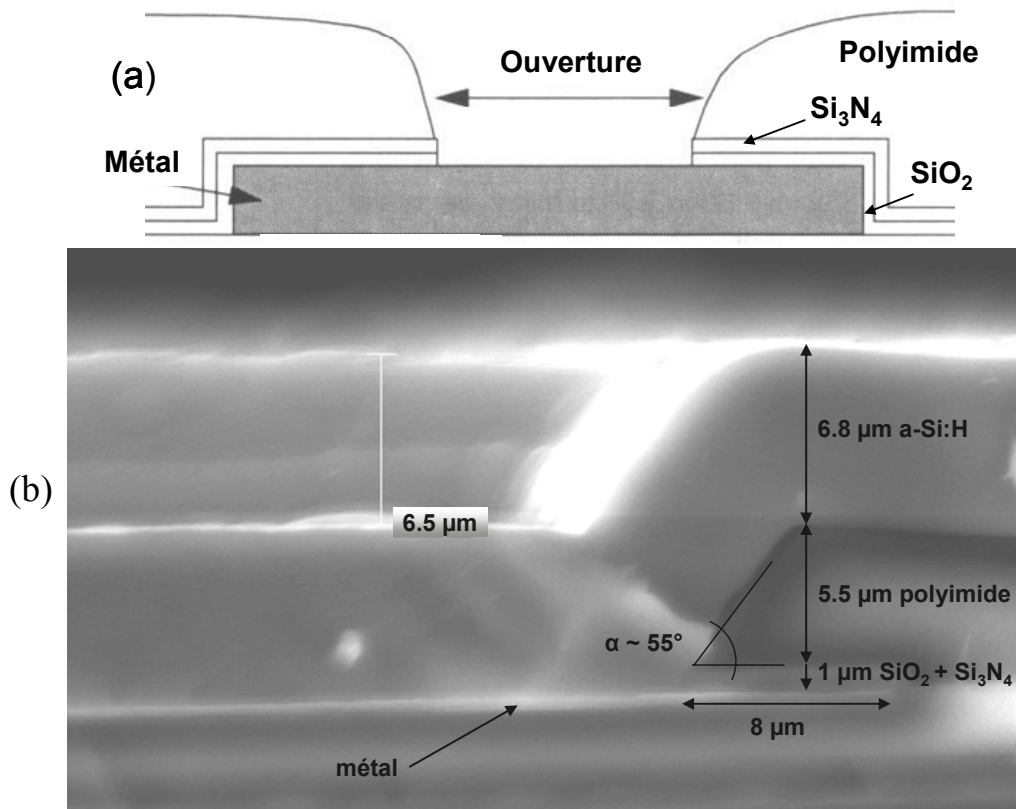


Figure 5.24 : (a) Coupe schématique d'un pixel du capteur. La passivation recouvre le métal. Elle est constituée de SiO_2 , Si_3N_4 et de polyimide. (b) Image MEB de la section d'un pixel avec $6.8 \mu\text{m}$ de a-Si:H, $5.5 \mu\text{m}$ de polyimide et $1 \mu\text{m}$ de SiO_2 et de Si_3N_4 . Les $8 \mu\text{m}$ de recouvrement sont indiqués sous la passivation.

La surface correspondante au contact métallique est indiquée à la Fig.5.26 (pointillé). La zone correspondante à l'ouverture dans la passivation, soit le bord ou le début du flanc incliné de la passivation est marquée par le trait continu. Le bord du à la rencontre des fronts de croissance (bord de croissance) se situe $10 \mu\text{m}$ à l'intérieure de l'ouverture (cette distance dépend de l'inclinaison de la passivation et de l'épaisseur de la couche a-Si:H).

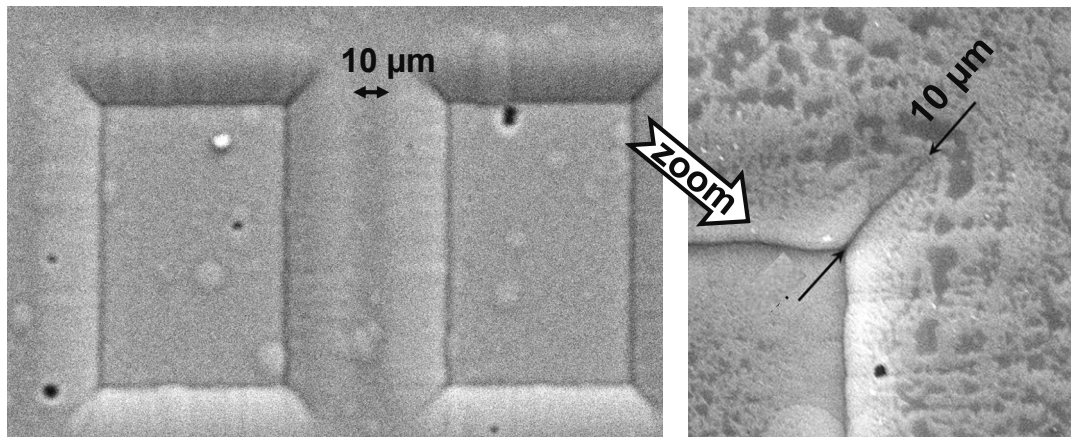


Figure 5.25 : Image MEB de dessus de deux pixels du capteur TFC (n-i-p de $32\ \mu\text{m}$ sur puce AFP), avec agrandissement d'un coin du pixel. Une fente d'environ $10\ \mu\text{m}$ est mise en évidence ainsi qu'un bord fissuré faisant le tour du pixel.

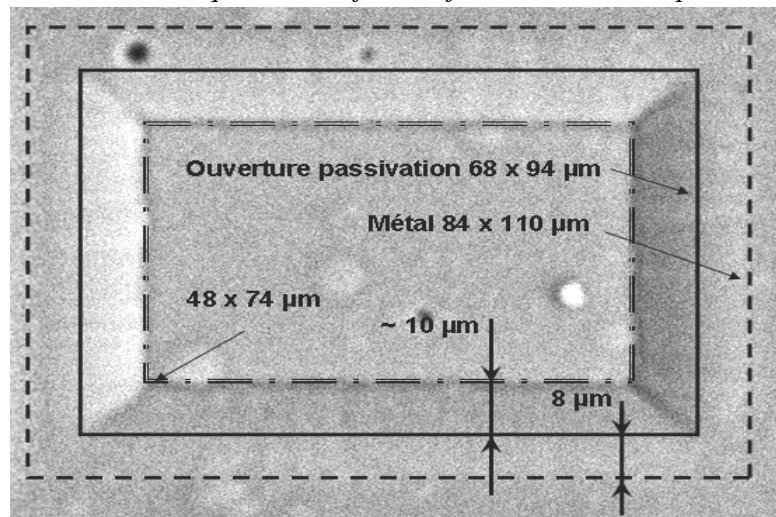


Figure 5.26: Pixel vu au MEB où sont indiquées schématiquement les interfaces correspondantes au bord de la passivation, à la fin du contact métallique. Le bord de croissance se situe à environ $10\ \mu\text{m}$ du bord de la passivation.

5.4.2 Analyse EBIC

L'image EBIC est présentée à la Fig.5.27. L'image de contraste est reconstruite en utilisant les valeurs de la tension de sortie du capteur balayé par le faisceau d'électrons. Les zones les plus claires sont celles où la tension de sortie du capteur TFC est la plus grande. C'est-à-dire les endroits où le courant induit par l'absorption des électrons est le plus élevé. Il ressort immédiatement que le bord de croissance et les coins sont très clairs.

La Fig.5.27 permet d'analyser en détails la caractérisation par EBIC. En effet un profil de balayage transverse (a), l'image de contraste EBIC de dessus du pixel (b) ainsi qu'une coupe schématique transverse du pixel (c) sont alignés.

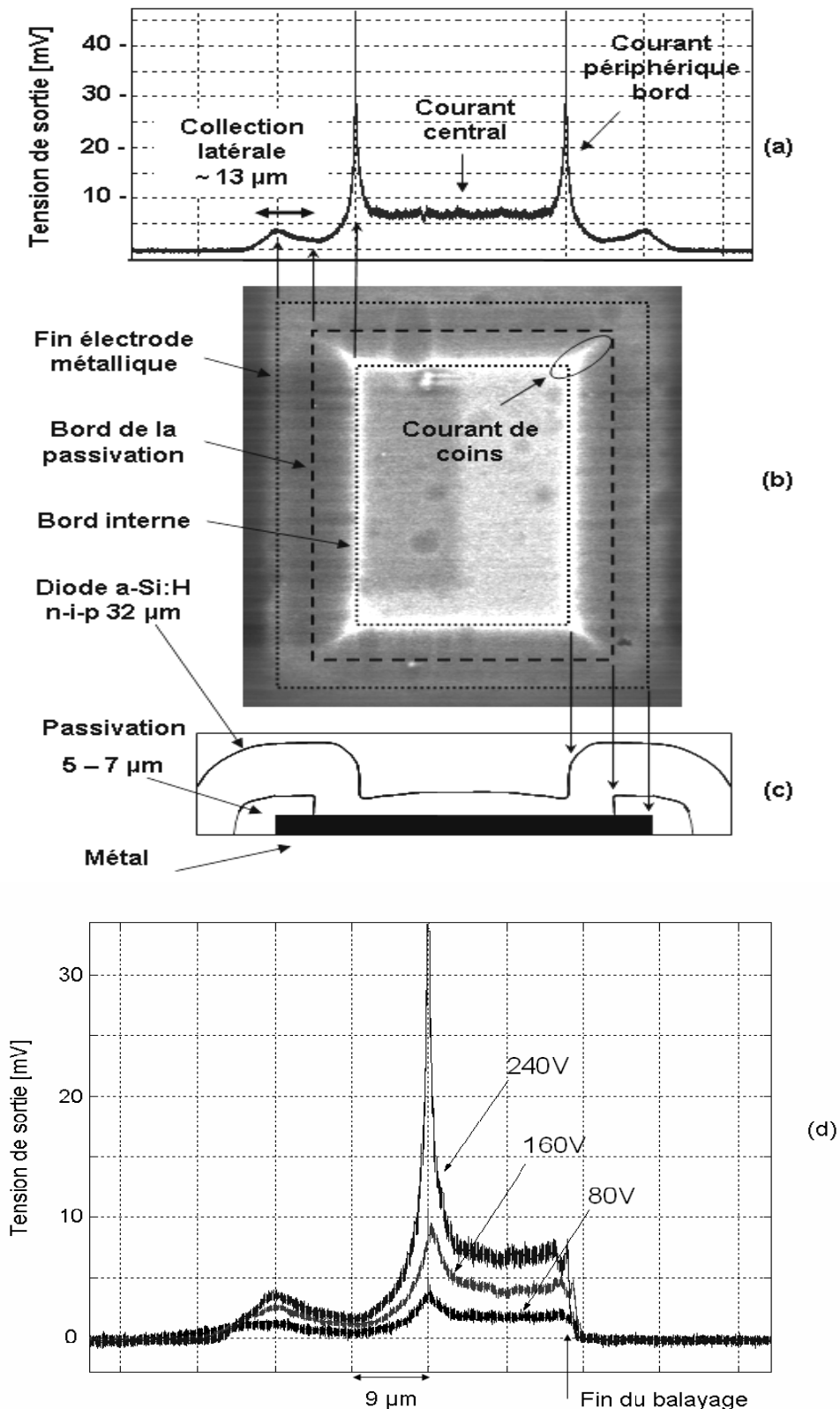


Figure 5.27 : **(a)** Profil de balayage transverse d'un pixel. La tension de sortie du capteur est indiquée en fonction du déplacement du faisceau d'électrons ($E = 20 \text{ keV}$, $I = 386 \text{ pA}$). **(b)** Image EBIC du pixel alignée par rapport au profil de balayage. **(c)** Coupe transverse schématique d'un pixel alignée avec (a) et (b). **(d)** Profil de balayage pour différentes polarisations du capteur TFC. [61, 63]

Il faut remarquer :

- La présence de pics de tension de sortie en correspondance du bord de croissance (bord interne), alors que la tension est constante dans la partie interne du pixel (courant central).
- Entre le bord de croissance et le bord de l'ouverture de la passivation le courant induit décroît rapidement pour atteindre un minimum au niveau du bord de la passivation.
- Entre le bord de la passivation et la fin du contact métallique la tension de sortie augmente pour atteindre un maximum à la hauteur où l'électrode se termine. Dans cette zone le métal est recouvert par la passivation.
- Au-delà de ce maximum local la tension décroît à nouveau et devient nulle après 2-3 μm .
- Au total une distance D de collection latérale en dehors de l'ouverture dans la passivation de 12 à 14 μm environ est constatée.

Le profil de balayage transverse en fonction de la polarisation du capteur est représenté à la Fig.5.27 (d). Le champ électrique relatif à titre comparatif correspond à la tension indiquée divisée par 32 μm d'épaisseur. Sa valeur est de 7.5, 5 et 2.5 V/ μm respectivement. Le courant induit augmente en fonction du champ ζ appliqué. Le pic correspondant au bord de croissance s'élève drastiquement.

Le profil transverse du courant induit observé est indicatif du profil du champ électrique local interne au pixel. Le champ électrique au niveau du bord de croissance est donc fortement perturbé et présente ce pic. Les quatre coins voient également un champ ζ fortement rehaussé et perturbé. Le champ ζ central est constant. Le champ ζ externe au bord de croissance est le plus faible.

Dans des conditions d'obscurité le profil transverse de J_{obsc} sera proche de celui obtenu par l'analyse EBIC. Ceci donne donc une preuve visuelle de la présence d'un effet de bord périphérique, ainsi que de celle d'un effet dans les coins très important.

Le courant central observé est représentatif de la composante j_1 de J_{obsc} (Equ.5.9). La contribution dominante au terme j_2 est celle mise en évidence sur toute la périphérie au niveau du bord de croissance. Finalement la composante j_3 est donnée par le courant de coin. C'est le champ local ζ élevé qui induit donc les fuites de courant additionnelles (effet Poole-Frenkel). L'augmentation locale du champ ζ n'est probablement pas suffisante pour expliquer complètement ces fuites additionnelles. Il est raisonnable de supposer qu'au niveau du bord de croissance la densité de défauts soit plus élevée. Les fuites additionnelles seraient donc dues à un effet combiné du champ local ζ élevé (Poole-Frenkel) et d'une zone locale à plus haute densité de défauts (§5.2.4).

La contribution latérale observée ici peut être négligée comparativement à celle due au bord et aux coins. Néanmoins avec une distance de collection D constante autour du pixel une composante périphérique et de coin est ajoutée. La distance entre le bord de la passivation et le bord de croissance dépend de l'épaisseur de la couche et de l'inclinaison du flanc de la passivation.

5.5 Solutions pour limiter les courants de fuites additionnels

Plusieurs effets clairs ont pu être mis en évidence dans les paragraphes précédents. La configuration du pixel entouré d'une couche de passivation est notamment mise en cause pour justifier les augmentations de densité de courant J_{obs} observées en pratique.

Le but final étant celui de réaliser des capteurs d'images par intégration verticales des diodes a-Si:H **sur les puces CMOS existantes du CSEM**, il est important de trouver une solution afin de limiter les effets périphériques et de coins.

Les paragraphes suivants passent en revue les différentes approches susceptibles de réduire J_{obs} et donne les principaux résultats obtenus sur des capteurs TFC monolithiques ainsi améliorés. Ce qui conduit au choix de la meilleure approche qui est la combinaison d'une diode métal-i-p déposée sur une puce CMOS non passivée.

5.5.1 La planarisation des puces CMOS

Pour réduire J_{obs} il est nécessaire d'éliminer les effets de bords et de coins. Dans ce but la planarisation de la puce est une solution. La Fig.5.28 rappelle la configuration des pixels d'un capteur TFC. Deux approches sont donc envisageables :

- Amincissement direct de la couche de passivation
 1. Polissage mécanique (§5.5.1.1, §5.5.1.2)
 2. Attaque chimique sèche ou humide (§5.5.1.3)
- Remplissage du "puits" c'est-à-dire l'espace au dessus de l'électrode entouré par la passivation

Des essais de remplissage des puits par croissance galvanique d'un métal ont été effectués. Malheureusement, à cause de l'impossibilité d'appliquer une tension à tous les pixels simultanément nécessaire à la croissance, cette solution a été écartée. Un dépôt galvanique sans polarisation ("Electroless Plating" en anglais) a aussi été envisagée, mais

aucune suite n'y a été donnée. L'approche du remplissage par croissance galvanique a donc été abandonnée.

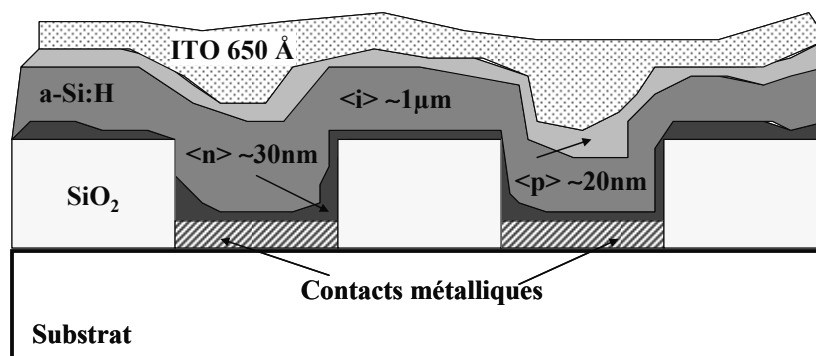


Figure 5.28 : Coupe schématique d'un capteur TFC monolithique

Concernant le polissage mécanique, pour les tests préliminaires la technique du polissage pour les échantillons destinés à la microscopie par effet tunnel a été utilisée ("Tunneling Electron Microscope" TEM en anglais). Le chip est collé sur un support parfaitement planaire (appelé "tripode") et le polissage effectué au moyen d'un disque contenant de la poudre de diamant. Ce dernier étant monté sur un tour et lubrifié par un jet d'eau. La seule difficulté de cette méthode est de coller le chip de manière parfaitement planaire. Ceci c'est très vite avéré impossible, d'où l'abandon de cette approche.

Devant l'impossibilité d'effectuer un polissage mécanique en interne, des contacts à l'Ecole Polytechnique de Lausanne, avec des spécialistes du CMP ("Chemical Mechanical Polishing" CPM en anglais) (§5.5.1.1), ainsi qu'avec une équipe de l'Accadémie des Sciences de Prague en République Tchèque (§5.5.1.2) ont été pris.

5.5.1.1 Polissage chimique-mécanique de la passivation

La difficulté principale et le défi de cette approche sont, le polissage d'un seul chip d'une surface de 4x4 mm environ. Le polissage chimique-mécanique est couramment utilisé pour le polissage de wafer c-Si de taille d'au moins quatre pouces.

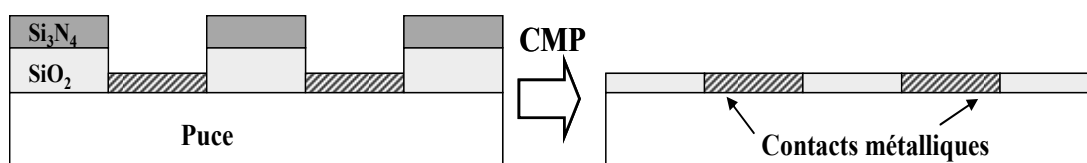


Figure 5.29 : Coupe schématique d'un capteur TFC avant et après polissage CMP.

Il a donc fallu mettre au point un support adéquat pour la puce afin de la manipuler et de l'insérer dans la machine CMP. Le but étant de polir directement la passivation de la puce jusqu'au niveau des contacts

métalliques (Fig.5.29). Des essais préliminaires ont été réalisés sur des morceaux (4 mm x 4 mm) de wafer de c-Si avec une couche de Si_3N_4 afin d'optimiser la technique CMP.

Malheureusement les résultats de polissage obtenus sur les puces TFC ont montrés qu'il était difficile d'obtenir un polissage homogène sur toute la surface. De plus des rayures profondes ont été couramment observées sur plusieurs échantillons. La technique CMP directe a été dès lors mise de côté.

5.5.1.2 Le polissage CMP après dépôt de ZnO épais

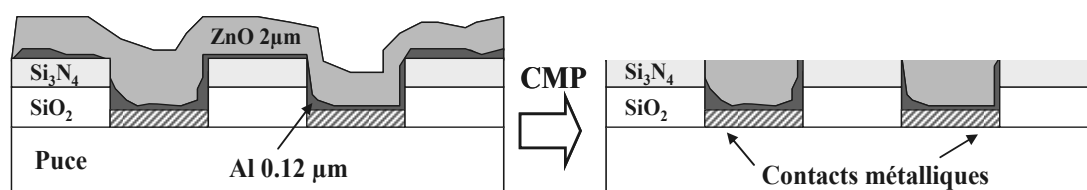


Figure 5.30 : Coupe schématique d'un capteur TFC avant et après polissage CMP

Dans ce cas les mêmes difficultés de polir une puce de très petite taille sont rencontrées. Mais ici l'approche envisagée est légèrement différente. En effet, avant l'étape CMP, une fine couche d'aluminium (1200 Å par pulvérisation), puis une couche d'oxyde de zinc (ZnO - 2µm – par CVD) ont été déposées (Fig.5.30 gauche). La fonction de ces deux couches étant de remplir "les puits" tout en garantissant un contact électrique avec l'électrode de la puce.

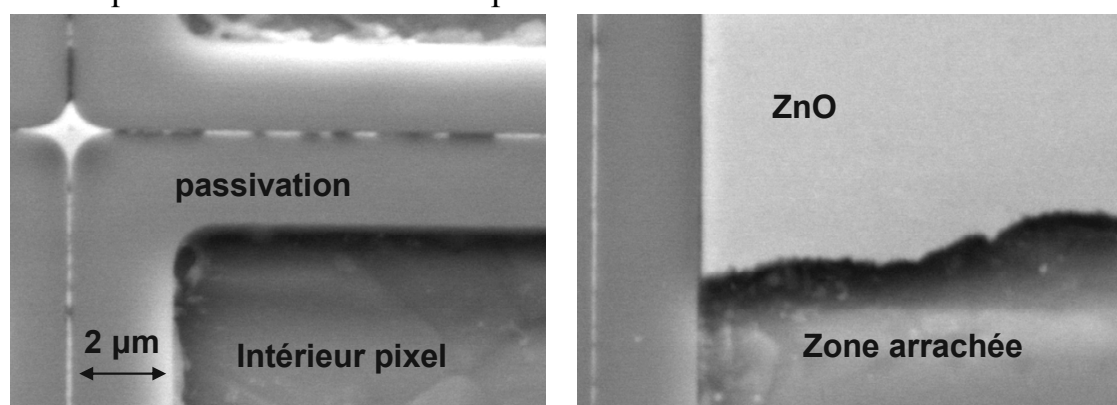


Figure 5.31 : Images MEB. A gauche le coin d'un pixel avec en claire la passivation. La partie plus sombre correspond au "fond du puit". A droite le ZnO a été arraché.

L'étape CMP subséquente a pour but d'amincir le ZnO et l'aluminium jusqu'au niveau de la couche de Si_3N_4 (Fig.5.30 droite). La fonction de l'aluminium étant d'avoir un moyen visuel d'arrêt du polissage. En effet lorsque l'espace entre les différents pixels n'est plus d'aspect métallique cela signifie que la passivation est entamée.

Malgré les problèmes d'homogénéité, ainsi que l'arrachage partiel du ZnO (Fig.5.31) dans les coins de certains pixels, des capteurs TFC ont été réalisés. Une mesure de la densité de courant d'obscurité a été effectuée (Fig.5.32). Par rapport à une puce non polie une réduction du courant d'obscurité est obtenue.

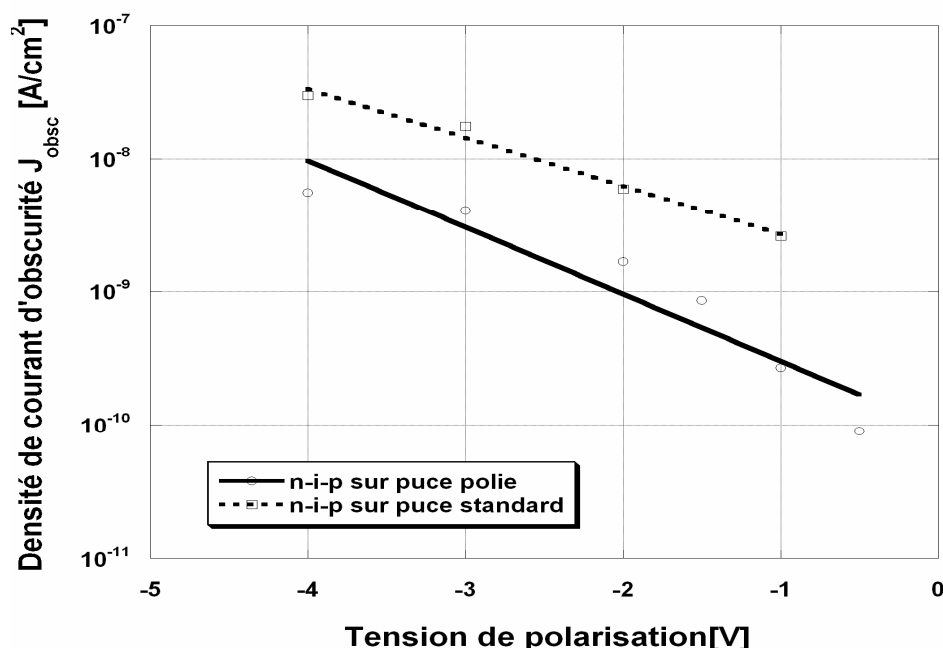


Figure 5.32 : Comparaison des valeurs de densité de courant d'obscurité J_{obs} en fonction de la tension de polarisation entre un capteur TFC sur puce polie (selon le procédé décrit ici) et sur puce standard. (diode n-i-p d'1 μ m d'épaisseur).

Les résultats montrent qu'une planarisation de la puce permet de réduire les effets de coins et de bord. Néanmoins à cause de la complexité de la procédure, des problèmes d'inhomogénéité et d'arrachage de ZnO, l'approche a été abandonnée.

5.5.1.3 L'attaque chimique de la passivation

Outre un polissage mécanique de la puce, une attaque chimique sélective de la passivation est envisageable. Plusieurs solutions ont été testées.

La difficulté de cette approche étant de trouver un agent chimique capable d'attaquer le Si_3N_4 et le SiO_2 suffisamment vite sans pour autant endommager les électrodes en aluminium. De plus une attaque homogène est nécessaire. Il faut également tenir compte du fait que, sous le dernier niveau apparent de métal, il y a d'autres couches de SiO_2 (Fig.5.33). Il ne faut donc pas attaquer trop en profondeur.

Attaque humide

Plusieurs tests d'attaque à l'acide phosphorétique (H_3PO_4) chauffé à 180°C , ainsi qu'avec d'autres solutions acides ont été effectués. Dans tous les cas où la passivation a pu être enlevée, une importante sous-attaque a été observée. Un endommagement partiel des électrodes a aussi été constaté. Les puces sont détruites par ces traitements chimiques et donc inutilisables.

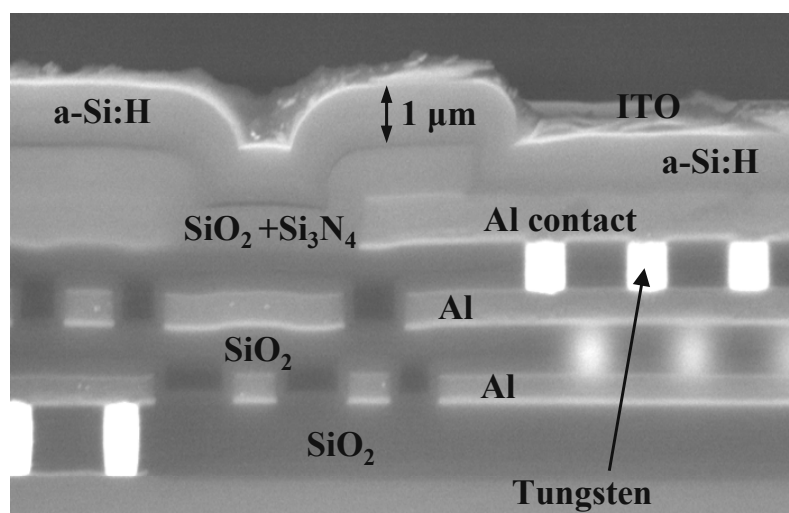


Figure 5.33 : Image de microscope à balayage électronique d'une coupe d'un capteur d'image TFC. On distingue la couche amorphe déposée, la couche de passivation, le pad métallique ainsi que les niveaux sous-jacents, où s'alternent couche d'Al et de SiO_2 . En blanc des plots en tungstène pour connecter entre eux les différents niveaux de métal sont visibles.

Attaque sèche

Le bain chimique d'attaque peut être remplacé par un mélange en phase gazeuse excité par un plasma. L'aluminium étant chimiquement réactif avec les produits chlorés, un gaz fluoré a été choisi. Le gaz CF_4 est approprié puisqu'il réagit avec l' Si_3N_4 et l' SiO_2 sans pour autant attaquer l'aluminium. L'ajout d' O_2 au plasma permet d'augmenter la sélectivité d'attaque par rapport au c-Si.

L'attaque par plasma confiné $\text{CF}_4 - \text{O}_2$ effectuée au SAMLAB de l'IMT donne de bons résultats. Comme le montre la Fig.5.34 ce traitement permet d'enlever les couches de Si_3N_4 et de SiO_2 . Une certaine inhomogénéité est constatée entre les pixels périphériques et ceux du centre de la puce. En effet, une couche résiduelle de passivation est présente dans la zone centrale de la puce.

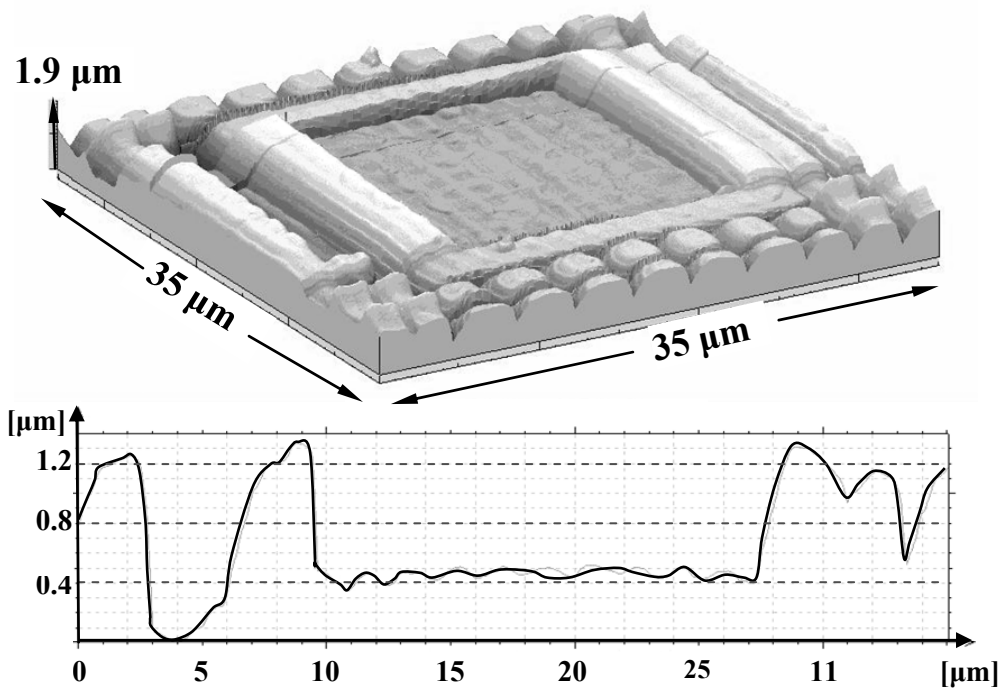


Figure 5.34 a : Image AFM d'un pixel de la puce avant l'attaque plasma $CF_4 + O_2$. La passivation d'1 μm d'épaisseur qui entoure le contact métallique se remarque clairement.

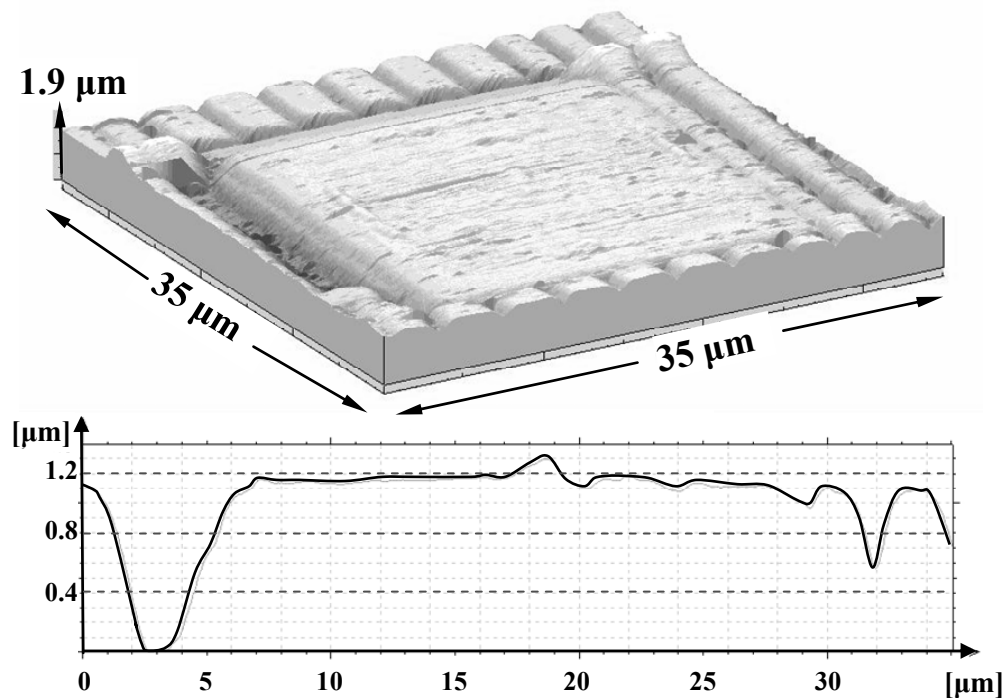


Figure 5.34 b : Résultat après l'attaque (plasma confiné RVG $CF_4 - O_2$ $t = 60s + 15s$). La passivation a été attaquée.

Des capteurs TFC monolithiques soumis à différents temps de traitement $CF_4 - O_2$ ont été réalisés puis testés. Les résultats des mesures de densité de courant J_{obs} sont reportés ci-dessous (Fig.5.35).

Cette solution de planarisation par attaque sèche est intéressante. Elle permet d'obtenir de bons résultats, dont notamment une baisse de la densité de courant J_{obsc} . L'inconvénient comme pour les approches précédentes est l'inhomogénéité du résultat. Cela a des répercussions sur les capteurs TFC finaux. En effet des variations des valeurs J_{obsc} en fonction de la position des pixels se retrouvent (centre ou bord de la puce) après l'intégration verticale. De plus les valeurs de J_{obsc} mesurées ne semblent pas corrélées avec le temps d'attaque.

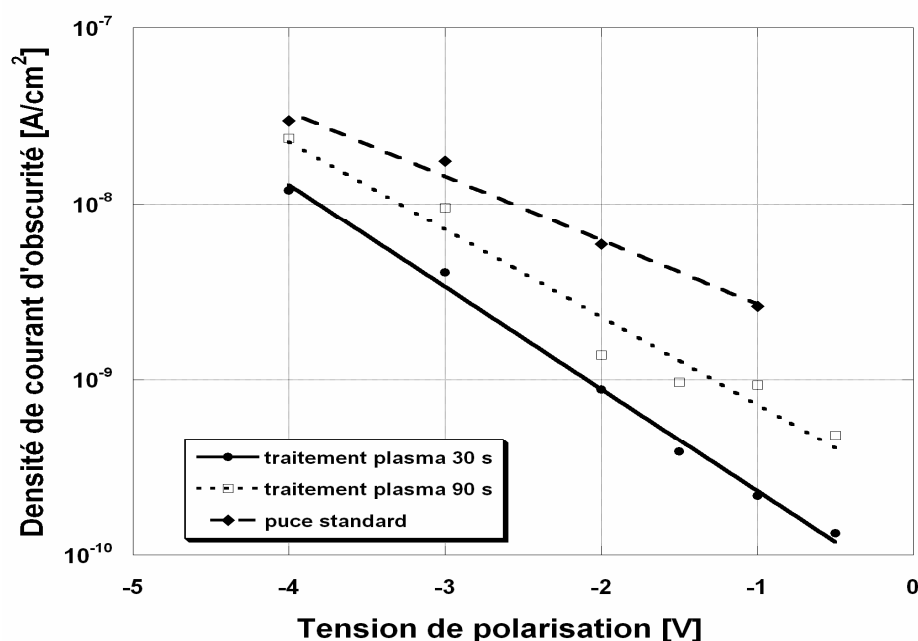


Figure 5.35 : Comparaison des valeurs de J_{obsc} en fonction de la polarisation entre un capteur TFC sur puce ayant subi le traitement plasma (décrit ici) pendant 30 s, 90 s et sur puce standard. La diode intégrée est dans les trois cas de type n-i-p d'1 μm d'épaisseur.

Le cas de la Fig.5.35 illustre une diminution de J_{obsc} pour les capteurs sur puces traitées par le plasma. Les valeurs les plus basses sont obtenues avec le traitement le plus court (30 s). Les pixels mesurés se situent dans les deux cas au centre de la puce.

Comme dans le cas du polissage mécanique, cette technique de planarisation de la puce permet de réduire le courant d'obscurité du capteur TFC. Par contre cette approche est nettement plus simple. En effet la facilité, la proximité et la bonne efficacité du procédé ressortent clairement. L'attaque $\text{CF}_4 + \text{O}_2$ est retenue comme solution de secours uniquement, puisque sa reproductibilité et l'homogénéité du résultat ne sont pas garanties.

5.5.2 L'utilisation de puces CMOS non passivées

Parmi toutes les solutions de planarisation décrites, pour la technique de polissage mécanique (§5.5.1.2) et de l'attaque CF_4 une réduction de J_{obsc} sur les capteurs TFC traités a pu être démontrée. Ceci confirme que les effets de bord et de coins indésirables sont liés à la présence de la couche de passivation. Et soutient donc une solution visant à supprimer la passivation.

Toutes les approches décrites jusqu'ici sont des procédés de planarisation postérieurs à la fabrication des puces CMOS. Afin de s'attaquer à la racine du problème, la solution évidente est celle d'obtenir des puces CMOS sans passivation. Approche directe et simple a priori, mais coûteuse et dépendant du bon vouloir du fabricant Alcatel-Mietec.

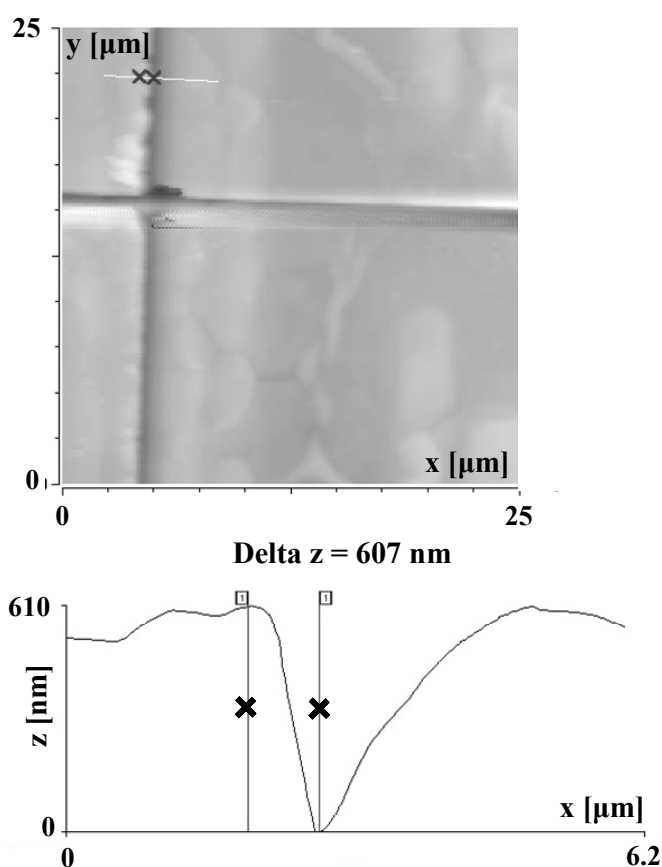


Figure 5.36 : Image AFM d'une puce CMOS non passivée, une gorge d'environ $0.6 \mu\text{m}$ de profondeur entre les pixels est observable.

Après des négociations une série de puces CMOS non passivées ont pu être obtenues (Fig.5.36). La fonderie s'est contentée d'interrompre le procédé avant l'étape de dépôt des dernières couches de SiO_2 et de Si_3N_4 . Puis le sciage des wafers a été effectué. A cause de l'absence de la couche de passivation (protectrice) Alcatel-Mietec n'a donné aucune garantie quant au bon fonctionnement de la puce dans ces conditions.

Suite à la réception et au contrôle optique des puces non passivées, un grand nombre d'entre elles présentaient des rayures importantes (visibles à l'œil nu).

Des capteurs TFC ont donc été fabriqués sur des puces sans passivation finale et ont pu être caractérisés. Des mesures de densité de courant J_{obsc} en fonction de la tension de polarisation sont présentées à la Fig.5.37. Elles permettent de comparer la différence entre une puce passivée et une puce non passivée sur lesquelles des diodes soit de type n-i-p, soit metal-i-p ont été intégrées (courbes (1) (2) pour le cas n-i-p, (3) et (4) pour le cas métal-i-p).

Pour les deux types de configurations de diodes les valeurs de J_{obsc} mesurées sur les capteurs TFC non passivée sont plus basses que celles obtenues sur ceux passivés. Le cas de la diode n-i-p sur puce non passivée exhibe un comportement bizarre (courbe (2)). Les valeurs mesurées sont meilleures que pour le cas (1) mais une grande dispersion des valeurs est observée.

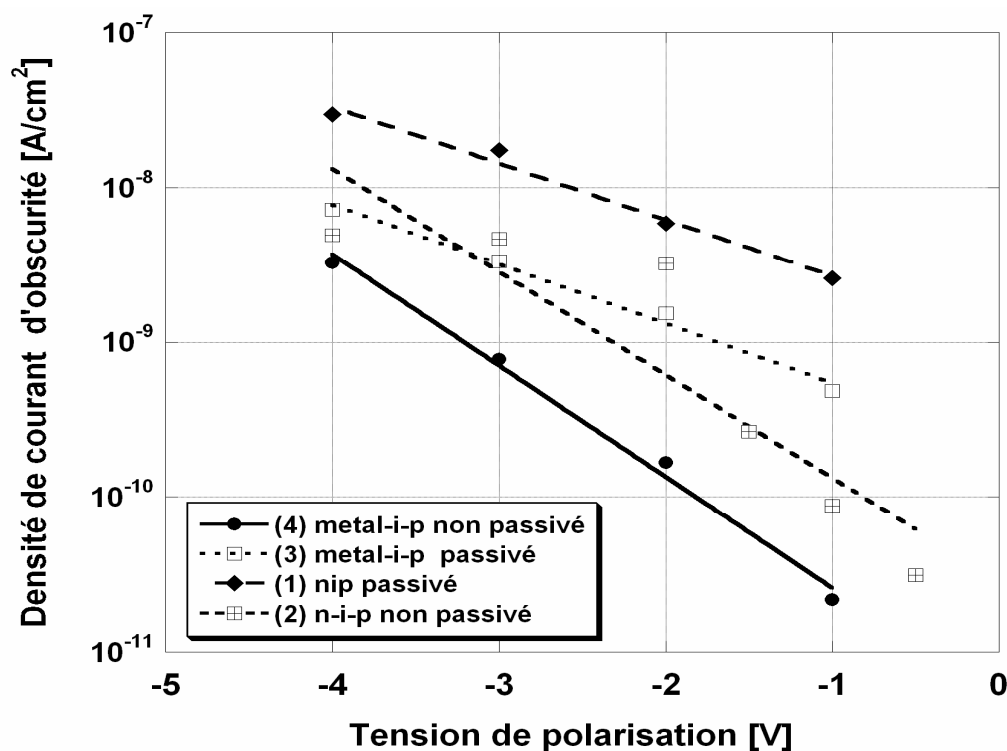


Figure 5.37 : Densité de courant J_{obsc} en fonction de la tension de polarisation. Les mêmes diodes de type metal-i-p et n-i-p ont été déposées sur puces passivées et non passivées.

L'utilisation de puces non passivées permet donc d'améliorer les performances des capteurs TFC en termes de densité de courant J_{obsc} . Les effets de bords et de coins semblent être fortement réduits. La contribution du terme j_3 devient moins importante.

5.5.3 Le choix d'une configuration métal-i-p de la diode a-Si:H

Comme cela a déjà été mis en évidence précédemment (§5.3.1.7) l'effet de la suppression de la couche conductrice $\langle n \rangle$ est une solution permettant de minimiser la contribution de la composante j_3 . Cet effet a été observé sur les structures de tests "pseudo puces" (§5.3.7). Ici le résultat est confirmé sur des capteurs TFC.

La comparaison des valeurs de densité de courant J_{obsc} en fonction de la polarisation confirme que les diodes de type métal-i-p sont avantageuses (Fig.5.37) sur les deux types de puces CMOS (courbes (1)-(3) puces passivées et (2)-(4) puces non-passivées). L'absence de couche $\langle n \rangle$ dans les deux cas est bénéfique en termes de courant d'obscurité.

La meilleure combinaison qui ressort de cette analyse est celle d'une diode de type métal-i-p sur puce CMOS non passivée. Dans ce cas les avantages liés à l'absence combinée de la couche $\langle n \rangle$ et de la passivation s'additionnent. Une valeur de J_{obsc} de 20 pA/cm² est mesurée à température ambiante, à -1V (courbe (4)), ce qui est proche des résultats obtenus dans les mêmes conditions sur structures de test tampographiées (1 à 10 pA/cm²).

5.5.4 L'augmentation de l'ouverture dans la passivation

L'effet de l'ouverture dans la passivation sur le courant I_{obsc} a été mis en évidence sur des structures "pseudo puces" (§5.3.7). Afin de démontrer l'avantage d'une ouverture plus grande sur des capteurs TFC, des puces de test (Asitest CERN [58]) ont été réalisées. Grâce à ces dernières l'étude de l'influence de l'ouverture a pu être approfondie et les résultats obtenus sur structures "pseudo puces" confirmés.

En effet, comme le montre la Fig.5.38, la différence de densité de courant J_{obsc} entre un pixel avec une configuration où la passivation recouvre l'électrode et ceux où la passivation est ouverte au-delà du contact, confirme l'avantage d'une grande ouverture (recouvrement-ouverture 15 μm).

L'information additionnelle concerne les pixels de type ouvert. Une plus grande distance entre la passivation et l'électrode permet de réduire ultérieurement J_{obsc} . En effet le cas de l'ouverture globale (il n'y a plus de passivation entre les pixels) exhibe les valeurs de J_{obsc} les plus basses. Toutes les mesures effectuées sur les puces Asitest confirment l'influence bénéfique en termes de courant I_{obsc} d'une grande ouverture dans la passivation.

Cette approche pour diminuer J_{obsc} est intéressante, mais elle comporte quelques inconvénients suivant les applications envisagées. Une grande ouverture implique une plus grande distance entre les pixels

adjacents. Pour cette raison le facteur de remplissage (FF) sera réduit. Plus l'ouverture dans la passivation sera grande plus le FF diminuera. Une baisse de FF impliquera une réduction de la sensibilité (§2.5) et de la résolution également (densité de pixels par unité de surface).

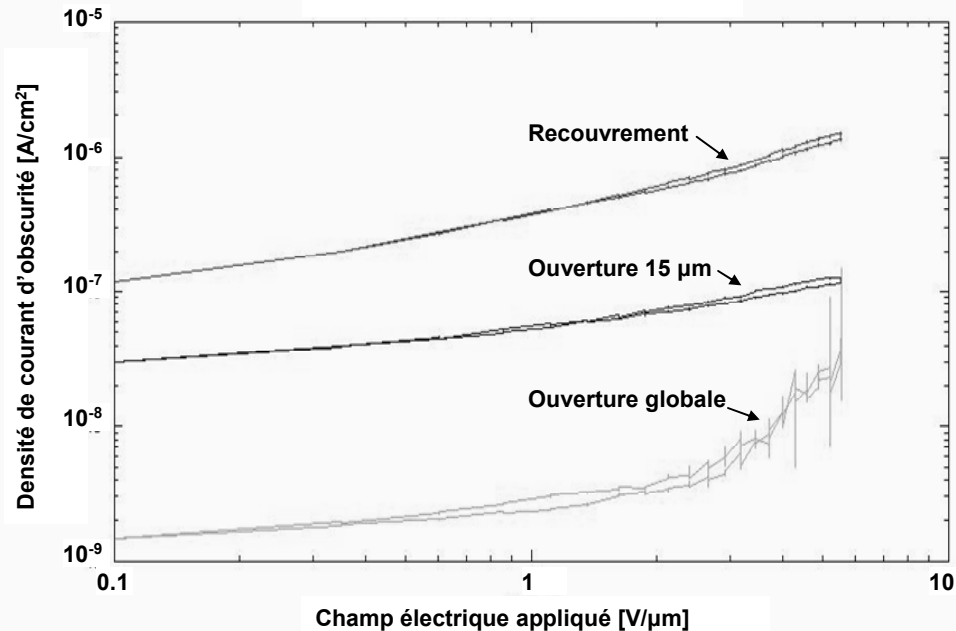


Figure 5.38 : Densité de courant d'obscurité J_{obs} en fonction du champ ζ appliqué pour des pixels avec deux différentes ouvertures et le cas d'un pixel avec recouvrement. Ces résultats ont été obtenus sur les puces Asitest du CERN [58].

Pour des applications requérant une grande densité de pixels, un FF élevé et une haute sensibilité cette solution n'est pas souhaitable. Des pixels avec une grande ouverture sont tout de même attractifs dans le cas d'une application où un compromis entre ces différents paramètres et la valeur de J_{obs} désirée est acceptable. Toute réduction de J_{obs} grâce à cette technique d'ouverture se faisant au détriment de la sensibilité.

5.5.5 L'utilisation d'une technologie CMOS planaire

Finalement pour minimiser la densité de courant J_{obs} la solution idéale est d'utiliser une technologie CMOS planaire. Il existe certaines technologies pour lesquelles un polissage CMP est effectué au niveau des dernières couches de métal du procédé de fabrication.

La Fig.5.39 illustre le procédé utilisé pour une technologie CMOS planaire. Un certain nombre de niveaux de métal est disponible selon les technologies. La technique est la suivante :

- Dépôt des plots d'interconnexions entre les niveaux de métal (tungstène généralement).
- Dépôt de la passivation (SiO_2 ou Si_3N_4) qui recouvre les plots.

- Etape de polissage CMP qui permet de faire réapparaître les plots et donne une surface lisse et plane.
- Dépôt et structuration de la couche de métal du dernier niveau.
- Dans certains cas une dernière étape de passivation est ajoutée. Ces étapes de polissage peuvent être reproduites à tous les niveaux de métal ou seulement sur les derniers.

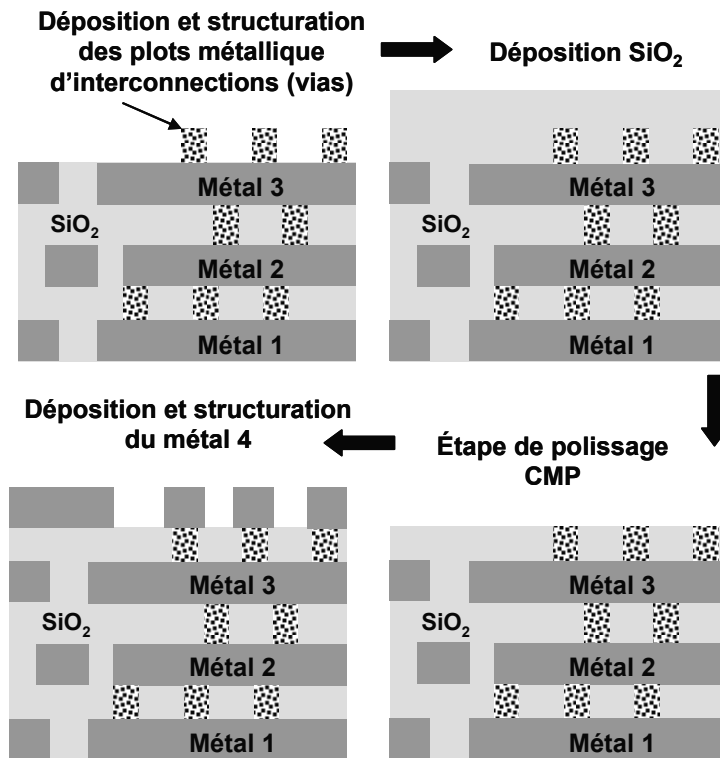


Figure 5.39 : Illustration schématique des différentes étapes d'une technologie CMOS planaire.

Dans le cadre du présent travail une telle technologie n'était malheureusement pas accessible. Ceci pour des raisons de coûts notamment. Les puces CMOS dédiées à ce projet sont issues d'un MPW où les frais sont partagés entre les utilisateurs (§3.5). L'inconvénient est qu'il est impossible d'obtenir un wafer complet et que toute modification du procédé ou adaptation est exclue.

La Fig.5.40 montre la topologie de la surface d'un pixel d'une puce CMOS du CSEM utilisée ici. De toute évidence la technologie Alcatel-Mietec 0.5 μm utilisée n'est pas planaire. Une tranchée d'environ 7 μm de large et profonde de 0.2 μm est notamment observée. Cette topologie peut être responsable d'effets non désirés qui pourraient engendrer une augmentation de J_{obs} locale par exemple (contribution à j_3).

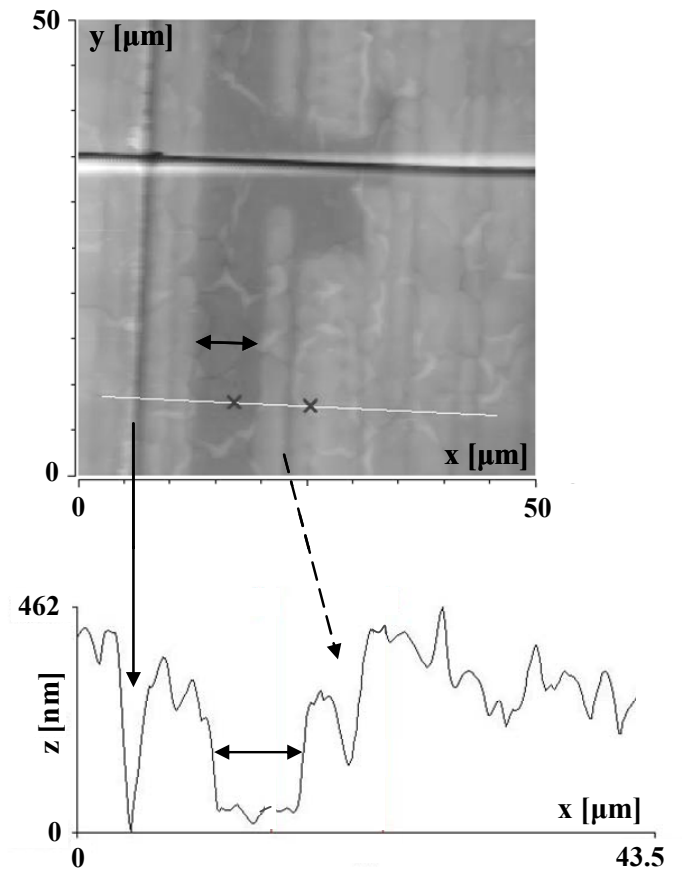


Figure 5.40 : Image AFM d'un pixel d'une puce CMOS du CSEM (technologie Alcatel-Mietec $0.5\ \mu\text{m}$). La double flèche noire montre une tranchée d'environ $7\ \mu\text{m}$ de large et profonde de $0.2\ \mu\text{m}$. Le profil AFM (à gauche) met en évidence le caractère non planaire de la technologie de la puce utilisée dans le cadre de ce travail.

5.6 Résumé et considérations

Ce paragraphe a pour but de mettre ensemble et corrélérer tous les phénomènes observés ou décrits du chapitre 5 pouvant influencer la densité de courant J_{obsc} .

5.6.1 Effets du champ électrique

L'effet du champ ζ sur la densité de courant J_{obsc} peut être très important. Ce dernier peut avoir un effet sur :

1. La barrière énergétique vue par les porteurs piégés (Effet Poole-Frenkel PF)
2. L'interface i-p. Effet lié une interface défectueuse.

Dans tous les cas une augmentation plus au moins forte de la densité de courant J_{obsc} est observée en fonction du champ ζ appliqué ou de la tension de polarisation. L'effet Poole-Frenkel et celui d'une interface p-i défectueuse ont un impact sur la génération thermique.

Il ressort clairement que toutes inhomogénéités locales du champ électrique ou de la densité de défaut peuvent être responsables de courants de fuites supplémentaires. Il est donc possible de supposer que toute discontinuité géométrique importante a le potentiel de perturber le champ ζ . Et de la même manière toutes les zones d'interfaces susceptibles d'être plus défectueuses peuvent engendrer une injection ou génération supplémentaires de charges.

En plus, la contribution d'une zone d'interface défectueuse, même très fine, devient dominante pour des tensions plus élevées. Un lien entre l'effet Poole-Frenkel et les zones défectueuses est donc évident.

5.6.2 Effets de bords et de coins

Les effets de bords et de coins dans un détecteur peuvent être très important comme l'a montré l'analyse EBIC effectuée sur un capteur TFC (§5.4). Ils dépendent en autres de la configuration du pixel et du type de structuration. Au niveau de la structuration il existe principalement deux approches :

- 1) La structuration par en dessus (exemple : structures de test tampographiées (chapitre 3))
- 2) La structuration par en dessous (exemple : intégration verticale)

Les deux approches décrites ici ont leurs avantages et inconvénients. Selon la méthode choisie, les effets de bords et d'interfaces sont

différents. En effet le bord de croissance observé au MEB (Fig. 5.40) est particulier à l'intégration verticale. Ceci constitue clairement un désavantage par rapport à la structuration par en dessous. Néanmoins selon [57] et des mesures EBIC effectuées sur structures tampographiées par l'équipe du CERN des dispositifs structurés par en dessus ne sont pas exempt d'effets de bord périphérique (terme j_2).

En résumé les effets de bords et de coins dépendent de :

- la méthode de structuration
- l'épaisseur de la couche $\langle i \rangle$
- l'épaisseur de la passivation
- l'ouverture dans la passivation
- la configuration de la diode (métal-i-p et n-i-p)
- le type de puces CMOS (passivé ou non passivé, planarisée)

Ces effets perturbent le champ ξ local provoquant des courants de fuite additionnels dans ces zones selon les mécanismes énumérés auparavant.

5.6.3 Origines des composantes j_1, j_2, j_3

Suite aux observations MEB, à l'analyse EBIC et aux différents résultats obtenus dans ce chapitre, l'origine supposée des différentes contributions possibles aux composantes j_1, j_2, j_3 peut être donnée. Ceci dans le cas d'une intégration verticale sur une puce passivée tel que celle du CSEM (Tab.5.4).

j_1 [A/cm ²] :	j_2 [A/cm]:	j_3 [A]:
Génération thermique de charges dans la couche $\langle i \rangle$ → Effet Poole-Frenkel	Injection – génération périphérique de charges au bord de croissance → champ local ξ de bord élevé	Injection – génération de charges dans les coins → champ local ξ de coin élevé
Interface p-i défectueux → génération supplémentaire → dominant à champ ξ élevé	Interface p-i défectueux	Interface p-i défectueux
	Courant périphérique latéral → Distance D latérale de collection constante entourant le pixel → $\propto 4 D L$	Courant de coin latéral → $\propto 4 D^2$

Tableau 5.4 : Contributions possibles aux composantes j_1, j_2, j_3 de l'Equ.5.9 pour le cas d'un pixel intégré verticalement sur une puce passivée.

La composante j_1 proportionnelle à la surface du détecteur provient principalement de la génération thermique dans la couche $\langle i \rangle$ de la diode (centrale du pixel (Fig.5.42)). La génération thermique est assistée par le

champ ζ selon le modèle Poole-Frenkel. Dans certains cas une interface défectueuse peut être présente et donc source de génération supplémentaire.

La composante j_2 est due au bord périphérique de croissance (Fig.5.40–5.42) où le champ ζ local est fortement perturbé.

Le champ de bord très élevé peut provoquer une injection d'électrons depuis la couche p. La génération de charges localement assistée par le champ ζ élevé peut devenir très importante. En cas de présence d'une interface défectueuse au niveau du bord, son effet sera plus important à cause du champ ζ local plus élevé que dans la zone centrale. Une collection latérale qui apporte une contribution supplémentaire a aussi été observée. Si une distance D de collection constante, entourant le pixel, est considérée le courant latéral sera proportionnel à $4.D.L$ (c'est-à-dire au périmètre). Cette dernière contribution semble peu importante (Fig.5.27). Par contre dans le cas d'une puce non passivée, ou le bord de croissance est absent elle peut contribuer de manière significative.

La composante j_3 provient de l'injection de charges depuis la couche <p> ainsi que d'une forte génération de charges dans les coins, où le champ ζ est très élevé. Localement la même argumentation que pour j_2 est valable. Une collection latérale sur une distance D constante donne aussi une contribution indépendante de la taille du pixel. Elle sera proportionnelle à $4D^2$. Elle peut devenir importante si la taille L du pixel devient de l'ordre de grandeur de D ($4.D^2 > 4.D.L$).

5.6.4 Les principaux types de capteurs TFC

En ce qui concerne les capteurs TFC monolithiques réalisés sur les puces CMOS du CSEM quatre configurations principales se dégagent:

- (1) Diode de type **n-i-p** intégrée sur une puce CMOS **passivée**
- (2) Diode de type **métal-i-p** intégrée sur une puce CMOS **passivée**
- (3) Diode de type **n-i-p** intégrée sur une puce CMOS **non passivée**
- (4) Diode de type **métal-i-p** intégrée sur une puce CMOS **non passivée**

Avec une **diode métal-i-p**, la couche <n> est supprimée, ce qui implique :

- Pas de champ ζ entre le flanc de la passivation et l'ITO / bord de croissance
- Effet de coin fortement diminué
- Collection latérale possible uniquement à travers la couche p

Avec une **puce non passivée** le bord de croissance et l'effet de coin résultant sont supprimés. Par contre dans ce cas est ajouté :

- Un trou entre les contacts métalliques (largeur 1.6 μm , profondeur 0.6 μm)
- Une perturbation du champ ζ due à la fin de l'électrode

Ainsi selon les quatre combinaisons possibles énumérées ci-dessus les contributions j_1 , j_2 , j_3 varient. Selon la configuration du capteur TFC il ressort que (Tab.5.5):

- La configuration (1) comprend les trois termes, j_3 étant clairement dominante (permet d'estimer j_3)
- Pour la configuration (2) j_3 est négligeable et j_2 est le terme dominant (permet d'estimer j_2)
- Le cas (3) est particulier. En effet le bord de croissance et les effets relatifs sont supprimés. Par contre il faut compter sur une contribution importante de la collection latérale due à la présence de la couche $\langle n \rangle$ et à l'absence de la passivation. C'est-à-dire une composante périphérique j_2 au courant J_{obsc} . Il est donc possible de supposer que les cas (2) et (3) exhibent une contribution dominante du terme j_2 . La différence étant que dans un cas il s'agit d'une collection latérale à travers la couche $\langle n \rangle$ (3) et dans l'autre un effet provoqué par le bord de croissance (2). Les mesures de J_{obsc} effectuées sur ces deux types de capteurs confirment que les valeurs exhibées sont du même ordre de grandeur (Fig.5.34).
- Dans le cas (4), j_1 est probablement l'unique composante restante de J_{obsc} . (permet d'estimer j_1)

n-i-p / passivé (1)	métal-i-p / passivé (2)	n-i-p / non passivé (3)	métal-i-p / non passivé (4)
$j_3 > j_2 > j_1$	$j_2 > j_1$	$j_2 > j_1$	j_1
Terme j_3 dominant (selon Tab.3)	Composante périphérique due aux effets liés à la présence du bord de croissance.	Composante périphérique due à la collection latérale. Effet du trou entre les pixels et de la fin de l'électrode inconnu.	Effet du trou entre les pixels et de la fin de l'électrode inconnu. L'absence de couche $\langle n \rangle$ laisse supposer une influence moindre.
$J_{\text{obsc}} \sim j_3$	$J_{\text{obsc}} \sim j_2$	$J_{\text{obsc}} \sim j_2$	$J_{\text{obsc}} \sim j_1$

Tableau 5.5 : Principales configuration possibles entre le type de diode et de puces. La contribution dominante et sa source sont indiquées. La dernière ligne permet de comparer les valeurs de J_{obsc} entre les différentes configurations.

5.6.5 Conclusions

Il ressort clairement des résultats présentés dans ce cinquième chapitre que les effets de bords et de coins peuvent être fortement atténués par les choix suivants:

- Diode de type métal-i-p
- Puce non passivée (idéalement planarisée)

Les meilleurs résultats sont obtenus par l'approche combinée. En effet ce sont les capteurs de type 4 qui exhibent les valeurs les plus basses du courant d'obscurité, soit $J_{\text{obs}} = 20 \text{ pA/cm}^2$ environ pour une polarisation de -1V.

Comme alternative dans le cas où une haute sensibilité n'est pas indispensable, il est possible de réduire le courant d'obscurité en choisissant une configuration du pixel avec la plus grande ouverture possible dans la passivation.

D'autres approches donnant des résultats moins convaincants ont été testées afin de réduire J_{obs} par amincissement de la couche de passivation:

- Polissage mécanique (CMP)
- Attaque par plasma CF₄

Les résultats obtenus sur des capteurs TFC ayant subis ces traitements ont toutefois permis de démontrer une fois de plus que la présence des effets de bords et de coins est fortement liée à celle de la couche de passivation.

Chapitre 6

Caractérisation des capteurs TFC

6.1 Introduction

Outre la compréhension et l'analyse détaillée des phénomènes liés au courant d'obscurité, d'autres caractéristiques des capteurs TFC ont été évaluée, telles que :

- L'homogénéité (FPN, PRNU)
- Le bruit temporel (TN)
- La plage dynamique (DR)
- La dégradation induite par la lumière (type (4) uniquement)
- La linéarité (type (4) uniquement)
- La sensibilité et le rendement quantique

Toutes ces grandeurs sauf la sensibilité sont liées au courant d'obscurité, sujet principal de cette thèse. Les résultats présentés par la suite concernent les configurations suivantes de capteurs TFC:

- Puce CMOS passivée nue (sans détecteur a-Si:H) (type (0))
- Diode de type n-i-p sur puce CMOS passivée (type (1))
- Diode de type n-i-p sur puce CMOS non passivée (type (2))
(N'est pas présenté à cause de la grande dispersion des résultats)
- Diode de type métal-i-p sur puce CMOS passivée (type (3))
- Diode de type métal-i-p sur puce CMOS non passivée (type (4))

6.2 Bruit spatial dans l'obscurité (FPN)

Le bruit spatial est une mesure de l'homogénéité du capteur TFC. Le FPN se calcule selon l'Equ.3.11a. Afin d'avoir une référence et de pouvoir ainsi distinguer entre l'inhomogénéité due à la puce CMOS elle-même et celle ajoutée par la diode a-Si:H, un capteur nu a été analysé.

Comme l'explique le paragraphe §3.6.9 les données brutes provenant du capteur TFC doivent être corrigées.

La Fig.6.1 représente la tension de sortie d'un capteur TFC nu pour un temps d'exposition de 40 μ s et 552 ms. La valeur moyenne de V_{out} est plus basse pour le temps le plus long. Cette diminution est due au courant d'obscurité des diodes de protection.

Les premiers 32 pixels sont défectueux (1^{ère} ligne). La dernière ligne présente aussi une dégradation. Un pixel défectueux est observable (V_{out} (# 1712) = 2.4 mV). Dans l'agrandissement de la Fig.6.1 ($t_{int} = 40$

μs) il ressort que le premier pixel de chaque nouvelle ligne exhibe un saut. La première colonne est donc aussi défectueuse.

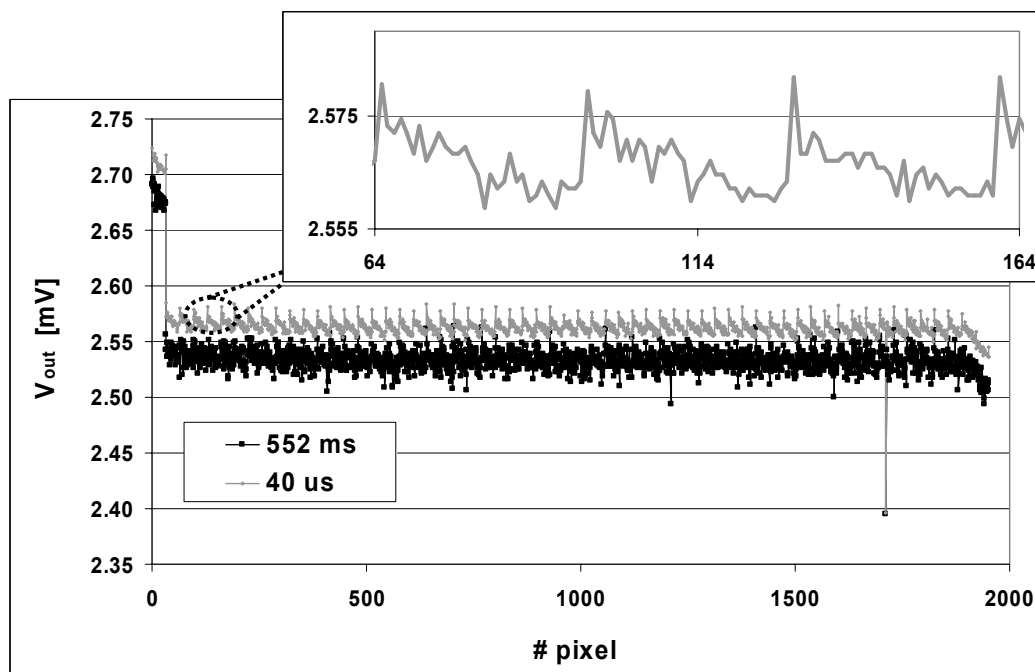


Figure 6.1 : Tension de sortie V_{out} pour tous les pixels de la matrice de la puce CMOS passivée nue (type 0), sans diode a-Si:H. Les données sont brutes, sans correction du temps d'exposition.

Une allure en dent de scie est observée avec une pente régulière pour chaque ligne. Cela est indicatif qu'un bruit de retour à la ligne est présent. Lorsque la lecture d'une nouvelle ligne débute une perturbation sur le signal de Line Valid provoque le saut de tension observé.

Afin de corriger la tension de sortie deux approches sont envisageables (§3.6.9) :

1. Correction par régression linéaire
2. Mesure différentielle (élimine la contribution due à la tension de décalage)

Bruit spatial FPN [mV]	Données non corrigées	Correction par régression linéaire	Mesure différentielle (40 μs – 22 μs)
Tous les pixels	19.90	18.97	1.23
- 1 ^{ère} ligne	7.07	6.79	1.23
- dernière ligne	6.60	6.44	1.22
- pixel # 1712	5.40	5.23	1.22
- 1 ^{ère} colonne	4.59	4.31	1.22

Tableau 6.1 : Bruit spatial dans l'obscurité pour un capteur TFC nu (type 0) selon le type de correction. Le FPN est donné pour tous les pixels de la matrice, puis en enlevant à chaque niveau une partie des pixels défectueux. Le temps d'intégration est de 22 μs .

Le Tab.6.1 permet de comparer l'effet de la correction appliquée aux données sur le bruit spatial (FPN). L'effet des zones défectueuses de la matrice est mis en évidence en enlevant une à une, la 1^{ère} et dernière ligne, le pixel défectueux et finalement la première colonne.

La mesure différentielle permet de réduire au maximum le bruit car l'influence des zones défectueuses est fortement diminuée ; de plus cela permet de s'affranchir de la contribution due à la tension de décalage, dont l'importance peut ainsi être évaluée.

Dans le Tab.6.2 le bruit spatial mesuré sur les différents types de capteurs TFC est donné pour deux temps d'exposition différents. Les données dans ce cas n'ont pas été corrigées. La raison de ce choix est la suivante :

- La correction du temps d'exposition a pour but de "remplacer" le obturateur mécanique (qui n'est pas disponible dans notre cas)
- Dans des conditions d'obscurité un obturateur mécanique n'a aucune influence puisqu'il ne permet pas d'interrompre l'intégration. (Seul un obturateur électronique est fonctionnel dans l'obscurité)
- Les données prises dans l'obscurité sans correction du temps d'exposition sont donc représentatives des conditions réelles d'utilisation sans obturateur électronique.

<i>FPN lignes 45-60</i>	$t_{\text{exp}} = 22 \mu\text{s}$	$t_{\text{exp}} = 552 \text{ ms}$
	[mV]	
Type 1 (n-i-p/passivé)	20	60
Type 3 (métal-i-p/passivé)	5.7	20
Type 4 (métal-i-p/non passivé)	3.1	12
Type 0 (nu)	4.6	8

Tableau 6.2 : FPN des différents capteurs TFC (sans correction)

De la comparaison des valeurs de FPN (Tab.6.2) il ressort que :

- Le capteur TFC de type 4 présente la meilleure homogénéité, suivi du type 3 et finalement le pire résultat est obtenu avec un capteur de type 1.
- Un capteur TFC de type 4 a un FPN comparable au capteur nu (type 0). Dans ce cas c'est la puce CMOS elle-même qui contribue de manière dominante au bruit spatial. **La diode métal-i-p intégrée sur une puce non passivée n'est donc pas source supplémentaire de bruit.**

Le bruit spatial devrait idéalement être mesuré pour un temps d'intégration nul. Malheureusement ceci n'est pas possible. Il est donc intéressant de voir l'influence du temps d'intégration sur le FPN. Il ressort de la caractérisation que sur une plage d'environ 100 ms la valeur du FPN est constante (environ 5 mV, Fig.6.2). Pour des temps

d'intégration supérieurs, de plusieurs centaines de ms, le FPN est proportionnel à t_{exp} . La conclusion qui se dégage est qu'en dessous de 100 ms le terme dominant est dû aux variations de la tension de décalage entre les pixels qui n'est pas proportionnel à t_{exp} . Au-delà de cette limite les autres composantes de bruit deviennent dominantes, c'est-à-dire les variations de J_{obs} , des capacités parasites et d'intégration, du gain.

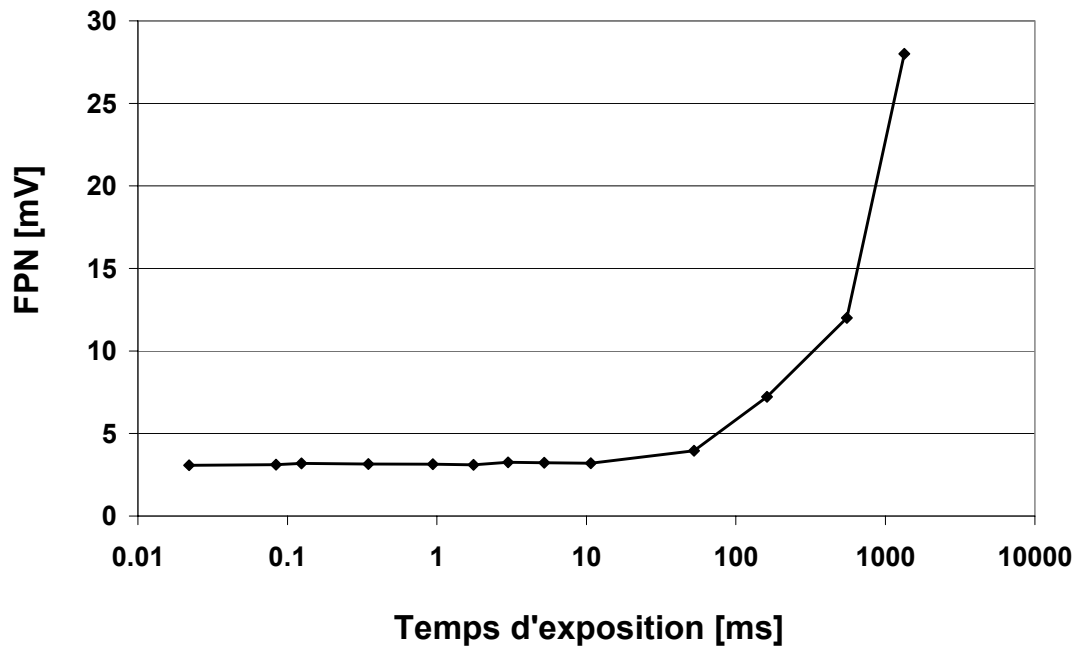


Figure 6.2 : FPN en fonction du temps d'exposition avec une fréquence de pixel clock fixe (capteur TFC type 4, lignes 45-60, sans correction).

6.3 Bruit spatial sous illumination (PRNU)

Pour le cas du bruit spatial sous illumination (PRNU) il est évidemment impossible d'avoir une référence avec le capteur TFC nu (type 0). Les différents capteurs sont donc comparés entre eux. Sous illumination il est souhaitable d'appliquer une correction du temps d'exposition sur les données mesurées (§3.6.9). Ce choix est justifié puisque la correction permet d'obtenir des données proches de celles obtenues d'une mesure avec un obturateur mécanique.

PRNU + FPN lignes 45-60 $t_{exp} = 40 \mu s$	[mV]
Type 1 (n-i-p/passivé)	78.5
Type 3 (métal-i-p/passivé)	4.9
Type 4 (métal-i-p/non passivé)	4.3

Tableau 6.3 : PRNU des différents capteurs TFC avec correction (lignes 45-60) mesuré pour une illumination correspondante à une tension $V_{out} = 50 \% V_{sat}$.

Les valeurs du PRNU pour les principaux types de capteurs TFC peuvent être comparées dans le Tab.6.3. Comme attendu c'est le type 4 qui exhibe le meilleur résultat suivi du type 3. La moins bonne valeur étant obtenue sur un capteur de type 1. Une fois de plus la combinaison métal-i-p sur puce non passivée est avantageuse en comparaison de celle n-i-p sur puce passivée.

La mesure du PRNU sur un capteur TFC de type 4 en fonction du temps d'exposition permet de dégager trois régions distinctes (Fig.6.3) :

1. En dessous de 100 μs : le bruit spatial semble être constant. Ceci est indicatif que la contribution du bruit de lecture est dominante.
2. Entre 100 μs et 5000 μs environ : le PRNU est proportionnel au temps d'exposition.
3. En dessus de 5000 μs : il semble que la saturation du capteur et donc du PRNU soit atteinte.

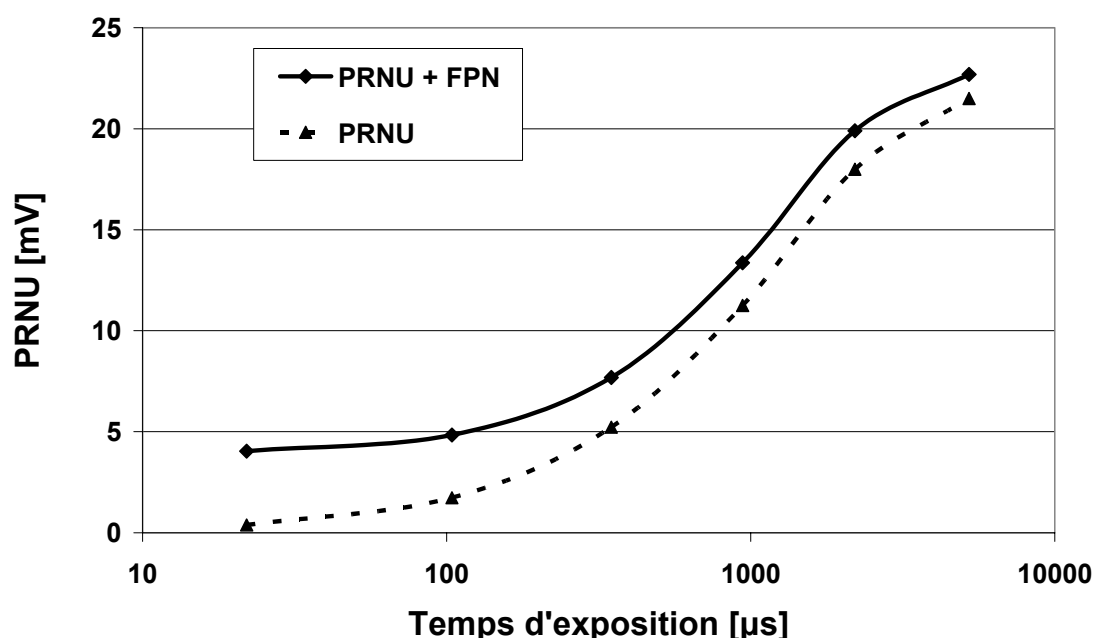


Figure 6.3: PRNU en fonction du temps d'exposition avec une fréquence de pixel clock fixe. (capteur TFC type 4, lignes 45-60 avec correction). Les trois régions qui se distinguent sont mises en évidence par les droites en pointillé.

6.4 Bruit temporel (TN)

Le bruit temporel se mesure selon l'Equ.3.12a. Le Tab.6.4 permet de comparer les résultats obtenus sur les différents types de capteurs TFC. Les mêmes conclusions que dans le cas du bruit spatial ressortent de la comparaison. Le type 4 exhibe le plus faible bruit qui est du même ordre de grandeur que celui du capteur TFC nu. L'électronique apporte donc la plus grande contribution au bruit temporel. Pour le type de capteur la diode a-Si:H n'est donc dans ces conditions pas le facteur limitant.

<i>TN lignes 45-60</i> $t_{\text{exp}} = 40 \mu\text{s}$	[mV]
Type 1 (n-i-p/passivé)	6.11
Type 3 (métal-i-p/passivé)	1.73
Type 4 (métal-i-p/non passivé)	1.08
Type 0 (nu)	0.97

Tableau 6.4 : Comparaison du bruit temporel TN.

Pour un capteur TFC exhibant un faible bruit temporel (type 4), si les défauts majeurs ne sont pas pris en considération il semble que la valeur de TN soit plus au moins constante en fonction du temps d'exposition (courbe ligne 45-60, Fig.6.4). Le bruit de mesure, kTC noise (indépendant du temps d'exposition), correspond donc à la composante constante. Par contre en tenant compte de toute la matrice, la valeur de TN reste constante pour des temps inférieurs à 100 ms puis pour des temps supérieur elle augmente rapidement (courbe "tous les pixels" Fig.6.4). Les variations de $J_{\text{obs}} c$ en fonction du temps dans le cas des pixels défectueux devient donc dominante par rapport au bruit de mesure.

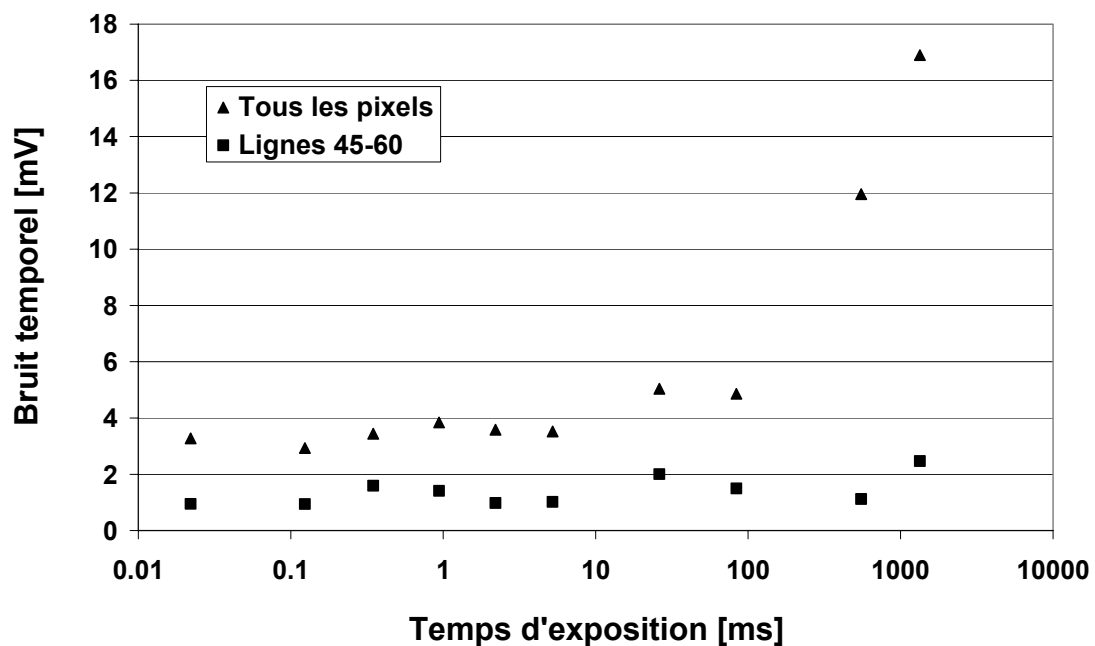


Figure 6.4 : TN en fonction du temps d'exposition avec une fréquence de pixel clock fixe (capteur TFC type 4, lignes 45-60, sans correction).

6.5 Plage dynamique

La plage dynamique est mesurée selon l'Equ.3.13a. Le Tab.6.5 donne les valeurs obtenues pour les trois types de capteurs TFC, la plus grande étant atteinte pour le type 4 (61 db).

Cette valeur est limitée par la saturation de l'amplificateur. En effet la diode a-Si:H permettrait de mesurer des intensités de lumière bien supérieures à celle qui provoque la saturation du capteur TFC. Pour se faire il faudrait un circuit avec un gain adaptable. La taille du pixel ainsi que le temps t_{int} influence directement la tension de sortie du capteur. L'intensité d'illumination maximum provoquant la saturation du capteur pourrait être repoussée vers des valeurs plus élevée en diminuant la surface du pixel et en choisissant un temps t_{int} le plus petit possible.

Des valeurs de plage dynamique de plus de 120 dB, mesurées sur des capteurs de type TFC, ont été publiées [1, 2].

<i>DR lignes 45-60</i> $t_{\text{exp}} = 40 \mu\text{s}$	[db]
Type 1 (n-i-p/passivé)	46
Type 3 (métal-i-p/passivé)	57
Type 4 (métal-i-p/non passivé)	61

Tableau 6.5 : Plage dynamique DR pour les trois types de capteurs TFC

6.6 Dégradation induite par la lumière

Un phénomène connu dans le domaine photovoltaïque est celui de la dégradation des performances des cellules solaires en a-Si:H induite par la lumière. Effectivement lorsqu'une photodiode en a-Si:H est irradiée par un flux de photons, ceux-ci provoquent la rupture de certaines liaisons Si-H, ce qui augmente la densité de liaisons pendantes ; c'est-à-dire la densité de défauts. Ce phénomène appelé "effet Steabler-Wronski" est largement étudié et documenté dans la littérature [64]. Il est également réversible, puisque sous l'effet de la chaleur, les liaisons rompues par les photons incidents peuvent être à nouveau passivées par des atomes d' H_2 . Après un certain temps l'effet se stabilise.

Dans le cas des capteurs TFC cette dégradation induite par la lumière a un effet direct sur le courant d'obscurité puisque celui-ci est proportionnel à la densité de défauts.

Une première expérience afin d'évaluer l'importance du phénomène a été mise en place. Pour ce faire, un capteur TFC de type 4 a été introduit dans une armoire spécifique, munie d'un éclairage simulant le spectre solaire (AM 1.5, 100 mW/cm²) et maintenue à une température constante de 50°C.

La Fig.6.5 représente la densité de courant d'obscurité J_{obsc} en fonction du temps pendant lequel le capteur TFC a été soumis à la dégradation. La valeur de J_{obsc} augmente clairement avec le temps de dégradation.

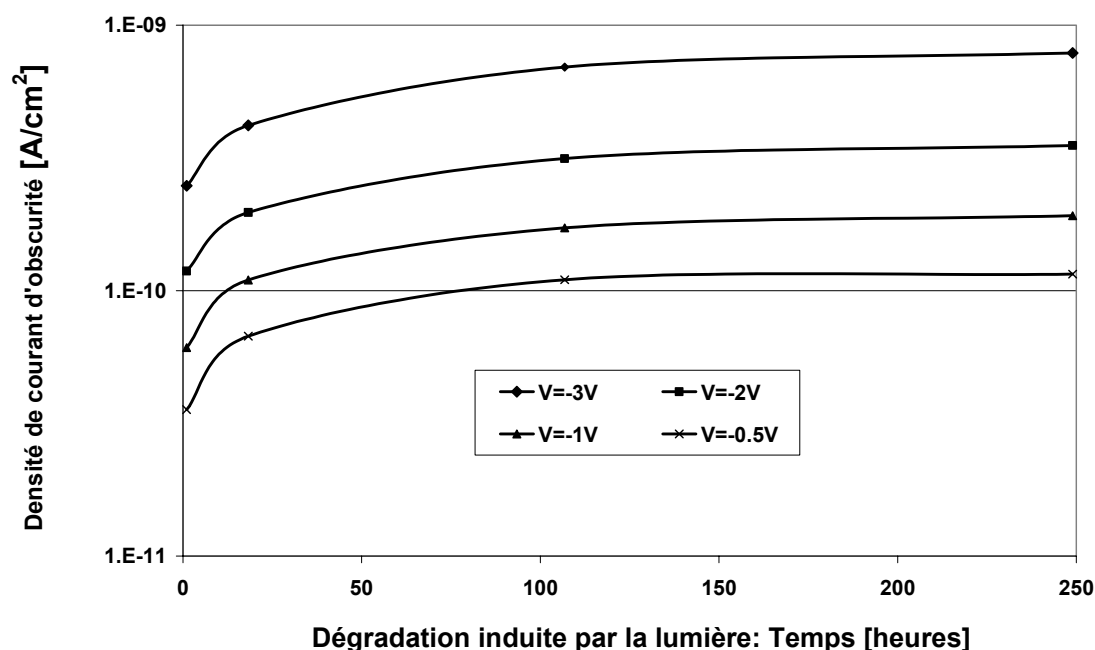


Figure 6.5 : Densité de courants d'obscurité en fonction du temps de dégradation pour différentes tensions de polarisations.

Le Tab.6.6 permet de comparer les valeurs de J_{obsc} après recuit et pour différents temps de dégradation. Le recuit consiste à chauffer à 180°C pendant 1h30 le capteur TFC. Suite à ce traitement thermique le nombre de défauts atteint son minimum et la valeur de J_{obsc} la plus basse est mesurée (12 pA/cm²). Après 1 h de dégradation, la valeur de J_{obsc} est déjà 5 fois plus grande. Puis après 107 h elle triple à nouveau pour atteindre 172 pA/cm². La dernière valeur mesurée est de 191 pA/cm² pour 249 heures d'illumination. **Il est raisonnable de supposer qu'une valeur d'environ 200 pA/cm² puisse être considérée comme valeur de J_{obsc} stabilisée.** Un recuit thermique permet de retrouver la valeur de J_{obsc} de départ soit environ 12 pA/cm².

Temps [h]	J_{obsc} [pA/cm²] V = -1V
recuit	12
1	61
19	110
107	172
249	191

Tableau 6.6 : Densité de courant d'obscurité mesurée à température ambiante après recuit et à différents temps de dégradation.

6.7 Linéarité

Une première évaluation de la linéarité du capteur a été réalisée. Un capteur TFC de type 4 a été irradié par un faisceau lumineux de 630 nm de longueur d'onde et d'intensité connue. Cette intensité a pu être variée au moyen d'une série de filtres gris.

La tension de sortie du capteur en question en fonction de l'intensité incidente est donnée à la Fig.6.6. Deux zones se distinguent clairement :

- Zone linéaire en dessous de $0.017 \mu\text{J}/\text{cm}^2$
- Plateau du à la saturation du signal de sortie en dessus de $0.017 \mu\text{J}/\text{cm}^2$

Entre le minimum d'intensité et la valeur pour laquelle la saturation est atteinte, le capteur est parfaitement linéaire. Afin de quantifier la linéarité il est possible d'utiliser l'Equ.3.18. De cette manière une valeur de 99% est obtenue, ceci sur une plage de plus de trois ordres de grandeurs.

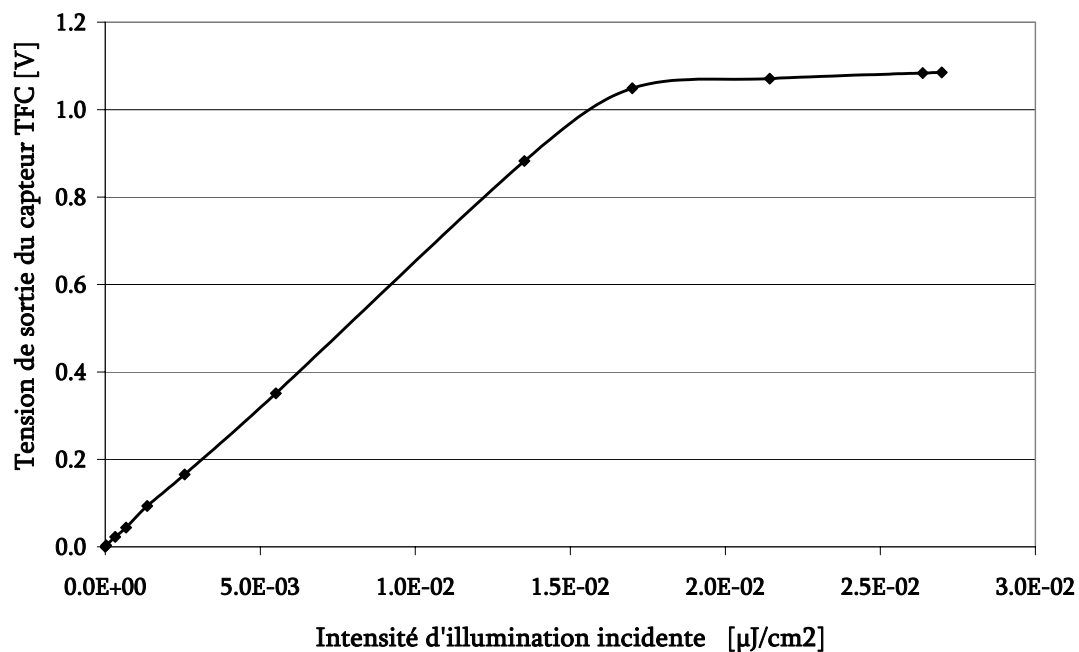


Figure 6.6 : Tension de sortie V_{out} en fonction de l'intensité d'illumination incidente (capteur TFC type 4, tension de polarisation $V = -4 \text{ V}$, $t_{int} = 3 \text{ ms}$, longueur d'onde de la lumière incidente 630 nm)

6.8 Sensibilité et rendement quantique

La sensibilité des capteurs TFC a été mesurée en fonction de la longueur d'onde de la lumière incidente (Fig.6.7). Les plus hautes valeurs sont obtenues pour le type 1. Pour le type 4 la réponse est identique dans le rouge alors qu'à partir de 630 nm plus la longueur d'onde devient petite plus l'écart avec la courbe du type 1 devient importante. Cette différence n'est pas clairement expliquée. La couche <i> qui n'est pas la même ainsi qu'une légère variation de l'épaisseur de la couche d'ITO et de la couche <p> pourrait en partie justifier cette variation.

Les valeurs de sensibilité les plus basses sont mesurées sur le capteur TFC de type 3. Pour ce dernier il faut se rappeler qu'il s'agit d'une diode métal-i-p déposée sur une puce passivée. La surface du pixel est donc plus petite ($33.4 \times 33.4 \mu\text{m}$) que dans le cas d'une puce non passivée ($38.4 \times 38.4 \mu\text{m}$), ce qui a une influence direct sur la sensibilité (Equ.3.23).

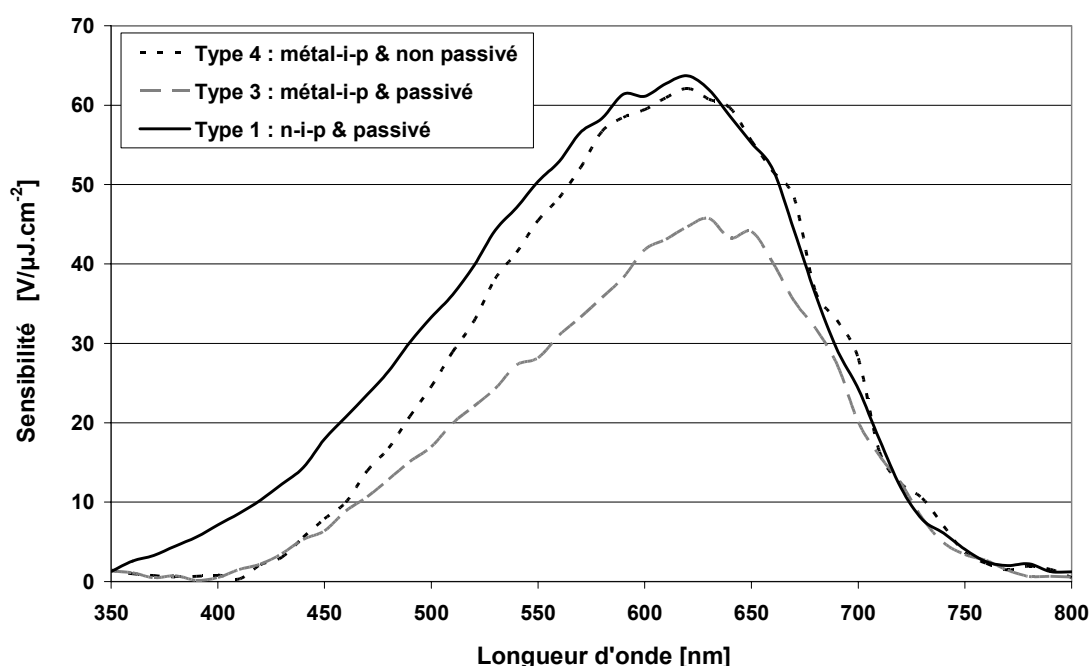


Figure 6.7 : Sensibilité en fonction de la longueur d'onde pour trois types de capteurs TFC polarisés à $V = -4 \text{ V}$ (1, 3 et 4).

A partir des valeurs mesurées de la sensibilité, il est possible de calculer le rendement quantique externe selon l'Equ.3.24. Pour cela il est nécessaire de connaître la surface effective du pixel. En ce qui concerne ce paramètre les hypothèses suivantes sont faites :

- Pour le cas d'une diode métal-i-p la collection est limitée à la surface correspondante à l'ouverture dans la couche de passivation, c'est-à-dire à la surface apparente du contact métallique. Donc $A_{\text{eff}} = 33.4 \times 33.4 \mu\text{m}$ pour une puce passivée (type 3) et $A_{\text{eff}} = 38.4 \times 38.4 \mu\text{m}$

pour le cas non passivé (type 4). La collection latérale est supposée négligeable.

- Pour le cas d'une diode n-i-p sur puce passivée (type 1) il faut tenir compte d'une certaine collection latérale qui a été observée expérimentalement lors de l'analyse EBIC. Pour le calcul de $\eta(\lambda)$ une valeur de $A_{\text{eff}} = 38.4 \times 38.4 \text{ }\mu\text{m}$ plus grande que l'ouverture dans la passivation est choisie.

Les courbes de rendement quantique en fonction de la longueur d'onde, calculée à partir des données de la Fig.6.7 en utilisant les surfaces effectives indiquées ci-dessus, sont représentées à la Fig. 6.8 (courbes en gris clair). La même tendance que dans le cas de la sensibilité se retrouve.

Le choix d'une surface effective plus grande que le contact métallique du pixel dans le cas du capteur TFC de type 1 se justifie par le raisonnement suivant :

- En choisissant $A_{\text{eff}} = 33.4 \times 33.4 \text{ }\mu\text{m}$ correspondant à la surface ouverte dans la passivation, des valeurs de $\eta(\lambda) > 1$ sont obtenues, ce qui est clairement impossible. Ceci constitue, en plus de l'observation EBIC, une deuxième preuve de la présence d'une collection latérale.
- En utilisant une surface $A_{\text{eff}} = 40 \times 40 \text{ }\mu\text{m}$ cela donne des valeurs de $\eta(\lambda)$ inférieures à celle obtenues pour un capteur TFC de type 4. Ceci n'est pas plausible en comparaison des valeurs obtenues sur des structures de tests tampographiées (Fig.5.9) où $\eta(\lambda)$ est du même ordre de grandeur, voir légèrement supérieur dans le cas d'une diode n-i-p. A titre de comparaison les données de la Fig.5.9 ont été reportées à la Fig.6.8 (courbes noir). Le choix de $A_{\text{eff}} = 38.4 \times 38.4 \text{ }\mu\text{m}$ est donc raisonnable.

Le décalage entre les courbes $\eta(\lambda)$ correspondantes aux structures de test tampographiées et celles des capteurs TFC est du à une variation de l'épaisseur d'ITO qui a été déposé sur deux machines différentes.

Contrairement à tous les autres paramètres mesurés jusqu'ici, la sensibilité et donc le rendement quantique externe sont les seules valeurs plus élevées exhibées par un capteur TFC de type 1 par rapport au type 4. La différence observée est néanmoins assez légère.

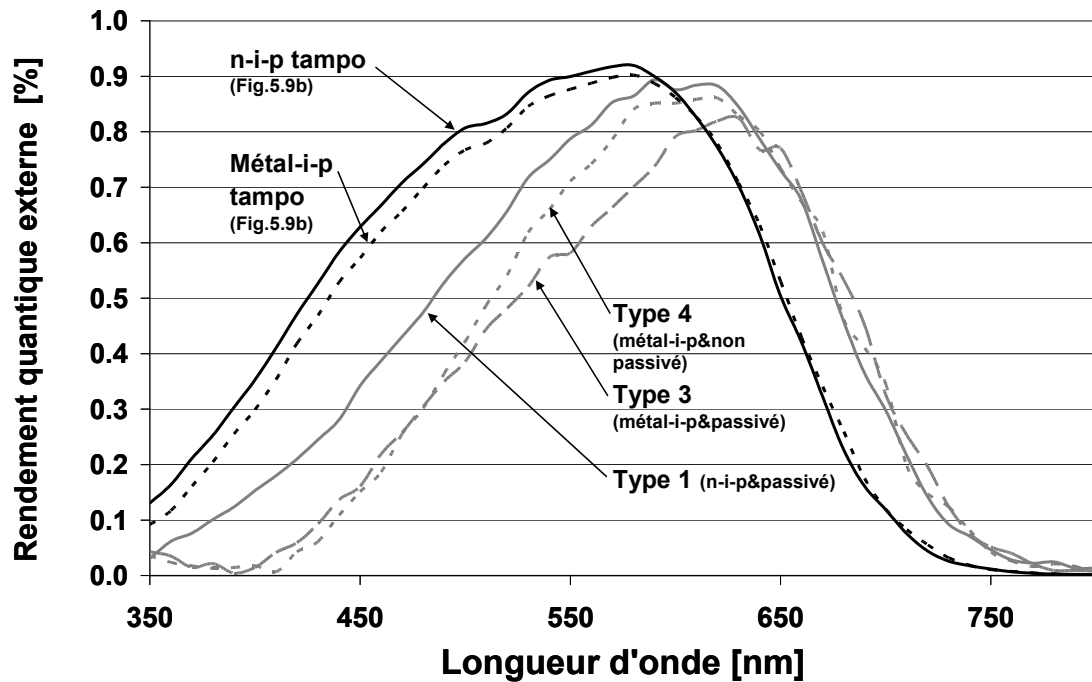


Figure 6.8 : Rendement quantique externe en fonction de la longueur d'onde pour les trois types de capteurs TFC polarisés à $V = -4$ V (1, 3, 4). Les courbes de la Fig.5.9b sont également reportées à titre de comparaison ($V = -3$ V).

Polarisation [V]	Capteur TFC type 4		Capteur TFC type 1	
	J_{obsc} [A/cm^2]	Sensibilité à 620 nm [$\text{V}/\mu\text{J}.\text{cm}^{-2}$]	J_{obsc} [A/cm^2]	Sensibilité à 620 nm [$\text{V}/\mu\text{J}.\text{cm}^{-2}$]
-1	2.13E-11	52.7	2.55E-09	60.1
-2	1.63E-10	57.6	5.77E-09	60.3
-3	7.57E-10	60.8	1.71E-08	60.9
-4	3.19E-09	62.1	2.91E-08	63.7

Tableau 6.7 : Densité de courant d'obscurité après recuit et à différent temps de dégradation.

Lors du choix du point de travail, il faudra trouver un compromis entre la valeur de J_{obsc} et celle de la sensibilité. Le Tab.6.7 permet de se rendre compte de l'impact qu'a la polarisation sur la valeur de la sensibilité et celle de J_{obsc} selon le type de capteur TFC. Afin de garder $J_{\text{obsc}} < 1.10^{-10} \text{ A}/\text{cm}^2$ il faudra travailler entre -1 V et -2V avec une sensibilité entre 53 et 57 $\text{V}/\mu\text{J}.\text{cm}^{-2}$ en utilisant un capteur de type 4.

6.9 Conclusions

Les résultats présentés dans ce chapitre ont permis d'évaluer les performances des capteurs TFC en termes de bruit, de plage dynamique, de linéarité et de sensibilité.

Il ressort que les capteurs TFC de type 4 exhibent les meilleures performances. Autant le bruit spatial ($FPN = 3.1 \text{ mV}$) que temporel ($TN = 1.08 \text{ mV}$) mesuré sur ce type de détecteurs est du même ordre de grandeur que celui mesuré sur un capteur TFC nu (type 0). Ceci est clairement indicatif que dans l'état actuel, le bruit du capteur TFC est limité par celui de la puce, c'est-à-dire de l'électronique, notamment le bruit de lecture. L'intégration verticale d'une diode de type métal-i-p au-dessus d'une puce CMOS non passivée n'ajoute donc pas une contribution majeure en termes de bruit.

Une plage dynamique de 61 dB a été mesurée sur un capteur de type 4. Cette valeur déjà raisonnable comparée à celle atteignable par les technologies CMOS et CCD (Tab.7.1), est indiscutablement limitée par la saturation du signal de sortie du capteur TFC et pourrait donc être augmentée.

Une première évaluation indique une très bonne linéarité sur plusieurs ordres de grandeur (99% à 630 nm, type 4).

Un test de dégradation induite par la lumière a également été effectué. Comme attendu la conséquence d'une longue exposition à un flux de photons a pour effet d'augmenter le courant d'obscurité (191 pA/cm^2 après 249 h). Au contraire un recuit thermique permet de minimiser J_{obsc} (12 pA/cm^2). Une valeur de J_{obsc} de 200 pA/cm^2 peut raisonnablement être considérée comme valeur stabilisée.

En ce qui concerne la sensibilité, contrairement à toutes les caractéristiques précédentes, ce sont les capteurs TFC de type 1 qui présentent les valeurs les plus élevées. Une différence de sensibilité croissante entre les capteurs de type 1 et 4 est observée pour des longueurs d'ondes en dessous de 600 nm.

Il serait intéressant d'améliorer la sensibilité notamment entre 350 et 450 nm de longueur d'onde en optimisant l'épaisseur d'ITO pour obtenir un maximum de transmission et celle de la couche $\langle p \rangle$ pour un minimum d'absorption à ces longueurs d'ondes.

Afin de maintenir $J_{\text{obsc}} < 1.10^{-10} \text{ A/cm}^2$ une polarisation $V > -2 \text{ V}$ est nécessaire ce qui limitera la sensibilité entre 53 et $57 \text{ V/}\mu\text{J.cm}^{-2}$ pour un capteur de type 4.

Chapitre 7

Conclusions et perspectives

7.1 Conclusions

Le présent travail a permis la réalisation d'un nouveau type de capteur d'image basé sur l'intégration verticale de diodes en a-Si:H directement au-dessus d'une puce CMOS spécifique. Cette technologie TFC ainsi que ses avantages par rapport aux technologies standards (CCD et CMOS) ont clairement pu être mis en évidence. Au niveau des paramètres les plus importants pour un capteur optique, de très bonnes performances ont pu être atteintes avec la première génération de capteurs TFC développés dans le cadre du projet CSEM/IMT qui était la base pour la présente thèse:

- Facteur de remplissage $> 90\%$
- Sensibilité $> 60 \text{ V}/\mu\text{J}\cdot\text{cm}^{-2}$ à 620 nm et -3 V
- Courant d'obscurité de $12 \text{ pA}/\text{cm}^2$ après recuit thermique et une valeur stabilisée de $200 \text{ pA}/\text{cm}^2$ après dégradation induite par la lumière (-1V, température ambiante)
- Bruit limité par l'électronique et contribution négligeable de la diode de type métal-i-p.
- Plage dynamique de 61 dB limitée dans l'état actuel par la saturation du signal de sortie.
- Linéarité de 99% à 630 nm sur plusieurs ordres de grandeur

Il est à souligner que ces résultats ont été obtenus sur des capteurs TFC fabriqués dans des conditions expérimentales difficiles. En effet, la contrainte de travailler pour des raisons de coûts uniquement sur des puces et non avec des plaquettes de c-Si (diamètre $> 10 \text{ cm}$) comme usuel dans l'industrie microélectronique a engendré des difficultés pratiques : Manipulations délicates, homogénéité du plasma critique, possibilités de structuration limitées et compliquées dans le cas d'une puce de $4 \times 4 \text{ mm}$.

Une analyse théorique du courant d'obscurité a été proposée, elle a permis de montrer d'une part que dans le cas d'une jonction p-n en c-Si le courant d'obscurité est dominé par la génération thermique de charges dans la zone de déplétion (typiquement $J_{\text{gen}} = 100\text{-}1000 \text{ pA}/\text{cm}^2$). D'autre part, un modèle de génération thermique dans la couche intrinsèque d'une diode n-i-p en a-Si:H a montré que J_{th} dépend de la densité de défauts et de l'épaisseur de la couche $\langle i \rangle$ ainsi que de la valeur du "gap" optique. Cette partie théorique a permis d'une part de souligner l'importance de la

qualité du matériau sur J_{th} et d'autre part d'établir une fourchette pour les valeurs limites de J_{th} qui sont atteignables ($1.4 < J_{th} < 20 \text{ pA/cm}^2$).

Grâce à un programme de simulation, l'effet du champ électrique appliqué, qui provoque l'augmentation de J_{obsc} , a été mis en évidence. Il a été montré que :

- l'effet Poole-Frenkel est responsable de l'augmentation de la valeur maximum du taux de génération thermique G_{th} .
- le déplacement des quasineiveaux de Fermi E_{fn} et E_{fp} sous l'effet du champ ξ appliqué provoque l'élargissement de la zone contribuant à la génération thermique.
- L'insertion d'une interface défectueuse entre les couches $\langle p \rangle$ et $\langle i \rangle$ peut provoquer un pic de génération très élevé.

Ceci a permis de conclure que toutes inhomogénéités locales, présentant un champ électrique ou/et une densité de défauts plus élevées, peuvent engendrer des courants de fuites supplémentaires. Ces contributions additionnelles peuvent être dominantes en termes de J_{obsc} .

Des courants de fuites additionnels liés à l'intégration verticale et qui sont dus à des effets de bords et de coins ont été effectivement observés. Un concept simple tenant compte de trois différentes contributions au courant d'obscurité a été proposé; Les trois composantes sont :

- j_1 : terme proportionnel à la surface du détecteur due à la génération thermique dans la couche $\langle i \rangle$.
- j_2 : terme proportionnel au périmètre du détecteur lié à un effet de bord périphérique.
- j_3 : terme constant lié à des effets de coins.

Sur la base de ce modèle et des résultats obtenus sur des structures de test, la présence des composantes j_2 et notamment j_3 a pu être démontrée. Il est ressorti que les effets de bords et de coins sont dus à la configuration particulière des pixels et liés à la présence de la couche de passivation.

L'analyse au microscope électronique à balayage d'un capteur TFC a permis de prouver la présence d'un effet de bord périphérique (j_2) et d'un effet localisé dans les coins du pixel (j_3). Un bord de croissance dû à la rencontre des différents flancs de croissances du a-Si:H est clairement apparu. Le profil de balayage qui présente un pic de tension à cet endroit permet de conclure que le champ ξ local est plus élevé dans cette zone. Toutefois, nous n'arrivons pas à expliquer, en nous basant uniquement sur l'effet Poole-Frenkel, l'étendue complète des différentes observations. Il est donc supposé que les contributions j_2 et j_3 soient provoquées par un effet combiné du champ électrique et de la densité de défauts, tous deux

localement plus élevés. Le bord de croissance sera, dans ce cas, responsable d'un effet de pointe qui influence le champ électrique local. L'interface où les flancs de croissances du a-Si:H se rencontrent, pourrait effectivement posséder une plus grande densité de défaut par rapport au centre de la diode.

Différentes solutions, qui permettent d'atténuer les effets de bords et de coins sur des capteurs TFC, ont été proposées puis testées :

- Polissage mécanique de la passivation (CMP) et attaque par plasma CF_4 de la passivation afin de planariser la surface de la puce.
- Réalisation d'une ouverture plus grande dans la passivation que le contact métallique pour éloigner la zone d'effet de bord du contact métallique.
- Utilisation d'une diode de type métal-i-p, ce qui permet de réduire, voir même de supprimer le terme de coins j_3 .
- Utilisation d'une puce non passivée.

Dans tous les cas énumérés, nous avons pu montrer expérimentalement que le courant d'obscurité peut être fortement réduit sur des capteurs TFC "ainsi améliorés". Ceci a permis de prouver d'une part que les courants de fuites additionnels observés sont liés à la présence de la passivation. On constate effectivement que toutes les solutions visant à supprimer l'effet de cette dernière, soit en l'enlevant complètement soit en éloignant son bord de l'électrode ou encore en supprimant le chemin de collection (couche $\langle n \rangle$) vers le contact, sont bénéfiques en termes de J_{obs} . Ce constat nous a conduit vers le choix de la meilleure solution possible, c'est-à-dire l'approche combinée d'une intégration verticale d'une diode de type métal-i-p sur une puce CMOS non passivée (type 4).

Les valeurs de J_{obs} les plus basses ont été obtenues sur ce type de capteurs TFC; une valeur de $J_{\text{obs}} = 12 \text{ pA/cm}^2$ a été mesurée après recuit thermique, pour une polarisation de -1V à température ambiante. La caractérisation en termes de bruit, d'un capteur TFC nu et de type 4, a permis de conclure que la diode métal-i-p en a-Si:H n'ajoute pas une contribution majeure, le bruit étant limité par celui de la puce elle-même ($\text{FPN} = 3.1 \text{ mV}$, $\text{TN} = 1.08 \text{ mV}$).

7.2 Perspectives

7.2.1 Perspectives scientifiques

Cette étude a permis d'acquérir une compréhension approfondie des phénomènes qui influencent le courant d'obscurité.

Il serait intéressant de pouvoir proposer un modèle plus complet qui tiendrait compte de la génération thermique, des effets de champ ζ (effet Poole-Frenkel) et d'interfaces ainsi que des effets additionnels dus à l'intégration verticale.

En ce qui concerne les trois premiers points, des programmes de simulations unidimensionnels existent déjà [35, 36, 41, 42-47]. Ils sont très utiles mais ne permettent malheureusement pas de traiter la question des effets de bords et de coins observés en pratique.

Afin d'inclure ces effets dans une simulation, il devient indispensable d'implémenter un modèle bidimensionnel. Pour cela il faudrait travailler sur la base d'un programme tel que ceux existant déjà pour la simulation des circuits microélectroniques en c-Si.

Un modèle bidimensionnel serait d'une aide considérable dans le développement de capteurs TFC et toute autre application voulant combiner des composants en c-Si et en a-Si:H.

7.2.2 Perspectives techniques :

Le présent travail a permis de développer une première génération de capteurs d'images en technologie TFC et d'en évaluer les performances ainsi que les limites.

Les résultats obtenus et les connaissances acquises ont permis de constituer une base technique solide à partir de laquelle la réalisation d'un démonstrateur, ainsi que la conception d'un nouveau capteur d'images visant une application industrielle devient possible.

En effet plusieurs aspects essentiels qui permettront d'améliorer les performances de la prochaine génération de capteurs TFC sont déjà ressortis de cette étude :

- L'importance de la topologie de la surface de la puce, le rôle de la passivation et son influence sur les effets de bords périphériques et de coins conduit au choix d'une technologie CMOS planaire ou sans passivation finale.
- Une conception de la puce visant à réduire le bruit de lecture, à augmenter la plage dynamique et le rapport signal sur bruit pousse vers une réduction de la valeur de la capacité d'intégration, de la taille des pixels ainsi que vers une augmentation du gain.
- L'influence du type de diode a-Si:H utilisé, de la qualité du matériau ainsi que celle des interfaces (i-p, métal-i) sur le courant d'obscurité conduit au choix d'une diode métal-i-p ainsi que vers l'optimisation du matériau et des interfaces.

Certains points restent cependant à approfondir ou à investiguer tel que :

- La dégradation induite par la lumière : il serait important de développer une diode a-Si:H peu sujette à cet effet de dégradation présent dans le a-Si:H. Ceci aurait comme conséquence une plus grande stabilité en termes de courant d'obscurité.
- L'efficacité quantique externe: il serait intéressant d'améliorer l'EQE des capteurs TFC dans la région comprise entre 350 et 450 nm de longueur d'onde. Ceci passe par une optimisation des épaisseurs des couches $\langle p \rangle$ et du contact avant transparent (ITO).
- L'influence de la géométrie du pixel sur le courant d'obscurité J_{obsc} : l'influence du nombre de coins et du rapport surface/périmètre sur J_{obsc} devrait être analysée. Dans ce but, une nouvelle conception de structures "pseudo puces", avec différentes formes de pixels, pourrait donner une suite intéressante à ce travail.
- La réponse dynamique des capteurs TFC: cet aspect n'a pas été abordé ici, mais devra être analysé par des expériences supplémentaires.
- Le "crosstalk" ou interférence entre deux pixels adjacents devra encore être réduit, ceci dans le but de réduire la distance interpixel afin d'augmenter le facteur de remplissage. Comme dans notre concept du capteur TFC, les pixels de la matrice ont en commun les couches a-Si:H ainsi que le contact avant (ITO), ils ne sont pas physiquement isolés les uns des autres. Pour cette raison une certaine conduction latérale peut être présente. A cause de ce phénomène d'interférence (appelé "crosstalk" en anglais), un pixel peut collecter des charges photogénérées en provenance des pixels voisins par exemple.

7.2.3 Perspectives commerciales :

En ce qui concerne les perspectives d'avenir de cette technologie différentes voies semblent s'ouvrir:

- Dans le domaine de l'imagerie, des industries majeures, actives dans le domaine de la microélectronique, s'intéressent actuellement fortement à la technologie TFC (Intel, STMicroelectronics). D'autres s'y sont intéressées dans le passé (Agilent).
- En ce qui concerne les capteurs d'images, d'autres applications plus spécifiques semblent prometteuses. On retiendra en particulier celles nécessitant des caractéristiques suivantes : haute sensibilité, grande dynamique de mesure, détection de niveaux d'illumination très faibles ou de parties bien spécifiques du spectre électromagnétique.
- Dans le domaine de la détection des rayons X et γ de nombreuses applications restent envisageables (applications médicales, sécurité et analyse non destructive). La détection de particules fait également partie des applications possibles de la technologie TFC [6-13, 61-63]

Annexe A :

A.1 Notions théoriques de base de physique des semiconducteurs

Cette partie annexe purement théorique sur la physique des semiconducteurs a pour but de regrouper sous une forme unifiée les principales notions qui sont utiles à la compréhension et aux développements des paragraphes du chapitre 4. En effet il semble plus approprié d'introduire et de résumer les équations de bases, plutôt que de simplement renvoyer le lecteur vers un certain nombre de références citées dans la bibliographie. Les notions présentées ci-dessous sont principalement tirées des références [14] et [25, 26, 27].

A.1.1 Bandes d'énergie et concentration de charges

Semiconducteur intrinsèque (Ref. [26])

Dans un semiconducteur intrinsèque la densité d'électrons se calcul comme suit (Ref. [26] § 1.6) :

$$n = \int_0^{E_{\max}} n(E) dE = \int_0^{E_{\max}} N(E) F(E) dE \quad (\text{A.1})$$

Il s'agit d'intégrer le produit de la densité d'états d'énergie permis $N(E)$ et de la probabilité d'occupation de ces niveaux $F(E)$, depuis le niveau d'énergie le plus bas ($E = 0$) jusqu'au sommet de la bande de conduction ($E = E_{\max}$).

La fonction $F(E)$ est la fonction de distribution de Fermi-Dirac qui définit la probabilité qu'un état électronique d'énergie E soit occupé par un électron :

$$F(E) = \frac{1}{1 + e^{(E-E_F)/kT}} \approx e^{-(E-E_F)/kT} \quad \text{pour } E-E_F > 3kT \text{ (cas des électrons)} \quad (\text{A.2})$$

où k est la constante de Boltzmann, T la température absolue, et E_F le niveau d'énergie Fermi. E_F correspond à une énergie pour laquelle la probabilité d'occupation par un électron est exactement un demi.

La densité d'états énergétiques permis $N(E)$ se calcul selon l'équation suivante (Ref. [26] §1.5) :

$$N(E) = 4\pi \left[\frac{2m_n}{h^2} \right]^{3/2} \cdot \sqrt{E} \quad (\text{A.3})$$

où m_n est la masse effective de l'électron et h la constante de planck. De la même manière, la densité d'états dans la bande de valence se calcule en utilisant la masse effective des trous m_p .

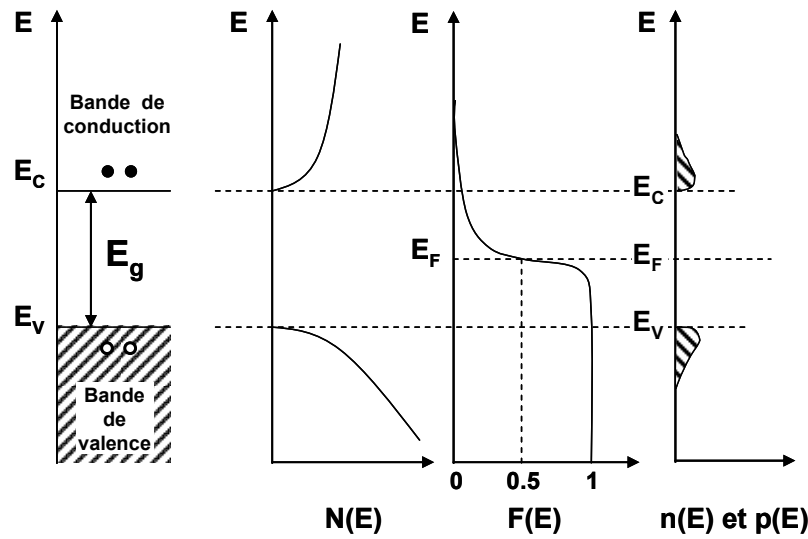


Figure A.1 : De gauche à droite : Diagramme de bande schématisé, densité d'états permis, fonction de distribution de Fermi-Dirac et concentration des porteurs.

En insérant les Equ.4.2 et 4.3 dans l'Equ.4.1 la concentration intrinsèque des trous et des électrons est obtenue :

$$\begin{aligned} n &= N_C \cdot \exp\left[-\frac{E_C - E_F}{kT}\right] \\ p &= N_V \cdot \exp\left[-\frac{E_F - E_V}{kT}\right] \end{aligned} \quad \text{où} \quad \begin{aligned} N_C &\equiv 2 \left[\frac{2\pi m_n kT}{h^2} \right]^{3/2} \\ N_V &\equiv 2 \left[\frac{2\pi m_p kT}{h^2} \right]^{3/2} \end{aligned} \quad (\text{A.4a, b})$$

N_C et N_V étant les densités d'états effectives de la bande de conduction et de valence respectivement.

Vu qu'il s'agit d'un semiconducteur intrinsèque la neutralité électrique implique que $n = p = n_i$.

A partir de la loi d'action de masse $n.p = n_i^2$ cela donne:

$$n_i^2 = N_C \cdot N_V \exp\left[-\frac{E_g}{kT}\right] \quad \text{où } E_g = E_C - E_V \quad (\text{A.5})$$

Dopage du semiconducteur

Lorsque un semiconducteur est dopé soit en introduisant des atomes donneurs, soit accepteurs dans le réseau cristallin, la concentration de porteurs libres dans les bandes de conduction ou de valence est modifiée. Il en résulte un déplacement du niveau de Fermi.

Selon le type de dopage et pour une ionisation complète des atomes dopants ($n = N_D$ et $p = N_A$) la position du niveau de Fermi peut être calculée selon (Ref. [26] §1.7):

$$E_C - E_F = kT \ln \left[\frac{N_C}{N_D} \right] \text{ pour une concentration de donneurs } N_D \quad (\text{A.6})$$

$$E_F - E_V = kT \ln \left[\frac{N_V}{N_A} \right] \text{ pour une concentration d'accepteurs } N_A \quad (\text{A.7})$$

A partir de la loi d'action de masse la nouvelle concentration de porteurs libres consécutive au dopage est calculable.

A.1.2 Les phénomènes de transport dans les semiconducteurs

(Ref. [26] §2.1-2.2)

A l'équilibre thermodynamique les porteurs peuvent bouger librement selon les trois degrés de liberté. Afin que l'équilibre soit maintenu leur énergie cinétique doit être équivalente à leur énergie thermique. Selon le théorème d'équipartition de l'énergie une valeur de $\frac{1}{2} kT$ d'énergie par degrés de liberté est obtenue. Pour les électrons l'équation suivante peut être écrite :

$$\frac{1}{2} m_n v_n^2 = \frac{3}{2} kT \quad (\text{A.8})$$

où v_n est la vitesse thermique moyenne des électrons (10^7 cm/s) et m_n la masse effective d'un électron. Dans un semiconducteur outre l'agitation thermique il existe deux phénomènes de transport principaux liés au mouvement des porteurs de charges (électrons et trous). Ces mouvements sont provoqués soit par l'influence d'un champ électrique, soit par un gradient de concentration de charges. Dans le premier cas il s'agit d'une dérive des charges et dans le deuxième de phénomènes de diffusion. La mobilité μ et la diffusivité D sont les paramètres qui caractérisent ces deux types de transports et ils sont liés (Equ.A.13).

La mobilité est un paramètre qui décrit l'importance de l'influence d'un champ électrique appliqué sur le mouvement d'un porteur.

$$\mu_{n,p} \equiv q \frac{\tau_c}{m_{n,p}} \quad [\text{cm}^2/\text{Vs}] \quad (\text{A.9})$$

où q est la charge élémentaire de l'électrons, $m_{n,p}$ la masse effective du porteur selon son type ($m_p \approx 3m_n$) et τ_c le temps moyen écoulé entre deux collisions, appelé "le temps libre moyen" (1 ps environ). Les mécanismes de collision considérés ici sont les interactions avec les

vibrations du réseau cristallin et avec les impuretés ionisées. Le terme collision signifie ici toute interaction qui modifie la trajectoire des porteurs et qui s'accompagne généralement d'un échange d'énergie avec les atomes du réseau cristallin.

La mobilité permet de lier la vitesse de dérive d'un électron au champ électrique ζ appliqué :

$$v_D = \mu_{n,p} \cdot \zeta \quad (\text{A.10})$$

Dans le cas du a-Si:H, à cause de la présence de queues de bandes et d'une grande quantité de défauts localisés, le calcul de la mobilité est beaucoup plus compliqué. Une mobilité effective qui tient compte du piégeage des charges est calculée [28].

La densité de courant de dérive $J_{\text{Dérive}}$ totale se calcule de la manière suivante :

$$J_{\text{Dérive}} = (qn\mu_n + qp\mu_p) \cdot \zeta \quad (\text{A.11})$$

Le processus de diffusion est lié quant à lui, non pas à la présence d'un champ électrique mais à l'existence d'une variation spatiale de concentration de charges. Le mouvement des charges a lieu d'une région à haute concentration vers une région de concentration inférieure.

Le coefficient de diffusion D décrit l'importance de l'influence d'un gradient de concentration dn/dx sur le flux de charges résultant. La densité de courant de diffusion J_{Diff} se calcule comme suit :

$$J_{\text{Diff},p} = qD_{n,p} \cdot \frac{dn,p}{dx} \quad (\text{A.12})$$

Les paramètres μ et D qui caractérisent les deux mécanismes de transport sont liés par la relation d'Einstein :

$$D_{n,p} = \left[\frac{kT}{q} \right] \cdot \mu_{n,p} \quad (\text{A.13})$$

Sous l'influence commune d'un champ électrique et d'un gradient de concentration la densité de courant totale se calcul en additionnant les contributions liées à la dérive et la diffusion, c'est-à-dire la somme des Equ.4.10 et 4.11 pour le cas des trous et des électrons respectivement.

Injection de charges (Ref. [26] §2.3)

La relation $n.p = n_i^2$ est valable à l'équilibre thermodynamique. Si des charges électriques supplémentaires sont introduites dans le semiconducteur alors $p.n > n_i^2$. Le processus durant lequel un excédant de

charge est introduit est dit “injection de charges”. Il existe plusieurs moyens d’introduire des charges, tel que l’excitation optique, la polarisation directe d’une jonction, etc. La différence de charges injectées est identique pour les trous et les électrons, c'est-à-dire que $\Delta p = \Delta n$. Il s’agit de faible injection lorsque l’excédent de charges est négligeable par rapport au dopage, soit $\Delta p = \Delta n \ll N_{D,A}$ suivant le type de couche en question.

Quasi niveau de Fermi

(Ref. [27] partie 1 §5.6 et Ref. [14] vol. 1 §6.3.1)

Les quasi-niveaux de Fermi sont utilisés pour exprimer les concentrations de porteurs libres dans des conditions hors équilibre thermodynamique. C'est-à-dire lorsqu’il y a injection ou extraction d’électrons ou de trous par voie optique ou électrique.

Ces quasi-niveaux de Fermi représentent la position que devrait avoir le niveau de Fermi (usuel) pour avoir à l’équilibre thermodynamique une même densité de porteurs libres (qu’à l’état hors équilibre). Ils représentent la compensation du déséquilibre.

Lorsqu’une tension de polarisation V est appliquée à une jonction p-n, les conditions d’équilibre sont modifiées. En effet de chaque coté de la jonction les énergies des électrons ne sont plus égales mais diffèrent d’une quantité qV . En dehors de la zone de déplétion les quasi-niveaux de Fermi des trous et des électrons sont séparés par cette même différence d’énergie, soit $E_{Fp} - E_{Fn} = qV$.

A.1.3 La recombinaison et la génération

Modèle de Shockley-Red-Hall (SRH)

(Ref. [14] vol. 1 chapitre 6)

Ce modèle s’applique à la génération-recombinaison indirecte de porteurs via des états localisés dans la bande interdite, qui est le cas du c-Si. Le modèle SRH ne s’applique pas dans le cas du a-Si:H où des queues de bandes et un grand nombre de liaisons pendantes à l’intérieur du gap sont présentes (Ref. [14] vol.1 chapitre 6).

Il existe plusieurs transitions possibles (Fig.A.2) entre les bandes de valence et de conduction et les centres de génération-recombinaison. Les états localisés en question sont soit vides soit occupés par un électron.

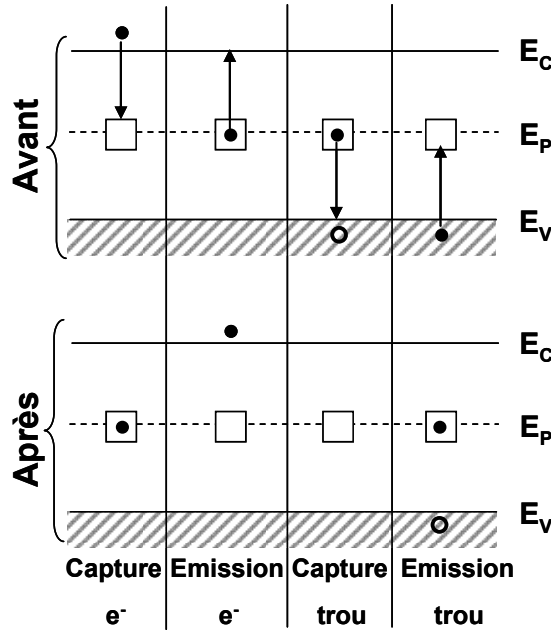


Figure A.2 : Transitions possibles entre les bandes de valence et de conduction et des états localisés d'énergie E_p . On distingue les phénomènes de capture et d'émission d'électrons et de trous.

Pour le cas de la capture d'un électron de la bande de conduction par un centre d'énergie E_p il est possible de déterminer un taux de capture par unité de temps et de volume C_n . Ce dernier est proportionnel à la densité d'électrons libres n et de centres disponibles ($N_t(1-F)$). Soit :

$$C_n = nv_n \sigma_n N_t [1 - F] \quad (\text{A.14})$$

où v_n est la vitesse thermique d'un électron, N_t la densité d'états localisés à l'énergie E_p . F est la fonction de distribution de Fermi qui décrit la probabilité qu'un centre d'énergie E_p soit occupé par un électron. La section efficace de capture d'un électron σ_n décrit quant à elle l'efficacité d'un centre à capturer un électron. Elle est donc une mesure de la distance à laquelle doit s'approcher un électron afin d'être piégé.

Pour la capture d'un trou de la bande de valence cela donne :

$$C_p = pv_p \sigma_p N_t F \quad (\text{A.15})$$

Cette fois c'est de la densité de sites occupés par un électron ($N_t F$) et celle des trous libres p dont il est tenu compte. Le terme σ_p étant la section efficace de capture d'un trou.

Le taux d'émission d'un électron vers la bande de conduction est proportionnel à la densité de centres occupés par un électron :

$$Ex_n = e_n N_t F \quad (\text{A.16})$$

où e_n est la probabilité d'émission d'un électron. Elle se calcule en admettant qu'à l'équilibre thermodynamique le taux de capture et d'émission d'un type de porteur est identique. En posant $C_n = Ex_n$ et en utilisant pour la densité d'électrons n l'Equ.A.4a, puis en remplaçant F par l'Equ.4.2, la probabilité e_n d'émission peut être déterminée :

$$e_n = v_n \sigma_n N_C \cdot \exp\left[-\frac{E_C - E_p}{kT}\right] \quad (\text{A.17})$$

Le dernier cas est celui de l'émission d'un trou vers la bande de valence, ce qui en réalité correspond à la capture d'un électron de la bande de valence par un centre vide. L'électron manquant dans la bande de valence laisse la place à un trou.

De la même manière que précédemment :

$$Ex_p = e_p N_i (1 - F) \quad (\text{A.18a})$$

$$e_p = v_p \sigma_p N_V \cdot \exp\left[-\frac{E_p - E_V}{kT}\right] = v_p \sigma_p N_V \cdot \exp\left[\frac{E_i - E_p}{kT}\right] \quad (\text{A.18b})$$

Plus le centre d'énergie E_p s'éloigne du milieu du gap E_i et s'approche de la bande de conduction (ie. valence), plus la probabilité et donc le taux d'émission des électrons (ie. trous) deviennent grands. En effet la probabilité d'émission croît de manière exponentielle avec la différence d'énergie $E_i - E_p$.

Dans le cas où E_p est loin du milieu du gap, un des processus d'émission devient de plus en plus probable au détriment de l'autre. Ceci aura pour effet de réduire l'efficacité du centre de recombinaison. Cela est compréhensible car après la capture d'un électron par un centre d'énergie E_p , afin de compléter le processus de recombinaison, un trou doit être capturé juste après.

Par contre si le centre E_p se situe proche de la bande de conduction par exemple, alors il sera plus probable qu'après sa capture l'électron soit réémis vers la bande de conduction. Dans ce cas le processus de recombinaison n'est pas complété.

Il s'en déduit qu'un centre de recombinaison est plus efficace si les deux probabilités d'émission sont similaires, c'est-à-dire que son niveau d'énergie E_p se situe proche du milieu du gap [29]. Ces mêmes centres seront également plus efficaces pour la génération de charges.

Hors équilibre thermodynamique afin de maintenir l'équilibre électrique il faut que la différence des taux de capture et d'émission de chaque porteur soit égale:

$$C_n - Ex_n = C_p - Ex_p \quad (\text{A.19})$$

En utilisant les Equ.4.15, 4.16, 4.17 et 4.18a la valeur de la fonction d'occupation F peut être déduite:

$$F = \frac{nv_n\sigma_n + e_p}{nv_n\sigma_n + pv_p\sigma_p + e_p + e_n} \quad (\text{A.20})$$

Le taux net de recombinaison se calcule facilement :

$$R_{SRH} = C_n - E_n \quad \text{ou} \quad C_p - E_p \quad (4.21)$$

Cette dernière équation sera bien utile par la suite afin de calculer la densité de courant d'obscurité d'une diode.

A.2 La caractéristique IV d'une diode c-Si p-n idéale

(Ref. [14] vol. 2 §7.3 et Ref. [25] chapitre 2)

Le calcul analytique de la caractéristique I(V) d'une jonction c-Si p-n idéale dans l'obscurité, se base sur les approximations suivantes :

1. Zone de déplétion abrupte et déplétion totale :
La zone de charge d'espace a une limite abrupte. Elle est entourée de chaque côté par des régions considérées comme neutres, où la densité de charge d'espace est considérée comme nulle ($\rho = 0$). Dans la zone de déplétion la concentration des porteurs libres est négligeable. La distribution de la charge électrique est donnée par la densité de dopants ionisés.
2. Les densités de charges au bord de la zone de déplétion sont reliées à la différence de potentiel à travers la jonction. Les concentrations des porteurs minoritaires $n(x)$ et $p(x)$ sont alors proportionnelles à $\exp[qV_{bi}/kT]$, où V_{bi} est la chute de tension sur la zone de déplétion.
3. Condition de faible injection :
Les concentrations de porteurs minoritaires injectés sont nettement inférieures à celle des porteurs majoritaires, c'est-à-dire: dans la région n: $n \gg p$ dans la région p: $p \gg n$
4. Hors zone de déplétion les porteurs minoritaires sont transportés, de façon prédominante, par la diffusion. La contribution de la dérive des porteurs minoritaires est parfaitement négligeable. Aucun champ électrique n'est présent hors zone de déplétion.

5. Les phénomènes de recombinaison génération sont négligeables dans la zone de déplétion, où J_n et J_p sont donc constants.

Les deux dernières approximations ne sont pas applicables dans le cas d'une diode n-i-p où la couche intrinsèque constitue une prolongation de la zone de déplétion. Les phénomènes de génération recombinaison sont importants dans la couche $\langle i \rangle$.

Lorsque la densité d'impuretés dans un semiconducteur change de manière abrupte d'une concentration N_A d'accepteurs à une concentration de donneurs N_D (Fig.A.3) la désignation de jonction abrupte est utilisée.

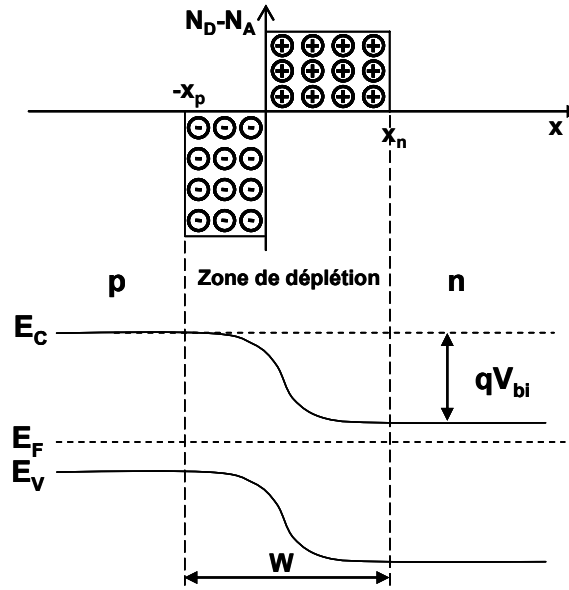


Figure A.3 : Jonction abrupte à l'équilibre thermodynamique. Distribution de la charge, diagramme schématique des bandes d'énergies.

La première approximation permet de calculer facilement la densité de charge dans la zone de déplétion. Comme la concentration de porteurs libres est négligée, il ne reste qu'une charge fixe constituée par les atomes dopants qui ne sont plus neutralisés. Cela implique, afin de maintenir la neutralité électrique globale, que :

$$N_D \cdot x_n = N_A \cdot x_p \quad (\text{A.22})$$

Connaissant x_p et x_n , le champ électrique créé par ce dipôle de charges est calculé en intégrant l'équation de poisson (Ref. [25] §2.3). L'intégration successive du champ électrique ζ conduit à la détermination de la variation de potentiel interne à la jonction p-n.

$$\zeta(x) = \int_{-\infty}^x \frac{\rho}{\epsilon} dx \quad (\text{A.23})$$

où ρ est la densité de charge, ϵ est la permittivité du matériau ($\epsilon = \epsilon_0 \cdot \epsilon_r$, ϵ_0 permittivité du vide et ϵ_r celle relative au matériau).

De là il est possible de tirer, toujours en tenant compte de la première approximation :

$$\text{Pour } -x_p < x < 0 : \zeta(x) = -\left(\frac{qN_A}{\epsilon}\right).(x + x_p) \quad (\text{A.24a})$$

$$\text{Pour } 0 < x < x_n : \zeta(x) = \left(\frac{qN_D}{\epsilon}\right).(x - x_n) \quad (\text{A.24b})$$

$$\text{Ailleurs : } \zeta(x) = 0 \quad (\text{A.24c})$$

Pour $x = 0$ le champ ζ est maximum. En intégrant le champ électrique la variation de potentiel interne est obtenue:

$$V(x) - V(\infty) = -\int_{-\infty}^x \xi(x).dx \quad (\text{A.25})$$

Ce qui abouti après les intégrations, à la tension interne V_{bi} :

$$V_{bi} = V(x_n) - V(-x_p) = \frac{q}{2\epsilon}.(N_A x_p^2 + N_D x_n^2) = \frac{q}{2\epsilon}.\left(\frac{N_A N_D}{N_A + N_D}.W^2\right) = \frac{1}{2}\zeta_{\max}W \quad (\text{A.26})$$

où $w = x_p + x_n$ correspond à la largeur totale de la zone de déplétion.

Tel qu'illustré à la Fig.A.3, l'énergie qV_{bi} correspond à la différence entre $E_C - E_F$ du côté p et $E_C - E_F$ du côté n de la jonction. En utilisant les Equ.A.6 et A.7 ainsi que la loi d'action de masse, V_{bi} peut s'exprimer en fonction de la concentration des porteurs libres, respectivement du dopage :

$$V_{bi} = \frac{kT}{q} \ln\left(\frac{n_{n0} p_{p0}}{n_i^2}\right) \quad (\text{A.27})$$

où $n_{n0} = N_D$ et $p_{p0} = N_A$ en supposant une ionisation complète.

Comme à l'équilibre $n_{n0} p_{n0} = n_{p0} p_{p0} = n_i^2$. Les densités de charges aux bords de la zone de déplétion sont reliées à la tension interne V_{bi} (deuxième approximation) comme suit :

$$\begin{aligned} n_{n0} &= n_{p0} \exp\left[\frac{qV_{bi}}{kT}\right] \\ p_{p0} &= p_{n0} \exp\left[\frac{qV_{bi}}{kT}\right] \end{aligned} \quad (\text{A.28 a,b})$$

où $n_{p0} = n_i^2 / N_A$, ce qui correspond aux électrons libres du côté p. Et $p_{n0} = n_i^2 / N_D$, c'est à dire les trous libres du côté n. Ceci relie de manière exponentielle avec la tension interne V_{bi} : la densité de porteurs

minoritaires d'un coté de la zone de déplétion à la densité du même type de porteurs mais majoritaires de l'autre coté.

En tenant compte des trois dernières approximations la caractéristique $I(V)$ de la jonction p-n hors équilibre peut être déterminée. En effet lorsque la jonction est polarisée par une tension V la densité d'électrons aux bords de la zone de déplétion est modifiée :

$$n_n = n_p \exp\left[\frac{q(V_{bi} - V)}{kT}\right] \quad (\text{A.29})$$

où n_n et n_p sont les densités d'électrons hors équilibre du coté n et p respectivement. Si V est positif (polarisation directe) la différence de potentiel à travers la jonction se réduit. Pour des conditions de faible injection la densité de charge de porteurs minoritaires est beaucoup plus petite que celle des porteurs majoritaires. Ceci permet d'écrire $n_n \approx n_{n0}$. En substituant cela et l'Equ.4.28a dans l'Equ.4.29 cela donne :

$$n_p - n_{p0} = n_{p0} \left[\exp\left[\frac{qV}{kT}\right] - 1 \right] \quad \text{coté p (x = -x}_p) \quad (\text{A.30a})$$

$$p_n - p_{n0} = p_{n0} \left[\exp\left[\frac{qV}{kT}\right] - 1 \right] \quad \text{coté n (x = x}_n) \quad (\text{A.30b})$$

Ces deux équations qui définissent les densités de porteurs minoritaires aux bords de la zone de charge d'espace sont les conditions aux limites les plus importantes pour le calcul de la caractéristique $I(V)$ idéale d'une diode p-n. Avec les approximations précédentes, aucun courant n'est généré dans la zone de déplétion où il reste constant. Tous les courants proviennent des régions neutres n et p. Dans les régions neutres aucun champ électrique n'est présent (dérive nulle), les porteurs minoritaires diffusent donc vers la zone de déplétion.

L'équation de continuité (Ref. [26] §2.5) se réduit dans le cas des électrons à :

$$\frac{d^2 n_p}{dx^2} - \frac{n_p - n_{p0}}{D_n \tau_n} = 0 \quad (\text{A.31})$$

où τ_n est le temps de vie des électrons dans un semiconducteur de type p (recombinaison directe ($\tau_n \propto 1/p_{p0} \equiv 1/N_A$)), D_n le coefficient de diffusion des électrons. En insérant l'Equ.A.30a dans l'Equ.A.31 avec comme conditions $n_p(\infty) = n_{p0}$ cela donne :

$$n_p - n_{p0} = n_{p0} \left[e^{\left[\frac{qV}{kT}\right]} - 1 \right] e^{-(x+x_p)/L_n} \quad (\text{A.32})$$

où L_n est la longueur de diffusion des électrons minoritaires dans la couche p. Elle correspond à la racine carrée du produit du coefficient de diffusion fois le temps de vie des porteurs :

$$L_n = \sqrt{D_n \cdot \tau_n} \quad (\text{A.33})$$

Comme les charges sont transportées uniquement par diffusion (pas de champs électrique dans les zones neutres, approximation quatre) l'Equ.12 pour les électrons en $x = -x_p$ devient:

$$J_{Diffn}(-x_p) = qD_n \cdot \left. \frac{dn_p}{dx} \right|_{-x_p} = \frac{qD_n n_{p0}}{L_n} (e^{qV/kT} - 1) \quad (\text{A.34})$$

De la même manière l'équation de continuité peut être résolue et le courant de diffusion en $x = x_n$ calculé pour le cas des trous dans la couche n. Le courant total est constant sur toute la jonction ; il est la somme des courants de diffusion des trous et des électrons. En additionnant l'Equ.A.31 à son équivalent pour les trous, cela donne:

$$J_{tot} = J_{Diffn}(-x_p) + J_{Diffp}(x_n) = J_s (e^{qV/kT} - 1) \quad (\text{A.35})$$

où J_s est la densité de courant de saturation, qui correspond à la densité de courant dans l'obscurité à l'équilibre thermodynamique, sans aucune génération ou recombinaison dans la zone de déplétion. Elle ne tient compte que de la **diffusion des porteurs minoritaires générés thermiquement dans les zones neutres**. Seules les charges émises sur une distance maximale correspondant à la longueur de diffusion de chaque coté de la zone de déplétion ne recombinent pas.

$$J_s = \frac{qD_n n_{p0}}{L_n} + \frac{qD_p p_{n0}}{L_p} \quad (\text{A.36})$$

Dans le cas d'une ionisation complète des atomes dopants :

$$n_{p0} = \frac{n_i^2}{p_{p0}} = \frac{n_i^2}{N_A} \quad \text{et} \quad p_{n0} = \frac{n_i^2}{n_{n0}} = \frac{n_i^2}{N_D} \quad (\text{A.37a,b})$$

Ce qui permet de réécrire l'Equ.A.36 :

$$J_s = qn_i^2 \left(\frac{D_n}{N_A L_n} + \frac{D_p}{N_D L_p} \right) \approx \frac{qn_i^2}{N_A} \sqrt{\frac{D_n}{\tau_n}} \quad \text{si } N_D \gg N_A \quad (\text{A.38})$$

L'Equ.A.35 pour des tensions appliquées négatives ($V < 0$, conditions d'utilisation d'un détecteur) donne une densité de courant qui sature et reste constante à la valeur de J_s .

Bibliographie:

- [1] T. Lulé, B. Schneider, M. Böhm, IEEE J. of Solid-State Circuits, Vol.34, 1999, p.704.
- [2] F. Blecher, S. Coors, A. Eckhardt, F. Mütze, B. Schneider, K. Seibel, J. Sterzel, M. Böhm, Int. Conf. on Mechatronics & Machine Vision in Practice, Nanjing, China, 2000.
- [3] C. Miazza, S. Dunand, N. Wyrsh, A. Shah, N. Blanc, R. Kaufmann, L. Cavalier, MRS, San Francisco, Vol.808, 2004, p.513
- [4] C. Miazza, , N.Wyrsh, G.Choong, S. Dunand, C. Ballif, A. Shah, N. Blanc, F. Lustenberger, R. Kaufmann, M. Despeisse, P. Jarron, MRS, San Francisco, Vol.869, 2005, D1.2.
- [5] J.A.Theil, IEE Proc.-Circuit Devices Syst, Vol.150, No.4, 2003, p.235.
- [6] N. Wyrsh, C. Miazza, S. Dunand, A. Shah, N. Blanc, R. Kaufmann, L. Cavalier, G. Anelli, M. Despeisse, P. Jarron, D. Moraes, A. G. Sirvent, G. Dissertori, G. Viertel, MRS, San Francisco, Vol.762, 2003 p.205.
- [7] N. Wyrsh, S. Dunand, C. Miazza, A. Shah, G. Anelli, M. Despeisse, A. Garrigos, P. Jarron, J. Kaplon, D. Moraes, S.C. Commichau, G. Dissertori, G.M. Viertel, Physica Status Solidi (c), Vol.1(5) , 2004, p.1284.
- [8] N. Wyrsh, C. Miazza, S. Dunand, A. Shah, D. Moraes, G. Anelli, M. Despeisse, P. Jarron, G. Dissertori, G. Viertel, MRS, San Francisco, Vol.808, 2004, p.441.
- [9] D. Moraes, M. Despeisse, P. Jarron, K.M. Johansen, J. Kaplon, C. Miazza, A. Shah, N. Wyrsh, Proc. of the 10th Workshop on Electronics for LHC and future Experiments, Boston, 2004.
- [10] N. Wyrsh, C. Miazza, S. Dunand, A. Shah, N. Blanc, R. Kaufmann, L. Cavalier, G. Anelli, M. Despeisse, P. Jarron, D. Moraes, A. G. Sirvent, G. Dissertori, G. Viertel, MRS, San Francisco, Vol.762, 2003, p.205.
- [11] P. Jarron , G. Anelli, S. Commichau, M. Despeisse, G. Dissertori, C. Miazza, A. Shah, N. Wyrsh, G. Viertel, Nuclear Instruments & Methods in Physics Research A, Pisa, Vol.518, 2004, p.366
- [12] M. Despeisse, G. Anelli, S. Commichau, G. Dissertori, A. Garrigos, P. Jarron, C. Miazza, D. Moraes, A. Shah, N. Wyrsh, G. Viertel, Nuclear Instruments & Methods in Physics Research A, Pisa, Vol.518, 2004, p.357.
- [13] D. Moraes, G. Anelli, M. Despeisse, G. Dissertori, A. Garrigos, P. Jarron, J. Kaplon, C. Miazza, A. Shah, G. M. Viertel, N. Wyrsh, J. Non-Crystalline Solids, Brazil, Vol.338-340, 2004, p. 729.

- [14] A. Shah, Matériaux Electroniques Amorphes, Vol.1&2, 3^{ème} édition, Neuchâtel, 1995.
- [15] Pascal Pernet, "Développement de cellules solaires en silicium amorphe de type "n-i-p" sur substrats souples", EPFL, Thèse, 2000
- [16] J. Guillet, H. Meier, R. Tscharnier, A. Shah, M. Goetz, Proc. Int. Conf.on Solar Energy in Buildings (CSIBAT 2001), EPFL, 2001, p.319.
- [17] J. Goy, "Etude, conception et realization d'un capteur d'image APS en technologie standard CMOS pour des applications faible flux de type viseur d'étoiles", Institut National Polytechnique de Grenoble, Thèse, ISBN 2-913329-79-9.
- [18] S. Mendy, S. Kemeny, E.R. Fossum, IEDM Tech. Dig., 1993, p.583.
- [19] B.C. Burckey et al., IEDM Tech. Dig., 1984, p.28.
- [20] P. Rieve, M. Sommer, M. Wagner, K.Siebel, M. Böhm, Journal of Non-Crystalline Solids, Vol. 266-269, 2000, p. 1168.
- [21] T. Neidlinger, C. Harendt, J. Glöckner, M.B.Schubert, MRS, San Francisco, Vol.557, 1999, p.285.
- [22] B. Schneider, P. Rieve, M. Böhm, in Handbook on Computer Vision an Applications, ed. B. Jähne, H. Haußecker, P. Geißler, Academic Press, Boston, 1999, p.237
- [23] T. Lulé, S. Benthien, H. Keller, F. Mütze, P. Rieve, K. Seibel, M. Sommer, M. Böhm, IEEE Trans. on Electron Devices, Vol.47, 2000, p.2110.
- [24] Tecaprint SA, Machines de Tampographie, Bohlstrasse 17, Case postale 8240 Thayngen, Suisse, www.tecaprint.ch.
- [25] S. M. Sze, Physics of Semiconductor Devices, 2nd Edition, Wiley, New Dehli, 1983.
- [26] S. M. Sze, Semiconductor Devices: Physics and Technology, Wiley, Singapour, 1985.
- [27] M. Ilegems, Dispositifs à Semiconducteur, Part.1&2, EPFL, 1993.
- [28] R.A. Street, Hydrogenated Amorphous Silicon, Cambridge University Press, 1991.
- [29] A.S. Groove, Physics and technology of semiconductor devices, Wiley, New York, 1967.
- [30] R. A. Street, Appl. Phys. Lett. 57 (13), 1990, p.1334
- [31] S. Qureshi, V. Perez-Mendez, S.N. Kapan, R.A. Street, MRS, Vol. 149, 2002, p.649.
- [32] R. A. Street, Phil. Mag. B, Vol. 63, No.6, 1991, p.1343.
- [33] D. V. Lang, J. D. Cohen, J. P. Harbison, Phys. Rev. B, Vol.25 (8), 1982, p.5285.
- [34] J. D. Cohen, D. V. Lang, Phys. Rev. B, Vol.25 (8), 1982, p.5321.
- [35] J. K. Arch, S. J. Fonash, Appl. Phys. Lett. 60 (6), 1992, p.757.

- [36] J. K. Arch, S. J. Fonash, J. Appl. Phys. 72 (9), 1992, p.4483.
- [37] H. Kid et al. , J. Appl. Phys. 59 (12), 1986, p.4079.
- [38] Taylor, Simmons, J. of Non –Crystalline Solids, 8-10, 1972, p. 940.
- [39] J. Kanicki, Amorphous and Microcrystalline Semiconductor Devices, Vol II, Aretch House, London.
- [40] A. Ilie, B. Equer, MRS, Vol.467, 1997, p. 185.
- [41] AMPS 1D, Pennsylvania State University,
<http://www.psu.edu/dept/AMPS/amps1d/>.
- [42] S. Tchakarov, ‘‘Les Diodes pin en Silicium Polymorphe: aspects photodécteur et photovoltaïque’’, Ecole Polytechnique, Palaiseau, thèse, 2004.
- [43] P. Chatterjee, J. App. Phys. 75, 1994, p. 1093.
- [44] P. Chatterjee, F. Leblanc, J. Perrin, MRS, Vol.462, 1996, p.563.
- [45] N. Palit, ‘‘Amorphous silicon based solar cells: experimntal characterization and computer modelling’’, Jadavpur University, Calcutta, India, Thèse, 2003.
- [46] ASA Version 4.0 User Manuel, Miro Zeman, Delft University of Technology, DIMES , 2628 CT Delft, The Netherlands .
- [47] R. Brüggemann, M. Röschl, Journal of Optoelectronics and Advanced Materials, Vol.7, No. 1, 2005, p.65.
- [48] N. Kramer, C. Van Berkel, Appl. Phys. Lett. 64 (9), 1994, p.1129.
- [49] G. Vincent, A. Chantre, J. Appl. Phys. 50 (8), 1979, p. 5484.
- [50] T. Pochet, J. Dubeau, B. Equer, L. A. Hammel, J. Appl. Phys., 68 (3), 1990, p.1340.
- [51] J. B. Chévrier, B. Equer, J. Appl. Phys. 76 (11), 1994, p.7415.
- [52] N. Kramer, C. Van Berkel, Appl. Phys. Lett. 64 (9), 1994, p.1129.
- [53] L. Lemmi, Journal of Non-Crystalline Solids, Vol. 266-269, 2000, p.1198.
- [54] A. Ilie, B. Equer, Phys. Rev. B, Vol. 57, 1998, p.1534.
- [55] S. Tchakarov, P. Roca i Cabarrocasa, U. Dutta, P. Chatterjee, B. Equer, J. of Appl. Phys., Vol. 94 (11), 2003, p.7317.
- [56] U. Dutta, ‘‘Computer modeling of thin film solar cell and detector structures based on a-Si:H and related materials’’, Jadavpur University, Calcutta, Inde, thèse, 2005.
- [57] E.A. Schiff, R.A. Street, R.L. Weisfield, Journal of Non-Crystalline Solids, Vol.198-202, 1996, p.1155.
- [58] M. Despeisse et al., "Hydrogenated Amorphous Silicon Sensors based on TFA technology", to be published in the proceedings of the IEEE Nuclear Science Symposium and Medical Imaging Conference, 2005.
- [59] H.J. Leamy. J. Appl. Phys., Vol. 53, 1982, R51-80
- [60] S. Zhu, E.I. Rau and F.H. Yang. Semicond. Sci. Technol. Vol. 18, No 4, 2003, p. 361.

- [61] M. Despeisse, S. Saramad, C. Ballif, S. Dunand, P. Jarron, J. Morse, I. Snigireva, C. Miazza, D. Moraes, A. Shah, N. Wyrsh, "Characterization of a Thick Layer a-Si:H Pixel Detector with TFA Technology Using a Scanning Electron Microscope", Journal of Non-Crystalline Solids, to be published.
- [62] G. Anelli, K. Borer, L. Casagrande, M. Despeisse, P. Jarron, N. Pelloux and S. Saramad, Nucl. Instr. and Meth., A 512, 2003, p.117.
- [63] M. Despeisse, "Hydrogenated Amorphous Silicon Detector On Integrated Circuit For Particle Detection", EEA Ecole doctorale de Lyon, thèse, to be published.
- [64] D.L. Staebler, C.R. Wronski, Appl. Phys. Lett., 31, 1977, p.292.